

А. В. СЕНКЕВИЧ

АРХИТЕКТУРА ЭВМ И ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

Учебник

*Рекомендовано
Федеральным государственным автономным учреждением
«Федеральный институт развития образования» (ФГАУ «ФИРО»)
в качестве учебника для использования в учебном процессе
образовательных учреждений, реализующих программы
среднего профессионального образования по специальностям
230111 «Компьютерные сети», ОП.07;
230115 «Программирование в компьютерных системах», ОП.08;
230701 «Прикладная информатика (по отраслям)», ОП.08*

*Регистрационный номер рецензии 312
от 25 июня 2012 г. ФГАУ «ФИРО»*



Москва
Издательский центр «Академия»
2014

УДК 004.2(075.32)
ББК 32.973-02я723
С312

Рецензенты:

зав. лабораторией Центра компьютерного обучения Московского
автомобилестроительного колледжа при Академии народного хозяйства РФ
А. А. Соломашкин; заместитель главного конструктора Санкт-Петербургской
судостроительной компании П. А. Шепелев

Сенкевич А. В.

С312 Архитектура ЭВМ и вычислительные системы: учебник для
студ. учреждений сред. проф. образования / А. В. Сенкевич. —
М. : Издательский центр «Академия», 2014. — 240 с.

ISBN 978-5-7695-6462-8

Учебник создан в соответствии с Федеральным государственным образо-
вательным стандартом по специальностям 230701 «Прикладная информати-
ка (по областям)», ОП.08 «Архитектура ЭВМ и вычислительные системы» и
230111 «Компьютерные сети», ОП.02 «Архитектура компьютерных систем».

Рассмотрены цифровые вычислительные системы и их архитектурные
особенности, работа основных логических блоков системы, вычисления в
многопроцессорных и многоядерных системах, кэш-памяти. Дана классифи-
кация вычислительных платформ. Описаны методы повышения производи-
тельности многопроцессорных и многоядерных систем.

Для студентов учреждений среднего профессионального образования.

УДК 004.2(075.32)
ББК 32.973-02я723

*Оригинал-макет данного издания является собственностью
Издательского центра «Академия», и его воспроизведение любым способом
без согласия правообладателя запрещается*

ISBN 978-5-7695-6462-8

© Сенкевич А.В., 2014
© Образовательно-издательский центр «Академия», 2014
© Оформление. Издательский центр «Академия», 2014

Данный учебник является частью учебно-методического комплекта по укрупнённой группе специальностей 230000 «Информатика и вычислительная техника».

Учебник предназначен для изучения общепрофессиональной дисциплины «Архитектура ЭВМ и вычислительные системы».

Учебно-методические комплекты нового поколения включают в себя традиционные и инновационные учебные материалы, позволяющие обеспечить изучение общеобразовательных и общепрофессиональных дисциплин и профессиональных модулей. Каждый комплект содержит в себе учебники и учебные пособия, средства обучения и контроля, необходимые для освоения общих и профессиональных компетенций, в том числе и с учетом требований работодателя.

Учебные издания дополняются электронными образовательными ресурсами. Электронные ресурсы содержат теоретические и практические модули с интерактивными упражнениями и тренажерами, мультимедийные объекты, ссылки на дополнительные материалы и ресурсы в Интернете. В них включен терминологический словарь и электронный журнал, в котором фиксируются основные параметры учебного процесса: время работы, результат выполнения контрольных и практических заданий. Электронные ресурсы легко встраиваются в учебный процесс и могут быть адаптированы к различным учебным программам.

I

РАЗДЕЛ

АРХИТЕКТУРА И ПРИНЦИПЫ ПОСТРОЕНИЯ ЭВМ

- Глава 1. Краткая история развития ЭВМ
- Глава 2. Представление информации в ЭВМ
- Глава 3. Базовые элементы ЭВМ
- Глава 4. Структура вычислительной машины
- Глава 5. Память
- Глава 6. Центральный процессор
- Глава 7. Устройство управления и шины
- Глава 8. Ввод-вывод
- Глава 9. Системные платы

КРАТКАЯ ИСТОРИЯ РАЗВИТИЯ ЭВМ

1.1. КРАТКАЯ ИСТОРИЯ РАЗВИТИЯ МЕХАНИЧЕСКИХ ВЫЧИСЛИТЕЛЬНЫХ МАШИН

История создания средств цифровой вычислительной техники уходит в глубину веков.

В 30-х гг. XVII столетия в национальной библиотеке Мадрида ученые нашли эскиз 13-разрядного суммирующего устройства с десятизубчатыми колесами, способной складывать 13-разрядные десятичные числа, выполненный Леонардо да Винчи (1452—1519). Уже в наше время оно было воспроизведено фирмой IBM и оказалось вполне работоспособным.

Другой европеец — немецкий ученый Вильгельм Шиккард (1592—1636), предложил свое решение для построения счетной машины для суммирования и умножения шестизначных десятичных чисел. В письме к польскому астроному И. Кеплеру, отправленном в 1623 г., он приводит рисунок машины и рассказывает, как она устроена. В начале 1960-х гг. сотрудники Тюбингенского университета создали действующую модель машины Шиккарда.

В 1641—1642 гг. девятнадцатилетний Блез Паскаль (1623—1662), тогда еще мало кому известный французский ученый, создает действующую суммирующую машину для расчетов, выполняемых при сборе налогов. В последующие годы им были созданы около 50 более совершенных образцов машин. Они были шести- и восьмиразрядными и строились на основе зубчатых колес. Эти сумматоры могли производить суммирование и вычитание десятичных чисел. В 1673 г. другой великий европеец, немецкий ученый Вильгельм Готфрид Лейбниц (1646—1716), создает счетную машину, которая превзошла машину Паскаля, ибо могла извлекать корни, возводить в степень, умножать и делить. О машине Лейбница было известно в большинстве стран Европы.

В ЭВМ, появившихся более двух веков спустя, устройство, выполняющее арифметические операции, получило название «арифметическое устройство». Позднее по мере добавления ряда логических действий его стали называть арифметико-логическим

(АЛУ). Оно стало основным устройством современных компьютеров.

Однако заслуги В. Лейбница не ограничиваются созданием арифметического устройства. Начиная со студенческих лет и до конца жизни он занимался исследованием свойств двоичной системы счисления, ставшей в дальнейшем основной при создании компьютеров. Результатом этих исследований был написанный в 1703 г. трактат «Explication de l'Arithmetique Binary» об использовании двоичной системы.

В 1723 г. Член Лондонского королевского общества немецкий математик, физик, астроном Христиан Людвиг Герстен сделал следующий шаг в изобретении арифметической машины и ее изготовлении. Машина Герстена замечательна тем, что в ней впервые применено устройство для подсчета частного и числа последовательных операций сложения, необходимых при умножении чисел, а также предусмотрена возможность контроля ввода (установки) второго слагаемого, что снижает вероятность субъективной ошибки, связанной с утомлением вычислителя.

Существует много вариантов счетных машин, использующих десятичные числа, сконструированных на бумаге или на практике разными изобретателями. Сравним некоторые характеристики рассмотренных машин (табл. 1.1).

Машины	Разрядность	Действия
Цифровой сумматор Леонардо да Винчи	13	Сложение десятичных чисел
Счетная машина В. Шиккарда	6	Сложение и умножение десятичных чисел
Суммирующая машина Б. Паскаля	6 и 8	Сложение и вычитание десятичных чисел
Счетная машина В. Г. Лейбница	Варианты от 2 до 12	Сложение, вычитание, извлечение корней, возведение в степень, умножение и деление десятичных чисел
Арифметическая машина Х. Л. Герстена	Варианты	Высчитывала частное и число последовательных операций сложения при умножении чисел. Кроме того, в ней была предусмотрена возможность контроля правильности ввода данных

В 1799 г. во Франции Жозеф Мари Жакард (1752—1834) изобрел ткацкий станок, в котором для задания узора на ткани использовались перфокарты.

Завершающий шаг в эволюции цифровых вычислительных устройств механического типа сделал английский ученый Чарльз Беббидж (1791—1871). В 1836—1848 гг. он разработал проект аналитической машины, которая была механическим прототипом появившихся спустя столетие ЭВМ. В ней предполагалось иметь следующие основные компоненты: арифметическое устройство, устройство памяти, устройство управления, устройства ввода-вывода.

Для арифметического устройства и устройства памяти использовались зубчатые колеса. Программа выполнения вычислений записывалась на перфокартах (пробивками), на них же записывались исходные данные и результаты вычислений. В число операций, помимо четырех арифметических, была включена операция условного перехода и операции с кодами команд. Автоматическое выполнение программы вычислений обеспечивалось устройством управления. Время сложения двух 50-разрядных десятичных чисел составляло по расчетам ученого 1 с, умножения — 1 мин.

Для машины Беббиджа дочь Байрона Ада Августа Лавлейс (1815—1852) написала программы, поразительно схожие с программами для первых ЭВМ. Не случайно Аду Августу Лавлейс назвали первым программистом мира.

Несмотря на все старания Ч. Беббиджа и А. Лавлейс, машину построить не удалось.

Свое время опередил и Джордж Буль (1815—1864). Разработанная им алгебра логики (алгебра Буля) нашла применение лишь в следующем веке, когда понадобился математический аппарат для проектирования схем ЭВМ, использующих двоичную систему счисления.

Немецкий студент Конрад Цузе (1910—1985), ничего не зная ни о машине Беббиджа, ни о работах Лейбница, ни об алгебре Буля, приступил к работе по созданию машины, схожей по принципу действия с машиной Беббиджа, в 1934 г. за год до получения инженерного диплома. Тем не менее он оказался достойным наследником В. Лейбница и Дж. Буля, поскольку вернул к жизни уже забытую двоичную систему исчисления, а при расчете схем использовал нечто подобное булевой алгебре. В 1937 г. машина Z1 (что означало «Цузе 1») была готова и заработала! Она была, подобно машине Беббиджа, чисто механической. Использование двоичной системы сотворило чудо — машина занимала всего два квадратных метра

на столе в квартире изобретателя! Числа и программа вводились вручную.

Машина Z1 оказалась ненадежной, поэтому К.Цузе решает отказаться от механических элементов, заменив их электромеханическими реле с сохранением механического запоминающего устройства, разработке которого он уделял большое внимание.

1.2. ПОЯВЛЕНИЕ ЭЛЕКТРОМЕХАНИЧЕСКИХ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ МАШИН

Через год в машине появилось устройство ввода данных и программы, использовавшее киноленту, на которую перфорировалась информация. В арифметическом устройстве вместо механики появились телефонные реле. В 1941 г. Цузе с участием Г.Шрайера создает релейную вычислительную машину с программным управлением (Z3), содержащую 2 000 реле. Она стала первой в мире полностью релейной цифровой вычислительной машиной с программным управлением и успешно эксплуатировалась. Краткие характеристики Z3:

- 9 арифметических одноадресных команд: сложение, вычитание, деление, извлечение квадратного корня, умножение на $1/2$, 2, 10, $1/10$ и 1;
- программа размещалась на 8-канальной перфоленте (кинолента);
- работа с двоичными числами с плавающей точкой;
- время выполнения операций сложения — 0,3 с;
- время выполнения операций умножения — 0,3 и 4—5 с;
- клавишный ввод данных;
- вывод результатов на световое табло;
- машина была чисто релейной, включая ЗУ емкостью на 64 числа (по 22 бит) и содержала 2 600 реле;
- отсутствовали команды условного перехода, что не позволяло решать сложные задачи с ветвящимися алгоритмами.

В 1944 г. ученый Гарвардского университета Говард Айкен (1900—1973) создает первую в США (тогда считалось первую в мире!) релейно-механическую цифровую вычислительную машину MARK-1. По своим характеристикам (производительность и объем

памяти) она была близка к Z3, но существенно отличалась размерами (длина 17 м, высота 2,5 м, масса 5 т и количество механических деталей 500 тыс.).

В вычислительной машине использовалась десятичная система счисления. Замечательным качеством такой машины была ее надежность. Установленная в Гарвардском университете, она проработала 16 лет!

Вслед за МАРК-1 ученый создает еще три машины (МАРК-2, МАРК-3 и МАРК-4) — тоже с использованием реле, а не электронных ламп, объясняя это ненадежностью последних. На этом завершился период электромеханических цифровых вычислительных машин.

В апреле 1943 г. был заключен контракт между Абердинским артиллерийским полигоном в США и Пенсильванским университетом на создание вычислительной машины, названной электронным цифровым интегратором и компьютером (ЭНИАК). Руководителями работы стали физик Джон Мочли (1907—1986) и инженер-электронщик Преспер Эккерт (1919—1995).

В конце 1945 г. ЭНИАК был предъявлен на испытания и успешно их выдержал. В этой машине было 18 000 электрических ламп и 1 500 электромеханических реле, что обеспечивало производительность — 5 000 операций в секунду. В начале 1946 г. машина начала считать реальные задачи. По размерам она была более впечатляющей, чем МАРК-1: 26 м в длину, 6 м в высоту, масса 35 т. Но поражали не размеры, а производительность — она в 1 000 раз превышала производительность МАРК-1! Таков был результат использования электронных ламп.

В остальном ЭНИАК почти не отличался от МАРК-1. В нем использовалась десятичная система исчисления. 1946 г. можно считать началом эры ЭВМ.

1.3. ПРИНЦИПЫ ФОН НЕЙМАНА

В 1946 г. Нейман, Голдстейн и Беркс (все трое работали в Принстонском институте перспективных исследований) сделали отчет («Предварительное обсуждение логического конструирования устройства», июнь 1946 г.), в котором было дано развернутое и детальное описание принципов построения цифровых электронных вычислительных машин.

Изложенные в отчете принципы сводились к следующим.

1. Машины на электронных элементах должны работать не в десятичной, а в двоичной системе исчисления.

2. Программа должна размещаться в одном из блоков машины — в запоминающем устройстве, обладающем достаточной емкостью и соответствующими скоростями выборки и записи команд программы.

3. Программа, так же как и числа, которыми оперирует машина, записывается в двоичном коде. Таким образом, по форме представления команды и числа однотипны. Это обстоятельство приводит к таким важным последствиям:

- промежуточные результаты вычислений, константы и другие числа могут размещаться в том же запоминающем устройстве, что и программа;
- числовая форма записи программы позволяет машине производить операции над величинами, которыми закодированы команды программы.

4. Трудности физической реализации запоминающего устройства, быстроедействие которого соответствует скорости работы логических схем, требует иерархической организации памяти.

5. Арифметическое устройство машины конструируется на основе схем, выполняющих операцию сложения, создание специальных устройств для выполнения других операций нецелесообразно.

6. В машине используется параллельный принцип организации вычислительного процесса (операции над словами производятся одновременно по всем разрядам).

Перечисленные принципы построения ЭВМ высказывались и до этого отчета. Но заслуга Неймана, Голдстайна и Беркса в том, что они, обобщив накопленный опыт построения цифровых вычислительных машин, сумели перейти от схемных (технических) описаний машин к их обобщенной логически ясной структуре, сделали важный шаг от теоретически важных основ (машина Тьюринга) к практике построения реальных ЭВМ. Имя Дж. фон Неймана привлекло внимание к отчетам, а высказанные в них принципы и структура ЭВМ получили название фон-неймановских.

Под руководством Дж. фон Неймана в 1952 г. была создана еще одна машина на электронных лампах МАНИАК (для расчетов по созданию водородной бомбы), а в 1954 г. еще одна, уже без участия Дж. фон Неймана. Последняя была названа в честь ученого «Джонниак». К сожалению, всего три года спустя Дж. фон Нейман тяжело заболел и умер.

1.4. МАШИНА ТЬЮРИНГА

Идею хранения программ в оперативной памяти и теоретического обоснования основных свойств современных компьютеров в 1936 г. высказал Алан Тьюринг (1912—1953) — гениальный математик, опубликовавший тогда свою замечательную работу «О вычислимых числах».

Полагая, что наиболее важная черта алгоритма (задания на обработку информации) — это возможность механического характера его выполнения, А. Тьюринг предложил для исследования алгоритмов абстрактную машину, получившую название «машина Тьюринга». В ней он предвосхитил основные свойства современного компьютера, состоящего из следующих компонентов:

- запоминающего устройства (склад информации, разбитый на ячейки памяти, которым в некотором определенном порядке приписывают номера);
- исполнительного устройства (часть машины, выполняющая разнообразные индивидуальные операции, из которых состоит вычисление);
- контролирующего устройства (контроль за тем, чтобы эти операции выполнялись согласно заданному алгоритму — «таблице команд» — безошибочно и в правильном порядке).

Несомненно выдающимся открытием ученого явилось установление тройного соответствия между формальными логическими вычислениями, работой человеческого ума и действиями машины, которую можно реализовать физически. Концепция машины Тьюринга стала фундаментом современной теории вычислений и вычислимости.

Идею располагать программы в оперативной памяти реализовал в 1938—1941 гг. работавший в сельскохозяйственном училище штата Айова профессор математики Джон Атанасов (1903—1996), болгарин по происхождению. Джон Атанасов со своим помощником Клиффордом Бери разработал макет специализированной цифровой вычислительной машины (с использованием двоичной системы исчисления!) для решения систем алгебраических уравнений. Макет содержал 300 электронных ламп, имел память на конденсаторах. Таким образом, пионером ламповой техники в области компьютеров оказался Атанасов!

В начале 1950-х гг. в США по инициативе правительства была развернута общественная дискуссия на тему «Несут ли компьюте-

ры угрозу американскому образу жизни?». К экспертизе социальных последствий были подключены активно работавшие в области кибернетики ученые с мировыми именами: Дж. фон Нейман, Н. Винер, К. Шеннон и др. Вердикт всесторонней и независимой экспертизы поражает своей дальновидностью: при грамотном использовании компьютер усилит позиции общества, основанного на свободной конкуренции.

1.5. КРАТКАЯ ИСТОРИЯ РАЗВИТИЯ ВЫЧИСЛИТЕЛЬНЫХ МАШИН В СССР

В конце 1940-х гг. к созданию ЭВМ оказались готовы только три страны: США, Англия, СССР.

Для разработки, развития и применения средств вычислительной техники (ВТ) необходимы следующие условия:

- постановка масштабных актуальных задач, не поддающихся решению без применения средств ВТ;
- наличие технической инфраструктуры и передовых технологий для разработки и применения ВТ;
- наличие вузов с профессорско-преподавательским составом, способным вести подготовку кадров в данной области.

В СССР были эти условия. Еще до появления первых цифровых ЭВМ уже были сделаны солидные заделы в области теории и практики автоматизации вычислений. Известные математики и механики — М. А. Лаврентьев, А. А. Дородницын, М. В. Келдыш, А. Н. Тихонов, А. А. Самарский, Г. И. Марчук и др. — не только развивали теорию численных методов, но и доводили новые результаты до важнейших практических областей применения.

В разработке и внедрении аналоговых вычислительных машин СССР являлся лидером мирового масштаба. Так, В. С. Лукьяновым был создан гидроинтегратор, при помощи которого решались разнообразные задачи, например:

- нестационарная фильтрация воды под гидросооружениями;
- динамика эксплуатируемых нефтяных месторождений;
- работа теплотрасс в вечной мерзлоте;
- управление масштабом времени. Например, процесс образования ледников на севере страны, происходящий в природе в течение десятков и сотен тысяч лет, можно моделировать за десятки

минут, а процесс электродуговой сварки, протекающий за десятые доли секунды, «растягивать» во времени до десятков минут.

Однако аналоговые машины не могли решить многих проблем. Кардинальным скачком стал переход на цифровые электронные вычислительные машины (ЭВМ). Фундаментальные принципы универсального машинного счета ученые СССР открыли независимо от зарубежных коллег.

Во второй половине 1940-х гг. С. А. Лебедевым, будущим академиком, основателем отечественных разработок ЭВМ, были разработаны универсальные принципы построения структуры ЭВМ. В 1947 г. он начал разработку проекта универсальной ЭВМ с хранимой программой. Это была МЭСМ — малая (макетная) электронная счетная машина — первая универсальная ламповая ЭВМ в СССР. В 1950 г. был официальный ввод в эксплуатацию.

В 1952—1953 гг. МЭСМ была самой быстродействующей и практически единственной регулярно эксплуатируемой ЭВМ в Европе. Конструктивно она была изготовлена в виде макета. Работа по созданию машины носила научно-исследовательский характер и имела цель экспериментально проверить общие принципы построения универсальных ЦВМ.

Основные параметры машины таковы:

- база — 7 500 электронных ламп;
- быстродействие — 50 операций в 1 с;
- емкость оперативного ЗУ — 31 число и 63 команды;
- представление чисел — 16 двоичных разрядов с фиксированной перед старшим разрядом запятой;
- команды трехадресные, длиной 20 двоичных разрядов (из них 4 разряда — код операции);
- рабочая частота — 5 кГц;
- постоянное (штекерное) ЗУ на 31 число и 63 команды;
- возможность подключения дополнительного ЗУ на магнитном барабане, емкостью в 5 000 слов;
- потребляемая мощность составляла 25 кВт;
- машина размещалась на площади 64 м².

Другое направление в развитии отечественных ЭВМ связано с именем академика И. С. Брука. Если школа академика С. А. Лебедева складывалась в направлении создания ЭВМ максимальной производительности для каждого поколения технической базы, то школа И. С. Брука изначально была направлена на класс малых и средних

ЭВМ, для которых весьма существенным является показатель цена/производительность и сбалансированный комплекс характеристик. В 1948 г. И. С. Брук и Б. И. Рамеев получили первое в СССР авторское свидетельство на изобретение в области ЭВМ.

Достаточно долго и успешно вычислительная техника развивалась у нас в русле проблемы достижения и удержания стратегических оборонных паритетов. В Москве было создано СКБ-245 с заводом счетно-аналитических машин (САМ) и институтом НИИ-счетмаш. Все три организации возглавил М. А. Лесечко. В СКБ приступили к разработке большой ЭВМ «Стрела», а затем и ее серийному производству. «Стрела» — цифровая вычислительная машина общего назначения, была разработана в 1953 г. под руководством Ю. Я. Базилевского и Б. И. Рамеева. В 1953 г. «Стрела» была принята государственной комиссией в эксплуатацию, а в 1954 г. начался серийный выпуск ЭВМ. 1954 г. — это год становления отечественной индустрии ЭВМ. Одна из машин проработала 15 лет в Энергетическом институте АН СССР.

«Стрела», построенная на 6 000 электронных ламп, имела среднюю производительность вычислений 2 тыс. трехадресных операций с плавающей запятой в 1 с; полезное машинное время — до 18 ч в сутки. «Стрела» отличалась гибкой системой программирования. Различные виды групповых арифметических и логических операций, условные переходы и сменяемые стандартные программы, а также системы контрольных тестов и организующих программ позволяли создавать библиотеки эффективных программ различного тематического направления, осуществлять автоматизацию программирования и решение широкого круга математических задач (объемом до 108 и более операций).

В том же 1953 г. была закончена БЭСМ — быстродействующая электронная счетная машина (быстродействие 8 000 операций в секунду), родоначальница серии цифровых вычислительных машин, разработанных в Институте точной механики и вычислительной техники АН СССР. БЭСМ — одна из первых современных универсальных ЦВМ, выполнена на электронных лампах и предназначена для решения научно-инженерных задач. Была изготовлена в одном экземпляре и работала с 1953 г. В дальнейшем эта машина усовершенствовалась, что воплотилось в следующую серию: 1953 г. — БЭСМ, 1954 г. — БЭСМ-1, 1958 г. — БЭСМ-2, 1964 г. — БЭСМ-3М, 1966 г. — БЭСМ-4, 1967 г. — БЭСМ-6.

Доклад академика С. А. Лебедева на конференции в городе Дармштадте в 1956 г. произвел настоящий фурор. БЭСМ была признана лучшей ЭВМ в Европе.

БЭСМ-6, главным конструктором которой был академик С. А. Лебедев и зам. главного конструктора В. А. Мельников, была в то время среди универсальных ЭВМ одной из самых высокопроизводительных в мире.

Основные технические характеристики машины БЭСМ-6 таковы:

- быстродействие — около 1 млн операций в секунда (оп./с);
- объем ОЗУ — от 32 до 128 тыс. машинных слов;
- время выполнения сложения с плавающей запятой — 1,1 мкс;
- время умножения — 1,9 мкс;
- время деления — 4,9 мкс;
- время выполнения логических поразрядных операций — 0,5 мкс;
- работа арифметического устройства совмещена с выборкой операндов из памяти;
- разрядность машинного слова — 48 двоичных разрядов;
- объем промежуточной памяти на магнитных барабанах — 512 тыс. слов.

К центральному процессору могут быть подключены 32 лентопротяжных механизма, каждый емкостью до 1 млн слов.

В состав устройств ввода-вывода входят:

- два алфавитно-цифровых печатающих устройства (400 строк в минуту);
- два устройства вывода на перфокарты (ПИ-80);
- четыре устройства вывода на перфоленту;
- четыре устройства ввода с перфоленты;
- два устройства ввода с перфокарт (ВУ-700 или УВвК-601);
- 24 телетайпа.

Кроме того, к БЭСМ-6 возможно подключение дисков и графопостроителей, однако в комплектацию машин, поступивших с завода-изготовителя до 1970 г., это важное оборудование не входило. В комплектацию серийных машин БЭСМ-6 диски были включены лишь в 1972 г.

В дальнейшем была создана совместимая с БЭСМ-6 новая машина — «Эльбрус Б», на порядок более быстрая, чем БЭСМ-6. Последние БЭСМ демонтированы в середине 1990-х гг. Параллельно в 1951 — 1954 гг. в Москве продолжались работы по другим ЭВМ.

В начале 1952 г. была введена в эксплуатацию М-1, созданная А. Н. Мямлиным в лаборатории электросистем Энергетического института АН СССР (ЭНИИ) под руководством И. С. Брука. М-1 открывала новое направление в развитии отечественной вычислительной техники — малых ЭВМ преимущественно для научных применений.

Итак, для решения важнейших государственных задач (атомная промышленность, расчеты ядерного взрыва, ракетно-космическая тематика) было обеспечено создание первых в стране промышленно выпускаемых ЭВМ, не уступавших по своим характеристикам американским.

В 1956 г. было принято решение разработать новую более производительную ЭВМ для серийного производства, используя предыдущий опыт. Эта машина получила шифр М-20. ЭВМ М-20 — это электронная вычислительная машина общего назначения.

Основные технические характеристики машины М-20 следующие:

- система представления чисел — двоичная с плавающей запятой, количество разрядов для кодов чисел — 45;
- память на ферритовых сердечниках объемом 4 096 слов, внешняя память на магнитных барабанах и лентах;
- машина собрана в семи шкафах и занимала площадь 170—200 м²;
- средняя производительность — 20 тыс. оп./с;
- потребляемая мощность от сети 220 В/50 Гц — 50 кВт (без системы охлаждения).

ЭВМ М-20 явилась одной из самых быстродействующих и надежных машин первого поколения в мире.

Машинами М-20 оснастили все крупные вычислительные центры институтов Академии наук и оборонных ведомств.

Важным новым достижением стала разработка магнитных барабанов с головками, «плавающими» в пограничном слое воздуха с минимальным зазором от поверхности барабана, но без опасности касания, что привело к увеличению емкости и скорости работы запоминающего устройства (ЗУ) на магнитном барабане.

Эти и другие свои изобретения А. Н. Мямлин применил в ЭВМ «Восток». Фактическое быстродействие «Востока» было свыше 100 тыс. оп./с.

В 1964 г. была создана вычислительно-информационная система «Весна» на полупроводниковой элементной базе. Вычислительный

блок этой ЭВМ имел быстродействие около 250 тыс. оп./с с 48-разрядными числами с плавающей запятой. Машина имела широкий набор операций над числами разнообразной структуры (с плавающей запятой, с фиксированной запятой, с двойной точностью). Основными разработчиками ЭВМ «Весна» были В. С. Полин, М. Р. Шура-Бура и др. «Весна» применялась в таких сферах, где требуется обработка и хранение больших объемов данных, в частности в Гидрометеоцентре.

В 1971—1973 гг. был создан многомашинный вычислительный комплекс АС-6 с разделяемой памятью и функциональной ориентацией вычислительных модулей, сопрягаемых высокоскоростным каналом. В центральных процессорах АС-6 имелись средства аппаратной поддержки и взаимодействия программных процессов, обеспечивающие защиту и динамическую загрузку программ. В комплекс входили машины БЭСМ-6 и специализированные периферийные машины ввода-вывода данных. На базе комплекса АС-6 была реализована идея создания конвейера нескольких ЭВМ, одновременно выполняющих последовательные стадии обработки поступающих порций информации. Руководителями разработки АС-6 и его программного обеспечения были В. А. Мельников, А. А. Соколов, В. П. Иванников, Л. Н. Королев.

С 1973 г. в течение более 15 лет АС-6 использовался в центрах управления полетами космических аппаратов для обработки информации о полетах в реальном времени. В 1975 г. комплекс АС-6 был применен для обработки информации при совместном полете космических кораблей «Союз»—«Аполлон».

30 декабря 1967 г. вышло постановление Совмина СССР о разработке ЕС ЭВМ. Было решено построить несколько новых заводов по производству ЭВМ. Москва стала ядром и мозгом широкомаштабной акции. На этом этапе было решено организовать кооперацию в рамках стран социалистического лагеря. Каждая страна получала часть работ из длинного списка разнородной номенклатуры изделий.

Прогрессивными чертами ЕС ЭВМ стали аппаратная совместимость различных моделей ЭВМ, единая элементная и конструктивная базы, большой набор периферийных устройств, программная совместимость ЭВМ снизу-вверх, наличие развитого базового программного обеспечения.

Начальная из старших моделей — ЕС-1050 (В. С. Антонов) — была пущена в серию в 1973 г. Она представляла собой стационарную ЭВМ общего назначения, предназначенную для использования в крупных вычислительных центрах.

ЭВМ ЕС-1060, ЕС-1061 (В. С. Антонов, Ю. Ф. Ломов) включали в себя дополнительные средства, повышающие эффективность системного применения ЭВМ: виртуальную память, расширенный набор команд, расширенную систему прерываний, расширенную диагностику.

ЭВМ ЕС-1066 (Ю. Ф. Ломов) была разработана в 1987 г. и являлась самой высокопроизводительной из существующих ЭВМ «Ряд-3». Сочетание высокой производительности, большой емкости оперативной памяти и высокой пропускной способности системы ввода-вывода с возможностью подключения большого набора периферийных устройств из номенклатуры ЕС ЭВМ, а также наличие эффективной операционной системы позволяли строить на базе ЭВМ ЕС-1066 мощные вычислительные системы самого различного назначения.

Особого внимания заслуживает экспериментальная ЕС-2704 (В. А. Торгашев, В. У. Плюснин). Это оригинальный мультипроцессор с динамической архитектурой и массовым параллелизмом. Система ЕС-2704 имела следующий состав: 24 вычислительных модулей, 12 коммутационных процессоров; 6 процессоров ввода-вывода.

В рамках программы ЕС ЭВМ было выпущено около 10 моделей совместимых ЭВМ различной производительности и стоимости, более 10 версий ОС, сотни пакетов прикладных программ.

1.6. ОТХОД ОТ ПРИНЦИПОВ ФОН НЕЙМАНА

Принципы универсальных машинных вычислений (по фон Нейману) легли в основу компьютеров первых поколений. На их базе работает большая часть нынешних компьютеров. Но эти аксиомы существенно ограничивают способы реализации машинного счета. Они диктуют последовательную (команда за командой) реализацию. Такое ограничение сильно сужает разнообразие архитектурных решений и лишает их перспектив неограниченного наращивания производительности за счет увеличения числа, одновременно работающих над одной задачей, процессоров.

При построении новой многопроцессорной параллельной архитектуры ЭВМ требуется нестандартное, многомерное мышление. В этой области архитектурных тайн остается значительно больше, чем найдено решений.

Только для полномасштабной обработки данных сейсморазведки в геофизике суммарная вычислительная мощность парка ЭВМ

должна составлять 10—100 млрд оп./с, т.е. в сотни и тысячи раз больше по сравнению с имевшейся. Приращение производительности на порядки не может достигаться за счет простого наращивания количества машин.

В 1972—1975 гг. в Москве в Институте проблем управления (ИПУ РАН) под руководством И. В. Прангишвили была разработана структура и архитектура ПС-2000 — мультипроцессора с единым потоком команд и многими потоками данных. Его создателям удалось найти оригинальное структурное решение, которое соединило относительную простоту управления единым потоком команд с высокой гибкостью программирования высокопараллельной обработки информации. Предложенные в ИПУ РАН структурные решения впервые сориентировали конструкторов на проектирование для таких задач высокопараллельных компьютеров с высокой производительностью в расчете на единицу стоимости. Их производительность достигла 200 млн оп./с.

В 1980 г. государственная комиссия приняла опытные образцы и санкционировала серийное производство ВК. Сразу восемь экземпляров ВК ПС-2000, демонстрировавшихся перед комиссией на геофизических задачах (пакет программ НПО «Геофизика», Москва), давали суммарную производительность около 1 млрд оп./с. Столь высокая производительность проблемно-ориентированных ВК ПС-2000 достигалась лишь на хорошо распараллеливаемых задачах, которые в то же время характерны для многих практических областей применений. При решении таких задач на комплексе ПС-2000 достигался рекордный «гражданский» показатель «производительность/стоимость».

ЭГВК ПС-2000 не требовал большой площади, имел малое энергопотребление и низкие эксплуатационные расходы, обеспечивал высокую надежность при работе в условиях геофизических экспедиций. Применение ЭГВК ПС-2000 позволило отказаться от импорта дорогостоящих зарубежных вычислительных комплексов.

На базе нескольких комплексов ПС-2000 были созданы высокопроизводительные (до 1 млрд оп./с) системы обработки гидроакустической и телеметрической информации в реальном масштабе времени. Разработка параллельных программ для ВК ПС-2000 требовала особого искусства. Эффективность использования машинных ресурсов мультипроцессора удивляла самих программистов. Ощущение прорыва в будущее испытали многие, ранее имевшие дело с прототипами программ на обычных машинах. На некоторых задачах время счета ускорилось в сотни раз.

С 1986 г. телеметрический вычислительный комплекс Центра управления космическими полетами (ЦУП) стал применять систему предварительной обработки телеметрической информации на базе ВК ПС-2000, связанную в единый комплекс с центральной системой обработки на базе многопроцессорного вычислительного комплекса «Эльбрус-2». Основными разработчиками «Эльбруса-2» были В. С. Бурцев и Б. А. Бабаян.

Система «Эльбрус-2» выпускалась серийно в Сергиевом Посаде (г. Загорске) Московской области с 1985 г. Она имела производительность до 125 млн оп./с над полноразрядными операндами при 10 процессорах и была в тот период самой быстрой «скалярной» машиной в стране. Оперативная память с глубоким расслоением для увеличения быстродействия была общей. Блоки оперативной памяти соединялись с любым центральным процессором (их могло быть до 10) через быстродействующий коммутатор. К этому же коммутатору подсоединялись периферийные процессоры, обслуживающие внешнюю память, периферию и линии связи.

В 1989 г. под руководством академика В. А. Мельникова была изготовлена и запущена в опытную эксплуатацию векторно-конвейерная суперЭВМ «Электроника ССБИС». Производительность в однопроцессорном варианте — 250 млн операций с плавающей запятой над полноразрядными операндами в секунду. Революционная роль в отечественной электронной промышленности, принадлежащая системе «Электроника ССБИС», связана с освоением для ее разработки и производства в промышленности первых больших интегральных схем на матричных кристаллах.

Новое эффективное решение в системе «Электроника ССБИС» — организация передачи данных между массовой интегральной памятью и оперативной памятью под управлением специализированного процессора, реализующего произвольные методы доступа. Основными руководителями разработки были В. А. Мельников, Ю. И. Митропольский, В. З. Шнитман, В. П. Иванников.

В НИИ «Квант» и ИПМ им. М. В. Келдыша была выполнена разработка семейства высокопроизводительных многопроцессорных вычислительных систем (суперкомпьютеров) МВС-100 (руководитель проекта — В. К. Левин). МВС-100 предназначалась для решения задач с большим объемом вычислений и обработки данных, в особенности задач математического моделирования в области авиакосмической и ядерной техники, высокоточной навигации, обработки спутниковой информации, разведки и добычи ископаемых, метеорологии, экологии, биоинженерии, для исследования сложных структур, обработки и распознавания сигналов и изображений.

Многопроцессорная вычислительная система МВС-100, относящаяся к классу систем с массовым параллелизмом, представляет собой объединение высокопроизводительных процессорных модулей, управляемых одной или несколькими управляющими ЭВМ (ими могут быть персональные компьютеры, рабочие станции); в систему входят также внешняя память (магнитные диски) и устройства ввода-вывода, включая средства сопряжения с внешними информационно-вычислительными сетями. Работающие в настоящее время системы МВС-100 достигают производительности более 10 млрд операций с плавающей запятой над полноразрядными операндами в секунду.

Дальнейшее развитие получили не только ЭВМ большой производительности, но и машины класса малых и средних ЭВМ, для которых весьма существенным были показатель цена/производительность и сбалансированный компромисс характеристик.

Первым решением задачи создания малых ЭВМ была разработка ЭВМ М-3, проведенная в 1956 г. М-3 работала с 30-разрядными двоичными числами с фиксированной запятой, имела двухадресный формат команд, память емкостью 2 048 чисел на магнитном барабане и производительность 30 оп./с. При работе с ферритовой памятью той же емкости производительность М-3 составляла 1,5 тыс. оп./с. Машина была настолько проста в изготовлении и эксплуатации, что ряд организаций смогли самостоятельно изготовить и наладить ее по выпущенной документации.

Техническая документация на М-3 была передана Минскому заводу для выпуска малой серии (в 1959 г. на ее базе была изготовлена малая ЭВМ Минск-1), академиям наук Китая и Венгрии.

Таким образом, М-3 послужила прототипом для двух промышленных серий ЭВМ: «Минск» — в Белоруссии и «Раздан» — в Армении.

Н. П. Брусенцовым была выполнена разработка ЭВМ «Сетунь», выпускавшейся серийно Казанским заводом ЭВМ с 1959 г. Машина «Сетунь» интересна тем, что она реализовала троичную систему счисления. Интересен также опыт программирования на «Сетуни», который дал еще в то время представление о подходах к структурному программированию и диалоговому режиму работы.

В сфере малых ЭВМ были проведены те же преобразования, что и в области средних и больших ЭВМ. Ряд малых машин — СМ ЭВМ разрабатывался с учетом опыта наиболее известных зарубежных машин и начался с М-400, программно совместимой с PDP-11 фирмы DEC. В 1977—1978 гг. были созданы серийные машины СМ-3 и СМ-4, совместимые с М-400.

В 1979—1987 гг. на базе СМ-3, СМ-4 и их модификаций были созданы многомашинные комплексы, СМ-1700, успешно применявшиеся в АСУ, АСУ ТП, в управлении сложными экспериментальными установками.

Кроме вышеперечисленных ЭВМ с 1986 г. были созданы персональные ЭВМ Единой системы (ПЭВМ ЕС ЭВМ) и семейства ВМ.

Были разработаны и выпущены следующие ПЭВМ:

- ЕС-1840 (аналог i8086) — с 1986 по 1989 г. 7 461 шт.;
- ЕС-1841 (аналог i8086) — с 1987 по 1995 г. 83 937 шт.;
- ЕС-1842 (с эмуляцией i80286) — с 1988 по 1996 г. 10 193 шт.;
- ЕС-1843 (аналог IBM PC AT) — с 1990 по 1993 г. 3 012 шт.;
- ЕС-1845 (это ЕС-1841 для специального применения) — с 1989 г. до настоящего времени;
- ЕС-1849 (аналог IBM PC AT) — с 1990 по 1997 г. 4 966 шт.;
- ЕС-1850 (аналог IBM XT/370) — с 1989 г.;
- ЕС-1851 (полностью совместимая с IBM PC/XT) — с 1991 по 1997 г. 3 142 шт.;
- ЕС-1855 (это ЕС-1842 для специального применения) — с 1992 г. до настоящего времени;
- ЕС-1863 (конструктивно и программно совместимая с IBM PC/AT386SX) — с 1991 по 1997 г. 3 069 шт.;
- ЕС-1864 (конструктивно и программно совместимая с IBM PC/AT) — с 1991 г.;
- ЕС-1865 (это ЕС-1850 для специального применения) — с 1992 г.

Компьютеры серии ВМ:

- универсальные ПЭВМ;
- рабочие станции;
- серверы;
- мультимедийные ПЭВМ;
- компьютерные классы.

Они собраны на базе процессоров Intel Celeron и Intel Pentium IV с возможным использованием операционных систем: Windows' 95/98/ME, Windows 2000/XP, LINUX Технические характеристики и конфигурации предлагаемых компьютеров являются только базовыми. Пользователь сам определяет окончательную конфигурацию. В настоящий момент выпускаются Минским производственным объединением вычислительной техники (ОАО «МПОВТ»).

BM2001 в основном предназначена для применения в составе учебных аппаратно-программных комплексов: BM2001 — для ученика (до 16 шт.), BM2001.02 — для учителя.

BM2002 (ОРИОН P5) ориентированы для применения в качестве средства автоматизации в различных областях профессиональной, интеллектуальной деятельности, организации научных, инженерных, экономических и других расчетов и исследований, организации измерительных, регистрационных и информационно-поисковых систем, в системе образования, отдыха и развлечений.

BM2301 — современная высокопроизводительная компьютерная система класса Notebook.

BM2005 предназначена для работы в качестве файл-сервера в различных сетях как основа для построения мощных графических станций, также в качестве высокопроизводительной рабочей станции.

BM3500 представляет собой возимую ПЭВМ автомобильного базирования. Предназначена для работы на подвижных средствах (легковых и грузовых автомобилях) на ходу и на стоянке. Обеспечивает работу с радиостанциями типа «Сапфир» по стыку RS232 через радиомодем. Микропроцессор — I80386SX/25, I80486SX/25.

1.7. КЛАССИФИКАЦИЯ ЭВМ

С развитием технологии производства ЭВМ классифицировать их стало сложно. Это объясняется тем, что стерлись видимые грани между основными характеристиками. Например, персональный компьютер, для размещения которого вполне достаточно письменного стола, имеет такие же возможности и технические характеристики, что и достаточно совершенная в совсем недалеком прошлом ЭВМ, занимающая машинный зал в несколько сотен квадратных метров. Поэтому разделение ЭВМ по приведенным признакам не стоит воспринимать как классификацию по техническим параметрам.

Вне зависимости от страны производителя ЭВМ принято классифицировать по признакам, изложенным далее.

По принципу действия:

- аналоговые (АВМ);
- цифровые (ЦВМ);
- гибридные (ГВМ).

АВМ — вычислительные машины непрерывного действия. Они работают с информацией, представленной в непрерывной (аналоговой) форме, т. е. в виде непрерывного ряда значений какой-либо физической величины (чаще всего электрического напряжения). АВМ весьма просты и удобны в эксплуатации. Программирование задач для решения на них, как правило, нетрудоемкое; скорость решения задач изменяется по желанию оператора и может быть сделана сколь угодно большой (больше, чем у ЦВМ), но точность решения задач очень низкая (относительная погрешность 2—5%). На АВМ наиболее эффективно решать математические задачи, содержащие дифференциальные уравнения, не требующие сложной логики.

ЦВМ — вычислительные машины дискретного действия, работают с информацией, представленной в дискретной, а точнее в цифровой форме.

ГВМ — вычислительные машины комбинированного действия. Они работают с информацией, представленной и в цифровой, и в аналоговой форме; совмещают в себе достоинства АВМ и ЦВМ. ГВМ целесообразно использовать для решения задач управления сложными быстродействующими техническими комплексами.

Наиболее широкое применение получили ЦВМ, которые обычно называются электронными вычислительными машинами (ЭВМ), без упоминания об их цифровом характере.

По габаритам и производительности:

- сверхпроизводительные ЭВМ и системы (суперЭВМ);
- большие ЭВМ (универсальные ЭВМ общего назначения);
- средние ЭВМ;
- малые, или мини-ЭВМ;
- микроЭВМ;
- персональные компьютеры;
- микропроцессоры.

СуперЭВМ — сверхпроизводительные ЭВМ, предназначенные для решения особо сложных задач в областях науки, техники и управления, например, таких как прогнозирование метеообстановки, ядерная энергетика, оборона и т. д. Самые мощные ЭВМ используют тысячи процессоров, потребляют мегаватты энергии и занимают целые этажи зданий. Такие машины обладают колоссальным быстродействием в миллиарды операций в секунду, основанном на выполнении параллельных вычислений и использовании много-

уровневой иерархической структуры запоминающих устройств, требуют для своего размещения специальных помещений и крайне сложны в эксплуатации. Стоимость отдельной ЭВМ такого класса достигает десятки миллионов долларов. Основными производителями их являются фирмы США и Японии, в частности — IBM, Cray, Fujitsu, NEC и отечественные супер-ЭВМ семейства Эльбрус.

Примеры суперкомпьютеров.

1. Суперкомпьютер Blue Gene/L выполнил 70,7 трлн операций в секунду (TFLOPS). Blue Gene/L — суперкомпьютерный проект IBM, направленный на создание нового семейства суперкомпьютеров, оптимизированных по пропускной способности, масштабируемости и возможности обрабатывать большие объемы данных и в то же время позволяющих на порядок уменьшить энергопотребление и занимаемую площадь по сравнению с самыми мощными на сегодняшний день системами. Прототип машины Blue Gene/L по физическим размерам примерно в 20 раз меньше существующих систем сопоставимой мощности. Многократно сократив энергопотребление, стоимость и занимаемую площадь, ученые IBM превращают суперкомпьютеры с массовым параллелизмом в доступные по цене, практичные и удобные инструменты для науки и промышленности.

Среди первых задач для Blue Gene/L — исследование процесса сворачивания белка человека, моделирования физических явлений (поведение двойных звезд, взаимодействие лазера с плазмой, процесс старения ядерного оружия и т. д.).

Появление системы Blue Gene/L стало логическим завершением пятилетнего проекта, в котором только на проведение научно-исследовательских работ было потрачено 100 млн долл. Кроме того, IBM работает и над другими конструкциями, называемыми Blue Gene/C и Blue Gene/P.

2. Японский суперкомпьютер Earth Simulator создан при непосредственном участии специалистов корпорации NEC. Система разрабатывалась в течение пяти лет Научно-исследовательским центром моделирования Земли (ESRDC, Earth Simulator Research and Development Center) в сотрудничестве с Национальным агентством по исследованию космоса Японии (NASDA), Японским институтом исследования атомной энергии (JAERI) и Японским морским научно-техническим центром (JAMSTEC). Затраты на проект составили 40 млрд иен, в работах было задействовано свыше тысячи специалистов компании NEC.

Система Earth Simulator размещена в здании, похожем на авиационный ангар, с площадью пола 50×65 м². Этот суперкомпьютер

состоит из 640 узлов производительностью 64 GFLOPS/узел и общим числом процессоров, равным 5 120, для соединения которых потребовалось 2 800 км кабеля. Высокоскоростная сеть соединяет процессоры со скоростью передачи данных в 12,3 Гбайт/с. Для охлаждения системы через рабочие помещения в течение 10 с прокачивается почти 990 тыс. м³ воздуха.

3. В России также ведутся новые разработки по созданию супер-ЭВМ. Так, 16 февраля 2007 г. компания «Т-Платформы», Институт Программных Систем РАН, корпорация Intel и корпорация Microsoft объявили о завершении строительства Регионального центра коллективного пользования высокопроизводительными вычислительными ресурсами Томского государственного университета. ТГУ, старейший университет Сибири и Дальнего Востока, стал первым российским вузом, оснащенный суперкомпьютерным центром мирового уровня: сегодня это один из 15 самых современных и производительных вычислительных центров в мировой системе образования.

Вычислительный центр ТГУ оснащен суперкомпьютером «СКИФ Cyberia» на базе 566 двухъядерных процессоров Intel® Xeon® серии 5150. Он стал самым мощным вычислительным комплексом на территории России, СНГ и Восточной Европы, а также одним из ста мощнейших компьютеров мира. Пиковая производительность «СКИФ Cyberia» составила 12 TFLOPS. «СКИФ Cyberia» построен на базе последних технологических достижений мировой суперкомпьютерной отрасли.

Суперкомпьютер ТГУ, созданный силами компании «Т-Платформы» при активной поддержке и участии специалистов ИПС РАН, является отечественной разработкой, не использующей готовые платформенные решения от ведущих мировых производителей. Сегодняшний успех российских разработчиков — это результат их участия в российско-белорусской государственной суперкомпьютерной программе «СКИФ», осуществленной в 2000—2004 гг. и завершившейся строительством 288-узлового кластера «СКИФ К-1000».

Большие ЭВМ — ЭВМ, имеющие высокую производительность, большой объем основной и внешней памяти. Они обладают способностью параллельной обработки данных и обеспечивают как пакетный, так и интерактивный (диалоговый) режимы работы. Большие ЭВМ предназначены для выполнения работ, связанных с обработкой и хранением больших объемов информации, проведением сложных расчетов и исследований в ходе решения вычислительных и информационно-логических задач. Такими машинами,

как правило, оснащаются вычислительные центры, используемые совместно несколькими организациями. Большие машины составляли основу парка вычислительной техники до середины 1970-х гг. и успешно эксплуатируются поныне. К ним относится большинство моделей фирмы IBM (семейства 360, 370, 390) и их отечественные аналоги ЕС ЭВМ.

В настоящее время высказываются полярные мнения о перспективах развития больших машин. Согласно одному из них, выработав свой ресурс, этот класс прекратит свое существование. Другая сторона убеждает в необходимости их развития, так как большие ЭВМ обладают способностью работать одновременно с большим количеством пользователей, создавать гигантские базы данных и обеспечивать эффективную вычислительную работу. К этому следует добавить, что большие ЭВМ обеспечивают устойчивость вычислительного процесса, безопасность информации и низкую стоимость ее обработки.

Средние ЭВМ — ЭВМ производительностью до нескольких миллионов операций в секунду, с емкостью оперативной памяти в несколько десятков мегабайт и разрядностью машинного слова не менее 32. Вычислительные машины этого класса обладают несколько меньшими возможностями, чем большие ЭВМ, но зато им присуща и более низкая стоимость. Они предназначены для использования всюду, где приходится постоянно обрабатывать достаточно большие объемы информации с приемлемыми временными затратами. В настоящее время трудно определить четкую грань между средними ЭВМ и большими, с одной стороны, и малыми, с другой. К средним могут быть отнесены некоторые модели ЕС ЭВМ, например, ЕС-1036, ЕС-1130, ЕС-1120. За рубежом средние ЭВМ выпускают фирмы IBM, DEC, Hewlett Packard, COMPAREX и др.

Малые, или мини-ЭВМ, — так назывались ЭВМ, конструктивно выполненные в одной стойке и занимавшие небольшой объем. По сравнению с большими и средними машинами мини-ЭВМ обладают существенно более низкой производительностью и объемом памяти. Термин «мини-ЭВМ» не имеет точного определения, он очень близок по содержанию к термину «микроЭВМ», четкой границы между двумя классами этих машин нет. Они составляют самый многочисленный и быстроразвивающийся класс ЭВМ. Их популярность объясняется малыми размерами, низкой стоимостью (по сравнению с большими и средними ЭВМ) и универсальными возможностями. Эти ЭВМ появились в 1960-е гг. (12-разрядная ЭВМ PDP-5 фирмы DEC), что было обусловлено развитием элементной базы и избыточностью ресурсов больших и средних ЭВМ для ряда

приложений. Для мини-ЭВМ характерно представление данных с узким диапазоном значений (машинное слово — 2 байт), использование принципа магистральности в архитектуре и более простое взаимодействие человека и ЭВМ. Такие машины широко применяются для управления сложными видами оборудования, создания систем автоматизированного проектирования и гибких производственных систем. К мини-ЭВМ относятся машины серии PDP (затем VAX) фирмы DEC и их отечественные аналоги — модели семейства малых ЭВМ (СМ ЭВМ).

МикроЭВМ — ЭВМ, использующие в качестве арифметического и логического устройства один или несколько микропроцессоров. Благодаря малым размерам, высокой производительности, повышенной надежности и небольшой стоимости эти ЭВМ нашли широкое распространение во всех сферах народного хозяйства и оборонного комплекса.

Примеры микроЭВМ:

- **однокристалльная ЭВМ** — микроЭВМ, выполненная на одной большой (БИС) или сверхбольшой (СБИС) интегральной микросхеме;
- **одноплатная ЭВМ** — микроЭВМ, у которой микропроцессор, микросхемы устройств памяти и подсистемы ввода-вывода а также другие основные компоненты размещены на одной печатной плате;
- **однопроцессорная ЭВМ** — ЭВМ с одним центральным процессором;
- **интеллектуальная карточка (smart card)** — пластиковая карточка со встроенным микропроцессором и памятью. Она может хранить, например, личные сведения, идентификационные шифры для охранных устройств, данные банковского счета и т. д.

С появлением микроЭВМ стало возможным создание так называемых интеллектуальных терминалов, выполняющих сложные процедуры предварительной обработки информации.

Персональные компьютеры (ПК) предназначены для индивидуального обслуживания пользователя и ориентированных на решение различных задач неспециалистами в области вычислительной техники. Все оборудование ПК размещается в пределах стола.

Выпускаемые в сотнях тысяч и миллионах экземпляров ПК вносят коренные изменения в формы использования вычислительных средств, в значительной степени расширяют масштабы их применения. Они широко используются как для поддержки различных

видов профессиональной деятельности (инженерной, административной, производственной, литературной, финансовой и др.), так и в быту, например для обучения и досуга.

ПК позволяет эффективно выполнять научно-технические и финансово-экономические расчеты, организовывать базы данных, подготавливать и редактировать документы и любые другие тексты, вести делопроизводство, обрабатывать графическую информацию и т. д. Выполнение многих из указанных функций поддерживается многочисленными эффективными универсальными функциональными пакетами программ. На основе ПК создаются автоматизированные рабочие места (АРМ) для представителей разных профессий (конструкторов, технологов, административного аппарата и др.).

Рынок персональных и микроЭВМ непрерывно расширяется за счет поставок ведущих мировых фирм: IBM, Compaq, Hewlett Packard, Apple (США), Siemens (Германия), ICL (Англия) и др.

Микропроцессор — функционально законченное устройство обработки информации, созданное на одной БИС или СБИС, выполняющего функции процессора.

По способу организации вычислительного процесса:

- многопроцессорные;
- однопроцессорные;
- параллельные;
- последовательные.

В *многопроцессорных* ЭВМ архитектура предусматривает использование большого числа процессоров, чем обеспечивается существенное повышение ее вычислительной мощности и, в частности, возможность обработки значительных объемов информации.

В *однопроцессорных* ЭВМ быстродействующая память подключена к единственному центральному процессору, который выбирает команды из памяти, декодирует каждую из них, выбирает данные (в соответствии с предписанием в команде), хранящиеся в указанных ячейках памяти, выполняет указанные операции и запоминает результаты в предписанных ячейках. Кроме того, к системе должны быть подключены устройства ввода и вывода.

Параллельная организация вычислительного процесса предполагает разбиение решаемой задачи на какие-либо части и дальнейшее одновременное их выполнение. К этой организации относится, например, конвейерная организация вычислительного процесса.

Последовательная организация вычислительного процесса предполагает последовательное выполнение программы, т. е. команда за командой согласно логике программы.

По уровню специализации ЭВМ:

- универсальные (общего назначения);
- проблемно-ориентированные;
- специализированные.

Универсальные ЭВМ предназначены для решения различных инженерно-технических задач, отличающихся сложностью алгоритмов и большим объемом обрабатываемых данных.

Проблемно-ориентированные ЭВМ предназначены для решения более узкого круга задач, связанных с регистрацией, накоплением и обработкой небольших объемов данных.

Специализированные ЭВМ используются для решения узкого круга задач (микропроцессоры и контроллеры, выполняющие функции управления техническими устройствами).

По поколению:

- первое поколение;
- второе поколение;
- третье поколение;
- четвертое поколение;
- пятое поколение;
- шестое поколение.

В зависимости от типа основных используемых в ней элементов или от технологии их изготовления ЭВМ делятся на несколько поколений. Ясно, что границы поколений в смысле времени сильно размыты, так как в одно и то же время фактически выпускались ЭВМ различных типов; для отдельной же машины вопрос о ее принадлежности к тому или иному поколению решается достаточно просто.

Первое поколение — ЭВМ на основе электронных ламп.

ЭВМ на основе электронных ламп появились в 1940-х гг.

Использование электронной лампы в качестве основного элемента ЭВМ создавало множество проблем. Из-за того, что высота стеклянной лампы около 7 см, машины были огромных размеров. Лампы часто выходили из строя, а так как в машине их было 15—20 тыс., то для поиска и замены поврежденных ламп требовалось очень много времени. Кроме того, они выделяли огромное количе-

ство теплоты, и для эксплуатации такой ЭВМ требовались специальные системы охлаждения.

Чтобы разобраться в схемах ЭВМ, нужны были целые бригады инженеров.

Примерами машин первого поколения могут служить Mark 1, ENIAC, EDSAC — первая машина с хранимой программой, UNIVAC — первая ЭВМ, где вместо перфокарт использовалась магнитная лента, M-20.

Второе поколение — ЭВМ на полупроводниковых приборах.

С появлением транзисторов в середине 1950-х гг. на смену первому поколению ЭВМ пришли ЭВМ второго поколения, построенные на полупроводниковых приборах.

Первые ЭВМ на основе транзисторов появились в конце 1950-х гг., а к середине 1960-х гг. были созданы более компактные внешние устройства.

Созданию транзистора предшествовала упорная, почти 10-летняя работа, которую еще в 1938 г. начал физик-теоретик Уильям Шокли. Применение транзисторов в качестве основного элемента в ЭВМ привело к уменьшению размеров ЭВМ в сотни раз и к повышению их надежности.

И все-таки самой удивительной способностью транзистора является то, что он один способен трудиться за 40 электронных ламп и при этом работать с большей скоростью, выделять очень мало теплоты и почти не потреблять электроэнергию. Одновременно с процессом замены электронных ламп транзисторами совершенствовались методы хранения информации. Увеличился объем памяти, а магнитную ленту начали использовать как для ввода, так и для вывода информации. А в середине 1960-х гг. получило распространение хранение информации на дисках. Большие достижения в архитектуре ЭВМ позволили достичь быстродействия в миллион операций в секунду! Примерами транзисторных ЭВМ могут послужить «Стретч» (Англия), «Атлас» (США).

В нашей стране были созданы полупроводниковые ЭВМ разных назначений:

- малые ЭВМ серий «Наири» и «Мир»;
- средние ЭВМ со скоростью работы 5—30 тыс. оп./с — «Минск-22», «Минск-32», «Раздан-2», «Раздан-3», БЭСМ-4, М-220.

Лучшая из машин второго поколения — БЭСМ-6 со скоростью работы до 1 млн оп./с.

Третье поколение — ЭВМ на интегральных схемах.

В начале 1960-х гг. возникло новое направление в электронике — интегральная электроника. Использование интегральных схем для построения ЭВМ стало революцией в ВТ и способствовало появлению машин третьего поколения.

Интегральная схема, которую также называют кристаллом, представляет собой миниатюрную электронную схему, вытравленную на поверхности кремниевого кристалла площадью около 10 мм². Первые интегральные схемы (ИС) появились в 1964 г. Сначала они использовались только в космической и военной технике. Сейчас же их можно обнаружить где угодно, включая автомобили и бытовые приборы.

Появление ИС означало подлинную революцию в вычислительной технике. Ведь она одна способна заменить тысячи транзисторов, каждый из которых в свою очередь уже заменил 40 электронных ламп. Другими словами, один крошечный кристалл обладает такими же вычислительными возможностями, как и 30-тонный ENIAC! Быстродействие ЭВМ третьего поколения возросло в 100 раз, а габариты значительно уменьшились.

Ко всем достоинствам ЭВМ третьего поколения добавилось еще и то, что их производство оказалось дешевле, чем производство машин второго поколения. Благодаря этому многие организации смогли приобрести и освоить такие машины. А это, в свою очередь, привело к росту спроса на универсальные ЭВМ, предназначенные для решения самых различных задач. Большинство созданных до этого ЭВМ являлись специализированными машинами, на которых можно было решать задачи какого-то одного типа.

Первая массовая серия машин на интегральных схемах стала выпускаться в 1964 г. фирмой IBM. Эта серия, известная под названием IBM-360, оказала значительное влияние на развитие вычислительной техники второй половины 1960-х гг. Она объединила целое семейство ЭВМ с широким диапазоном производительности, причем совместимых друг с другом. Последнее означало, что стало возможным связывать машины в комплексы, а также без всяких переделок переносить программы, написанные для одной ЭВМ, на любую другую из этой серии. Таким образом, впервые было выявлено коммерчески выгодное требование стандартизации аппаратного и программного обеспечения ЭВМ.

В рамках третьего поколения в США была построена уникальная машина «ИЛЛИАК-4», в составе которой в первоначальном варианте планировалось использовать 256 устройств обработки данных, выполненных на монокристаллических интегральных схемах. Позднее проект был изменен из-за довольно высокой стоимости (более 16 млн долл.).

Число процессоров пришлось сократить до 64, а также перейти к интегральным схемам с малой степенью интеграции. Сокращенный вариант проекта был завершен в 1972 г., номинальное быстродействие «ИЛЛИАК-4» составило 200 млн оп./с. Почти год этот компьютер был рекордсменом в скорости вычислений.

В СССР первой серийной ЭВМ на интегральных схемах была машина «Наири-3», появившаяся в 1970 г. Со второй половины 1960-х гг. Советский Союз совместно со странами СЭВ приступил к разработке семейства универсальных машин ЕС ЭВМ, аналогичного системе IBM-360.

С 1972 г. начался выпуск моделей первой очереди ЕС ЭВМ (Ряд-1): ЕС — 1010, 1020, 1022, 1030, 1033, 1040, 1050, 1052. Вторая очередь (Ряд-2) : ЕС — 1015, 1025, 1035, 1045, 1055, 1060, 1065 имела более современную схемотехническую, конструкторско-технологическую базу, за счет чего у них увеличилась производительность и расширились функциональные возможности.

Четвертое поколение — ЭВМ на больших интегральных схемах.

В начале 1970-х гг. была предпринята попытка выяснить, можно ли на одном кристалле разместить более одной интегральной схемы. Оказалось, можно! Развитие микроэлектроники привело к возможности размещать на одном-единственном кристалле тысячи интегральных схем. Так, уже в 1980 г. центральный процессор небольшого компьютера можно было разместить на кристалле площадью всего в четверть квадратного дюйма (1,61 см²). Началась эпоха микрокомпьютеров.

Пятое поколение — ЭВМ, использующие принцип параллелизма.

В 1990-х гг. стали выпускаться ЭВМ с многими десятками параллельно работающих микропроцессоров, позволяющих строить эффективные системы обработки знаний; ЭВМ на сверхсложных микропроцессорах с параллельно-векторной структурой, одновременно выполняющих десятки последовательных команд программы.

Шестое поколение — оптоэлектронные ЭВМ с массовым параллелизмом и нейронной структурой, т. е. с распределенной сетью большого числа (десятки тысяч) несложных микропроцессоров, моделирующих архитектуру нейронных биологических систем.

Каждое следующее поколение ЭВМ имеет, по сравнению с предыдущим, существенно лучшие характеристики. Например, производительность ЭВМ и емкость всех запоминающих устройств возрастают, как правило, больше чем на порядок. Так, ЭВМ четвер-

того поколения в 10 раз превышает быстродействие ЭВМ третьего поколения на интегральных схемах, в 1 000 раз — быстродействие ЭВМ второго поколения на транзисторах и в 100 000 раз — быстродействие ЭВМ первого поколения на электронных лампах.

Очень большую роль в развитии компьютеров сыграли две ныне гигантские фирмы: Microsoft® и Intel®. Первая из них очень сильно повлияла на развитие программного обеспечения для компьютеров, вторая же стала известна благодаря выпускаемым ей лучшим микропроцессорам.

К середине 1970-х гг. положение на компьютерном рынке резко и непредвиденно стало изменяться. Четко выделились две концепции развития ЭВМ. Воплощением первой концепции стали суперкомпьютеры, а второй — персональные ЭВМ.

Из больших компьютеров четвертого поколения на сверхбольших интегральных схемах особенно выделялись американские машины «Крей-1» и «Крей-2», а также советские модели «Эльбрус-1» и «Эльбрус-2». Первые их образцы появились примерно в одно и то же время — в 1976 г. Все они относятся к категории суперкомпьютеров, так как имеют предельно достижимые для своего времени характеристики и очень высокую стоимость.

В машинах четвертого поколения сделан отход от архитектуры фон Неймана, которая была ведущим признаком подавляющего большинства всех предыдущих компьютеров.

Многопроцессорные ЭВМ в связи с громадным быстродействием и особенностями архитектуры используются для решения ряда уникальных задач гидродинамики, аэродинамики, долгосрочного прогноза погоды и т. п. Наряду с суперкомпьютерами в состав ЭВМ четвертого поколения входят многие типы мини-ЭВМ, также опирающиеся на элементную базу из сверхбольших интегральных схем.

Персональные компьютеры (ПК) являются наиболее массовыми и широко используемыми ЭВМ. Несмотря на свои небольшие размеры они вобрали в себя все черты ЭВМ и полностью отражают ее архитектуру и принципы построения. В дальнейшем при рассмотрении аппаратных средств будем вести речь только о персональных компьютерах.

По группе спецификации PC99:

- массовые ПК (Consumer PC);
- деловые ПК (Office PC);
- портативные ПК (Mobile PC);
- рабочие станции (WorkStation);

- развлекательные ПК (Entertainment PC).

С 1999 г. для классификации ПК используется международный сертификационный стандарт — спецификация PC99.

Большинство ПК относится к *массовым ПК* и включают стандартный (минимально необходимый) набор аппаратных средств.

Деловые ПК включают минимум средств воспроизведения графики и звука.

Портативные ПК отличаются наличием средств коммуникации удаленного доступа.

Рабочие станции отвечают повышенным требованиям к объемам памяти устройств хранения данных.

Развлекательные ПК ориентированы на высококачественное воспроизведение графики и звука.

По конструктивным особенностям ПК:

- настольные (стационарные);
- переносные (портативные).

Наиболее распространенными являются *настольные ПК*, которые позволяют легко изменять конфигурацию.

Портативный ПК — это ПК, который пользователь может иметь постоянно при себе. Различают портативные компьютеры в зависимости от их мощности и размеров.

1. Электронная записная книжка — это портативный компьютер, который позволяет выполнять небольшой набор определенных функций, например:

- простая адресная база;
- переводчик;
- интегрированный с будильником календарь;
- часы;
- арифметический калькулятор;
- конвертор валют;
- пара-тройка игрушек.

2. Персональный цифровой секретарь — это портативный компьютер, у которого, как правило, отсутствует клавиатура, и ввод/вывод данных осуществляется на сенсорную панель с помощью специальной ручки. Возможен обмен данных с другим компьютером через параллельный или последовательный интерфейс. Работает под управлением Windows CE.

3. Карманный (суперпортативный компьютер, палмтоп) — это самый миниатюрный вид портативного компьютера, вмещающий-

ся в кармане или на человеческой ладони, который напоминает электронную записную книжку. Карманные компьютеры не имеют жесткого диска. Потребляя незначительное количество электроэнергии, палмтоп способен в десятки раз дольше работать от батарей, чем ноутбуки. Объем оперативной памяти палмтопов составляет 2—16 Мбайт. Они оснащаются особыми операционными системами. Палмтопы обычно выполняют функции органайзера, его можно использовать как календарь и записную книжку. Палмтопы обычно снабжены простейшей программой для работы с электронной почтой и программой для обмена данными с другими видами персональных компьютеров. Масса палмтопов не превышает 450 г, его обычный размер — 20×10 см, толщина — 2—3 см. Конструктивно палмтоп представляет собой две соединенные панели, которые могут складываться наподобие записной книжки. На одной панели располагается клавиатура, на другой — сенсорный экран. Для управления используется специальная перьевая ручка. Существуют образцы палмтопов, состоящих из одной панели, без клавиатуры. Ведущими производителями палмтопов являются фирмы Compaq, Hewlett-Packard, NEC, Philips, Psion.

4. Блокнотный (ноутбук) — это портативный компьютер с широкими функциональными возможностями стационарного персонального компьютера. Некоторые устройства компьютера отличаются от стационарных: дисплей, как правило, является жидкокристаллическим, монохромным или цветным (с пассивной или активной матрицей); процессор не отличается по производительности от стационарных, но имеет пониженное энергопотребление; клавиатура имеет меньшее количество клавиш. Время работы от собственного источника питания от 2 до 8 ч. Блокнотные компьютеры могут использовать и стационарные устройства — дисплей, клавиатуру. Масса меняется в зависимости от мощности компьютера. Такие компьютеры могут быть использованы в дороге, в командировке, для научной, журналисткой, педагогической и другой деятельности. Выпускается разновидность блокнотных компьютеров — субблокнотные компьютеры с еще более малыми размерами и массой.

5. Лэптоп (наколенный компьютер) — один из первых типов портативных компьютеров. Имел функциональные возможности настольного персонального компьютера IBM PC/XT. Масса до 5 кг. Сегодня — это разновидность небольшого ноутбука, имеющая в наличии мощное видео, широкоформатный 17-дюймовый дисплей и качественную клавиатуру с блоком цифровых клавиш. Для коммуникации имеются устройства: 1,3 Мп камера, Wi-Fi, Bluetooth,

порт ExpressCard, который позволяет подключить дополнительное оборудование.

По аппаратной совместимости ПК:

- IBM PC совместимые;
- Apple Macintosh.

В 1981 г. была представлена первая модель IBM PC, получившая индекс IBM 5150. Хотя компании Apple Computer, Commodore Business Machines и Tandy опередили IBM, выпустив свои ПК раньше, принято считать, что эпоха персональных компьютеров началась именно с модели IBM 5150.

Базовая модель компьютера состояла из процессора Intel 8088 с частотой 4,77 МГц, 16 Кбайт оперативной памяти, кассетного магнитофона и видеоадаптера CGA с возможностью подключения к телевизору. Накопители на гибких дисках (диаметром 5,25 дюйма и емкостью 160 Кбайт), монитор, дополнительная память являлись дополнительными устройствами.

Из-за высокой цены и довольно ограниченных графических возможностей IBM 5150 не был популярен среди непрофессиональных пользователей, зато получил большой успех у бизнеса. Этому во многом способствовало наличие хорошего выбора офисных программ, среди которых можно выделить электронную таблицу Lotus 1-2-3, текстовые редакторы и др.

При разработке модели 5150 в IBM использовали нетрадиционный для компании подход: значительная часть комплектующих, включая процессор, приобреталась у других компаний, а не выпускалась самой IBM. Операционную систему также заказали на стороне — у компании Microsoft, которая незадолго до этого приобрела систему QDOS у фирмы Seattle Computer Products и стала выпускать ее под маркой MS-DOS. Версия, распространявшаяся с компьютерами IBM, получила название PC-DOS. Архитектура IBM PC была сделана открытой, что привело к появлению огромного количества карт расширения и периферии от сторонних компаний.

Вскоре ряд компаний создали совместимые версии BIOS и начали выпускать собственные компьютеры. Поначалу совместимость с IBM PC была неполной, но со временем эта проблема исчезла, а производители совместимых компьютеров стали теснить IBM на рынке.

В ответ на конкуренцию в IBM разработали серию компьютеров PS/2 с закрытой архитектурой на основе шины MCA. Однако эти ПК пользовались невысоким спросом, рынок сделал выбор в поль-

зу прежней открытой архитектуры. Поэтому IBM вернулась к открытой архитектуре, но вскоре уступила свои лидирующие позиции конкурентам. В 2004 г. IBM и вовсе продала свое подразделение по производству ПК китайской фирме Lenovo. К этому времени, впрочем, термин «компьютеры, совместимые с IBM PC» успел сильно устареть, вместо него стали говорить просто PC или же компьютер с архитектурой Wintel, что означает: персональный компьютер с ОС Windows и процессором с «x86-архитектурой» производства любой компании (Intel, AMD и др.).

Именно такие ПК составляют сегодня основу компьютерного парка, как компаний, так и домашних пользователей. Всего же с 1981 г. было продано свыше полутора миллиардов IBM PC и совместимых компьютеров.

К Apple Macintosh относится линейка персональных компьютеров, спроектированных, разработанных, производимых и продаваемых фирмой Apple Computer. Они работают под управлением операционной системы Mac OS.

Фирма Apple была основана 1 апреля 1976 г., и именно тогда на рынке появился собранный вручную компьютер Apple Computer I. За десять месяцев было собрано и продано 175 штук. По существу, Apple I представлял собой материнскую плату без корпуса, клавиатуры, звука и графики.

В 1977 г. был выпущен Apple Computer II — первый персональный компьютер с цветной графикой. Здесь была поддержка вывода на экран различных цветов, разработаны команды для работы со звуком и, следовательно, имелся встроенный динамик и клавиатура, появилась возможность оперативной смены изображения на дисплее, был блок питания и т. д. Вся эта «начинка» была упакована в специально разработанный литой пластиковый корпус, что очень выгодно отличало новый Apple от других компьютеров, имевших вид неуклюжих ящиков из листового металла. Тогда же появился известный теперь всему миру логотип — надкушенное разноцветное яблоко.

В 1983 г. Apple выпустил Lisa — первый персональный компьютер с графическим пользовательским интерфейсом, где был оконный интерфейс, буфер, который позволял передавать данные между приложениями и многое другое.

Самый первый свой Macintosh компания Apple официально представила в январе 1984 г. Это был первый популярный персональный компьютер, использующий графический интерфейс пользователя и мышь вместо стандартного на тот момент интерфейса командной строки. Вслед за этим компания продолжила разработ-

ку и производство семейством Apple II, которое стало главным источником дохода компании в то время. Текущий набор продуктов Macintosh варьирует от настольного Mac mini до сверхмощных серверов; создана новая линейка ноутбуков MacBook Pro.

Значительное отличие компьютеров Macintosh от моделей конкурентов (IBM PC совместимых) в том, что Apple полностью контролирует как аппаратную часть, так и ОС. Компьютеры Macintosh могут использоваться как полноценные рабочие станции, специализированные компьютеры, а также в качестве домашних и офисных. Имеется богатый выбор ПО, системного и прикладного, в том числе и совместимого по форматам файлов с распространенными программами PC (например, MS Word, Adobe Photoshop).

Исторически сложилось, что компьютеры Macintosh широко используются в сфере компьютерной графики и полиграфии, сейчас же все большее количество творцов музыкальной индустрии использует платформу Apple.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Расскажите о принципах фон Неймана.
2. Что такое Машина Тьюринга?
3. Дайте классификацию ЭВМ.
4. Какое устройство называется арифметическим устройством?
5. Какое устройство называется АЛУ?
6. Расскажите об аналитической машине Чарльза Беббиджа.
7. В чем заключается отход от принципов фон Неймана?
8. Какие направления создания ЭВМ существовали в СССР?
9. Для чего создан ряд ЕС ЭВМ?
10. Как делятся ПК по аппаратной совместимости?
11. По какому признаку выделяют поколения ЭВМ?

ПРЕДСТАВЛЕНИЕ ИНФОРМАЦИИ В ЭВМ

2.1. СИСТЕМЫ СЧИСЛЕНИЯ

Система счисления — способ отображения чисел с помощью некоторого конечного множества символов на каком-либо носителе и правила действий над ними. В основном различают непозиционные и позиционные системы счисления.

Непозиционная система счисления — система счисления, в которой для обозначения чисел вводятся специальные знаки, численное значение которых всегда одинаково и не зависит от их места в записи числа.

Ярким примером непозиционной системы счисления можно назвать римскую систему счисления. Первые следы появления этой системы счисления появились около 500 лет до н. э. у этрусков.

Сегодня непозиционная система счисления используется, например в римской системе счисления, в которой для записи чисел используются следующие буквы латинского алфавита: I — один, V — пять, X — десять, L — пятьдесят, C — сто, D — пятьсот, M — тысяча.

Порядок написания таков: сначала пишется число для тысяч, затем для сотен, десятков и единиц, при этом при записи чисел используются правила:

- 1) каждый меньший знак, поставленный слева от большего, вычитается из него;
- 2) каждый меньший знак, поставленный справа от большего, прибавляется к нему.

Например, написать число 3 681 в римской системе счисления:

$$3\ 681 = 3\ 000 + 600 + 80 + 1;$$

3 000 записываем, как MMM;

600 записываем, как DC;

80 записываем, как LXXX;

1 записываем, как I.

Объединяем записи и получаем, что 3 681 записывается как MMMDCLXXXI.

Чтобы выделить число в тексте, сверху или снизу или там и там ставили черту, например:

MMMDCLXXXI, MMMDCLXXXI, MMMDCLXXXI

Позиционная система счисления — система счисления, которая использует для записи чисел ограниченное число знаков (цифр), интерпретация которых зависит от позиции внутри записи числа. Позиция — место в числе, в котором может быть представлена лишь одна цифра. Каждая позиция имеет свой вес (множитель в данной системе счисления), на который нужно умножить эту цифру, чтобы получить ее истинное значение. Примером позиционной системы счисления является десятичная система, где используются цифры 1, 2, 3, 4, 5, 6, 7, 8 и 9. Кроме того, для обозначения отсутствия цифры используется цифра 0. Всего получается 10 цифр: от 0 до 9.

В повседневной практике мы пользуемся, как правило, десятичной системой счисления. Почему именно эта система счета получила наибольшее распространение, ответить затруднительно. В литературе, как правило, в качестве обоснования приводится тот факт, что на руках человека — в сумме 10 пальцев. Вряд ли это обоснование можно принимать всерьез. На практике мы сталкиваемся с более сложными системами. Например, в системе счета времени используется смешанная система счета, где 1 минута равна 60 с, 1 сут равны 24 ч, а 1 нед. равна 7 сут.

В старину для определения единицы длины люди использовали части своего тела. В России широко использовались следующие единицы длины: пядь, локоть, сажень.

Пядь — это расстояние между растянутыми большим и указательным пальцами. Длина пяди была от 17 до 22 см.

Локоть — это длина руки от локтевого сгиба до кончика среднего пальца. Локоть имел длину от 42 до 54 см.

Сажень — это расстояние между кончиками пальцев разведенных в стороны рук. Длина прямой сажени 152,7 см. Косая сажень — это расстояние между пальцами вытянутой вверх левой руки и носком отставленной правой ноги. Длина косой сажени — 216 см.

В Англии и США до сих пор используются фут, дюйм и ярд, которые обозначают следующее: *фут* («ступня») — 31 см, *дюйм* («большой палец») — 25 мм, *ярд* — 91 см (единица длины, появившаяся почти 900 лет назад. Ярд равен расстоянию от кончика носа короля Генриха I до конца пальцев его вытянутой руки).

В любой позиционной системе счисления число, соответствующее количеству используемых видов знаков при написании чисел в данной системе, называется основанием системы счисления.

Как мы уже отмечали, в десятичной системе используется 10 знаков, поэтому основание равно 10. Обозначим основание любой системы счисления буквой p . В десятичной системе: p равно 10. Чтобы указать, какая система счисления используется, у числа справа подстрочным знаком пишется основание. Например, 376_{10} , 749_{10} .

Вспомним правила представления чисел.

Например:

$$\begin{aligned} 17549_{10} &= 10000 + 7000 + 500 + 40 + 9 = 1 \cdot 10000 + 7 \cdot 1000 + \\ &+ 5 \cdot 100 + 4 \cdot 10 + 9 = 1 \cdot 10^4 + 7 \cdot 10^3 + 5 \cdot 10^2 + 4 \cdot 10^1 + 9 \cdot 10^0 = 1 \cdot p^4 + \\ &+ 7 \cdot p^3 + 5 \cdot p^2 + 4 \cdot p^1 + 9 \cdot p^0 = 9 \cdot p^0 + 4 \cdot p^1 + 5 \cdot p^2 + 7 \cdot p^3 + 1 \cdot p^4 = \\ &= a_0 \cdot p^0 + a_1 \cdot p^1 + a_2 \cdot p^2 + a_3 \cdot p^3 + a_4 \cdot p^4, \end{aligned}$$

где $a_0 = 9$; $a_1 = 4$; $a_2 = 5$; $a_3 = 7$; $a_4 = 1$; $p = 10$.

Число 17549_{10} , учитывая указанные выше коэффициенты, можно записать как $a_4 a_3 a_2 a_1 a_0 p$.

Развернутую запись числа $a_4 a_3 a_2 a_1 a_0 p$ можно записывать в такой форме:

$$a_0 \cdot p^0 + a_1 \cdot p^1 + a_2 \cdot p^2 + a_3 \cdot p^3 + a_4 \cdot p^4 \text{ либо} \\ a_4 \cdot p^4 + a_3 \cdot p^3 + a_2 \cdot p^2 + a_1 \cdot p^1 + a_0 \cdot p^0.$$

В отличие от системы счета времени десятичная система является однородной, т.е. одних и тех же десятичных символов достаточно, чтобы изобразить любое число. В смешанных системах нужно придумывать все новые и новые символы для того, чтобы изобразить следующее по величине число.

Таким образом, **однородность** — одно из важных свойств позиционных систем.

Кроме десятичной системы счисления можно рассмотреть любую позиционную систему счисления, предварительно указав, какие символы и правила в ней действуют:

- если $p = 2$, то это двоичная система счисления, в ней используются цифры: 0 и 1;
 - если $p = 8$, то это восьмеричная система счисления, в ней используются цифры: 0, 1, 2, 3, 4, 5, 6, 7;
 - если $p = 16$, то это шестнадцатеричная система счисления, в ней используются цифры: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F.
- О правилах поговорим далее.

2.2. ПЕРЕВОД ЧИСЕЛ ИЗ ОДНОЙ СИСТЕМЫ СЧИСЛЕНИЯ В ДРУГУЮ

Перевод чисел из одной системы счисления в другую может быть выполнен вручную или с помощью специальных программ на ЭВМ.

- все вычисления производятся над числами, записанными в десятичной системе;
- дробная часть числа умножается на число p . Получается целая и дробная части нового числа;
- дробная часть нового числа умножается на число p . Получается целая и дробная части следующего числа;
- умножение производится до получения необходимой точности;
- записываем дробное число в p -системе: старшая цифра дроби — целое, полученное при первом умножении, а меньшая цифра дроби — целое, полученное при последнем умножении. При этом число записывается знаками p -системы.

Далее приведен пример перевода дробной части числа из десятичной системы счисления в двоичную систему счисления для числа $0,3436_{10}$:

0,	×	3436
		2
0	×	6872
		2
1	×	3744
		2
0	×	7488
		2
1	×	4976

$\sqrt{\quad}$
 Ответ: $0,3436_{10} = 0,0101\dots_2$.

Перевод чисел из недесятичной системы счисления в десятичную. Вспомним, что любое число в любой системе счисления можно представить в развернутом виде:

$$a_4 \cdot p^4 + a_3 \cdot p^3 + a_2 \cdot p^2 + a_1 \cdot p^1 + a_0 \cdot p^0,$$

где a_4, a_3, a_2, a_1, a_0 — числа с основанием p .

Перевод осуществляется следующим образом:

- исходное число запишем в развернутой форме, используя цифры десятичной системы;
- сложим развернутую запись числа, используя правила десятичной системы счисления.

Например, число 110010_2 представить в десятичной форме.

В данном числе 6 цифр, при этом $a_5 = 1$; $a_4 = 1$; $a_3 = 0$; $a_2 = 0$; $a_1 = 1$; $a_0 = 0$; $p = 2$.

Исходя из вышеизложенного

$$110010_2 = 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = \\ = 1 \cdot 32 + 1 \cdot 16 + 0 \cdot 8 + 0 \cdot 4 + 1 \cdot 2 + 0 \cdot 1 = 32 + 16 + 2 = 50_{10}.$$

Ответ: $110010_2 = 50_{10}$.

Число 461_8 представляем в десятичной форме:

$$461_8 = 4 \cdot 8^2 + 6 \cdot 8^1 + 1 \cdot 8^0 = 4 \cdot 64 + 6 \cdot 8 + 1 \cdot 1 = 256 + 48 + 1 = \\ = 305_{10}.$$

Ответ: $461_8 = 305_{10}$.

При переводе чисел из систем счисления в системы с основаниями, кратными степени 2, т. е. p равно 2, 4, 8, 16 и т. д., существуют упрощенные способы.

Рассмотрим табл. 2.1. Из табл. 2.1 видно, что для любой цифры в восьмеричной системе (от 0 до 7) требуется три разряда (триада) двоичного числа (от 000 до 111), а для любой цифры в шестнадцатеричной системе (от 0 до F) требуется четыре разряда (тетрада)

Таблица 2.1

Действие	Результат добавления 1 в различных системах счисления		
	$p = 2$	$p = 16$	$p = 10$
0+0	0	0	0
0+1	1	1	1
0+1+1	10	2	2
0+1+1+1	11	3	3
0+1+1+1+1	100	4	4
0+1+1+1+1+1	101	5	5
0+1+1+1+1+1+1	110	6	6
0+1+1+1+1+1+1+1	111	7	7
0+1+1+1+1+1+1+1+1	1000	8	8
0+1+1+1+1+1+1+1+1+1	1001	9	9
0+1+1+1+1+1+1+1+1+1+1	1010	A	10
0+1+1+1+1+1+1+1+1+1+1+1	1011	B	11
0+1+1+1+1+1+1+1+1+1+1+1+1	1100	C	12
0+1+1+1+1+1+1+1+1+1+1+1+1+1	1101	D	13
0+1+1+1+1+1+1+1+1+1+1+1+1+1+1	1110	E	14
0+1+1+1+1+1+1+1+1+1+1+1+1+1+1+1	1111	F	15
0+1+1+1+1+1+1+1+1+1+1+1+1+1+1+1+1	10000	10	16

двоичного числа (от 0000 до 1111). Исходя из этого, можно сделать следующий вывод: для перевода числа из двоичной системы счисления в систему с основанием 2^n нужно выполнить следующие действия.

1. Целую часть двоичного числа разбить от запятой справа на лево на группы по n цифр в каждой. Дробную часть двоичного числа разбить от запятой слева направо на группы по n цифр в каждой.

2. Если в последней левой группе для целой части или в последней правой группе для дробной части окажется разрядов меньше n , то эту группу надо дополнить слева (целая часть) или справа (дробная часть) нулями до нужного числа разрядов.

3. Рассмотреть каждую группу как двоичное число и записать ее соответствующей цифрой в системе счисления с основанием $p = 2^n$.

Пример: перевести двоичное число $10011,101_2$ в шестнадцатеричное.

Разобьем число $10011,101_2$ на тетрады: 0001, 0011, 1010 и запишем полученные группы в шестнадцатеричном виде: 13, A, т. е. $10011,101_2 = = 13, A_{16}$.

Если требуется перевести число из системы счисления с основанием $p = 2^n$ необходимо каждую цифру этого числа заменить ее эквивалентом в двоичной системе счисления.

Пример: Перевести шестнадцатеричное число $13, A_{16}$ в двоичное.

$$13, A_{16} = 0001, 0011, 1010_2 = 10011, 101_2$$

2.3. АРИФМЕТИЧЕСКИЕ ДЕЙСТВИЯ

При работе на ЭВМ программисту приходится работать в различных системах счисления (см. табл. 2.1). Поэтому рассмотрим правила арифметических действий для указанных выше систем счисления.

Сложение. Вспомним, как складываются два числа в десятичной системе приемом «в столбик», предположим, для чисел 56 и 49:

$$\begin{array}{r} 56 \\ + 49 \\ \hline ? \end{array}$$

Порядок сложения. Складываем цифры младших разрядов (единицы), т. е. 6 и 9. Получаем 15.

Цифру 5 пишем в колонку для единиц, т. е. под цифрами 6 и 9, а 1 переносим в колонку слева для десятков:

$$\begin{array}{r} 6 \\ + 9 \\ \hline 15 \end{array}$$

Теперь в колонке для десятков складываются 5, 4 и перенесенная 1. Получаем 10.

Цифру 0 пишем в колонку десятков, а 1 переносим влево в колонку сотен:

$$\begin{array}{r} 1 \\ + 56 \\ + 49 \\ \hline 105 \end{array}$$

Теперь применим те же правила для шестнадцатеричных чисел, предположим для чисел $5B$ и $A9$.

Складываем цифры младших разрядов, т. е. B и 9. Получаем 14_{16} .

Цифру 4 пишем в колонку под цифрами B и 9, а 1 переносим в колонку слева:

$$\begin{array}{r} B \\ + 9 \\ \hline 14 \end{array}$$

Теперь складываем цифры в колонке слева, т. е.: 5, A и перенесенную 1. Получаем 10_{16} .

Цифру 0 пишем в колонку под цифрами 5 и A , а 1 переносим в колонку слева.

$$\begin{array}{r} 1 \\ + 5B \\ + A9 \\ \hline 104 \end{array}$$

Получаем $5B_{16} + A9_{16} = 104_{16}$.

Проверим правильность сложения, преобразовав $5B_{16}$, $A9_{16}$ и 104_{16} в десятичные:

$$5B_{16} = 5 \cdot 16 + 11 = 80 + 11 = 91;$$

$$A9_{16} = 10 \cdot 16 + 9 = 160 + 9 = 169;$$

$$91 + 169 = 260;$$

$$104_{16} = 1 \cdot 16^2 + 0 \cdot 16^1 + 4 = 256 + 4 = 260;$$

$$260 = 260.$$

Теперь применим те же правила для двоичных чисел, предположим, для чисел 110_2 и 111_2 .

Складываем цифры младших разрядов, т. е. 0 и 1: $0_2 + 1_2 = 1_2$. Получаем 1.

Цифру 1 пишем в колонку под цифрами 0 и 1. Складываем цифры в колонке левее, т. е. 1 и 1: $1_2 + 1_2 = 10_2$. Получаем 10.

Цифру 0 пишем в колонку под цифрами 1 и 1, а 1 переносим в колонку слева.

Теперь складываем цифры в колонке слева, т. е. 1, 1 и перенесенную 1:

$$1_2 + 1_2 + 1_2 + 11_2. \text{ Получаем } 11.$$

Цифру 1 пишем в колонку под цифрами 1 и 1, а 1 переносим в колонку слева:

$$\begin{array}{r} + 1 \\ 110 \\ + 111 \\ \hline 1101 \end{array}$$

Получаем: $110_2 + 111_2 = 1101_2$.

Проверим правильность сложения, преобразовав 110_2 , 111_2 и 1101_2 в десятичные.

$$110_2 = 1 \cdot 2^2 + 1 \cdot 2^1 = 4 + 2 = 6;$$

$$111_2 = 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 4 + 2 + 1 = 7;$$

$$6 + 7 = 13;$$

$$1101_2 = 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^0 = 8 + 4 + 1 = 13;$$

$$13 = 13.$$

Вычитание. Давайте вспомним еще раз, как располагаются разряды в позиционных системах счисления.

Слева расположен самый старший, а справа — самый младший разряд. При переносе цифры вправо в соседний разряд, к цифре справа добавляется 0.

Вычтем из 56 число 49 в десятичной системе приемом «в столбик»:

$$\begin{array}{r} 56 \\ - 49 \\ \hline ? \end{array}$$

Порядок вычитания. Рассмотрим цифры младших разрядов (единицы), т. е. 6 и 9. Если из большей цифры вычитаем меньшую цифру, то пишем разность в младшем разряде (единицы).

Если из меньшей цифры вычитаем большую цифру (в примере: 6 меньше 9), то из соседнего слева разряда (в примере: цифра 5) вычитаем 1 (в примере: из 5 вычитаем 1, получаем 4) и переносим ее вправо, приписывая к ней справа 0. Полученное число 10 при-

бавляем к меньшей цифре (в примере: $10 + 6 = 16$) и делаем вычитание (в примере: $16 - 9 = 7$).

Запишем полученную 7 в младшем разряде разности. Из оставшихся 4 десятков вычтем 4 десятка. Получаем 0. Запись будет выглядеть так:

$$\begin{array}{r} -1 \\ 56 \\ -49 \\ \hline 7 \end{array}$$

Ответ: $56 - 49 = 7$.

Проверка:

$$\begin{array}{r} 7 \\ +49 \\ \hline 56 \end{array}$$

Теперь применим те же правила для шестнадцатеричных чисел, предположим для чисел $D9$ и $5B$:

$$9_{16} < B_{16};$$

$$D_{16} - 1 = C_{16};$$

$$9_{16} + 10_{16} = 19_{16};$$

$$19_{16} - B_{16} = E_{16};$$

$$C_{16} - 5 = 7_{16};$$

$$\begin{array}{r} -1 \\ D9 \\ -5B \\ \hline 7E \end{array}$$

Получаем: $D9_{16} - 5B_{16} = 7E_{16}$.

Проверим правильность вычитания, преобразовав $D9_{16}$, $5B_{16}$ и $7E_{16}$ в десятичные:

$$D9_{16} = 13 \cdot 16^1 + 9 \cdot 16^0 = 208 + 9 = 217;$$

$$5B_{16} = 5 \cdot 16^1 + 11 \cdot 16^0 = 80 + 11 = 91;$$

$$217 - 91 = 126;$$

$$7E_{16} = 7 \cdot 16^1 + 14 \cdot 16^0 = 112 + 14 = 126;$$

$$126 = 126.$$

Теперь применим те же правила для двоичных чисел, предположим, для чисел 1101_2 и 111_2 :

$$\begin{array}{r} -1 \\ 1101 \\ -0111 \\ \hline 110 \end{array}$$

Получаем: $1101_2 - 111_2 = 110_2$.

Проверим правильность вычитания, преобразовав 1101_2 , 111_2 и 110_2 в десятичные:

$$1101_2 = 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^0 = 8 + 4 + 1 = 13;$$

$$111_2 = 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 4 + 2 + 1 = 7;$$

$$13 - 7 = 6;$$

$$110_2 = 1 \cdot 2^2 + 1 \cdot 2^1 = 4 + 2 = 6;$$

$$6 = 6.$$

Умножение и деление. Вспомните, как производятся умножение и деление в десятичной системе счисления и примените те же правила для умножения и деления в других системах счисления.

Примеры:

$$1100_{10} \cdot 1110_{10} = ?$$

$$\begin{array}{r} \\ \\ \\ \\ \\ \hline 1 \ 2 \ 2 \ 1 \ 0 \ 0 \ 0 \end{array}$$

$$\text{Ответ: } 1100_{10} \cdot 1110_{10} = 1221000_{10}.$$

$$1100_2 \cdot 1110_2 = ?$$

$$\begin{array}{r} \\ \\ \\ \\ \\ \hline 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 0 \ 0 \end{array}$$

$$\text{Ответ: } 1100_2 \cdot 1110_2 = 10101000_2.$$

Проверим правильность умножения, преобразовав 1100_2 , 1110_2 и 10101000_2 в десятичные числа:

$$1101_2 = 1 \cdot 2^3 + 1 \cdot 2^2 = 8 + 4 = 12;$$

$$1110_2 = 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 = 8 + 4 + 2 = 14;$$

$$12 \cdot 14 = 168;$$

$$10101000_2 = 1 \cdot 2^7 + 1 \cdot 2^5 + 1 \cdot 2^3 = 128 + 32 + 8 = 168;$$

$$168 = 168.$$

2.4. ЛОГИЧЕСКИЕ ОПЕРАЦИИ

Немного о логике. Логика — наука древняя. Исходя из дошедших до нашего времени высказываний, ссылок и оригинальных источников, считается, что основоположником этой науки был древнегреческий мыслитель Аристотель (384—322 гг. до н. э.). Он пытался найти ответ на вопрос: «Как мы рассуждаем?». Изучая правила мышления, Аристотель впервые дал систематическое изложение логики. Так возникла *формальная логика* — наука, пытавшаяся найти ответ на вопрос, как мы рассуждаем, изучающая логические операции и правила мышления. После падения античной цивилизации в Европу пришла власть религии, у которой формы мышления нередко вступали в противоречие с новыми логическими идеями. Развитие математики и, особенно, логики замедлилось.

Любопытно отметить, что с окончанием безраздельного господства церкви, первое, что было восстановлено из античной науки, — это логика Аристотеля.

Если обратиться к эпохе Возрождения, к истокам науки нового времени, нетрудно установить, что и в этом случае первыми восстанавливались и использовались именно разработанные в античной логике методы. С этого начиналась философия и математика Рене Декарта (1596—1650).

Он считал, что человеческий разум может постигнуть истину, если будет следовать следующим правилам:

- исходить из достоверных положений;
- сводить сложные идеи к простым;
- переходить от известного и доказанного к неизвестному, избегая каких-либо пропусков в логических звеньях исследований.

Фактически Декарт рекомендовал использовать математические принципы в науке о мышлении — логике.

Продолжение развития логики начинается с появления *математической*, или *символической*, логики. Основоположником математической логики считают великого немецкого математика и философа Готфрида Вильгельма Лейбница (1646—1716). Он попытался построить первые логические исчисления: арифметические и буквенно-алгебраические, предлагая заменить простые рассуждения действиями со знаками.

Но Лейбниц высказал только идею, а развил ее окончательно англичанин Джордж Буль (1815—1864). Буль считается основоположником математической логики как самостоятельной дисциплины. Он вывел для логических построений особую алгебру (алгебру

логики), в которой, в отличие от обычной логики, символами обозначаются не числа, а высказывания.

Математическая логика — это раздел математики, изучающий булеву алгебру, алгебру отношений, теорию доказательств. Булева алгебра состоит из алгебры множеств и алгебры высказываний. Из этих разделов берет начало алгебра релейных схем.

В 1938 г. выдающийся американский математик и инженер Клод Шеннон обнаружил, что алгебру логики можно применить к любым переменным, которые могут принимать только два значения, что и нужно для логических элементов ЭВМ.

Булевы переменные и операции. Булева переменная — это переменная, которая может принимать только два значения: 0 или 1.

Если существуют одна или несколько булевых переменных и установлены между ними какие-либо операции (инверсия, конъюнкция и т.д.), то этому набору можно поставить в соответствие функцию этих переменных.

Примеры:

$$F(A, B) = A \wedge B;$$

$$F(X) = \bar{X}.$$

При любых комбинациях значений булевых переменных булева функция будет принимать только два значения: 0 или 1:

- 0 иногда называют «Ложь» или «False»;
- 1 иногда называют «Истина» или «True».

Для булевых переменных определены следующие операции.

1. Логическое НЕ (инверсия); обозначают: \neg , чертой над переменной:

$$\neg X \text{ (читается «НЕ } X\text{», «отрицание } X\text{»);}$$

$$\bar{X} \text{ (читается «} X \text{ с чертой», «НЕ } X\text{», «отрицание } X\text{»)}.$$

Например, пусть X — высказывание: «Солнце — планета». Это записывается так: $X = \langle \text{Солнце — планета} \rangle$ — это простое высказывание. Из простых высказываний можно строить более сложные, применяя так называемые связи.

Логические связи — это функции, аргументами которых являются простые высказывания.

Построим сложное высказывание: \bar{X} означает: не верно, что X , т.е. не верно, что $\langle \text{Солнце — планета} \rangle$.

2. Логическое И (конъюнкция); обозначают: $\&$, \wedge :

$$A \& B \text{ (читается: «} A \text{ И } B\text{»);}$$

$$A \wedge B \text{ (читается: «} A \text{ И } B\text{»)}.$$

3. Логическое ИЛИ (дизъюнкция); обозначают: $|$, \vee :

$$A | B \text{ (читается: «} A \text{ ИЛИ } B\text{»);}$$

$A \vee B$ (читается: «А ИЛИ В»).

4. Логическое ИСКЛЮЧАЮЩЕЕ ИЛИ (строгая дизъюнкция);
обозначают: ∇ , \oplus :

$A \nabla B$ (читается: «ИЛИ А ИЛИ В»);

$A \oplus B$ (читается: «ИЛИ А ИЛИ В»).

Каждая операция определяется следующим образом:

НЕ: $\neg 1 = 0$; $\neg 0 = 1$.

И: $A \wedge B = 0$, если A и B одновременно не равны 1;
 $A \wedge B = 1$, если $A = B = 1$.

ИЛИ: $A \vee B = 1$, если A и B одновременно не равны 0;
 $A \vee B = 0$, если $A = B = 0$.

ИСКЛЮЧАЮЩЕЕ ИЛИ: $A \oplus B = 1$, если $A \neq B$;
 $A \oplus B = 0$, если $A = B$.

В алгебре логики логические операции часто описываются при помощи так называемых таблиц истинности.

Таблица истинности представляет собой таблицу, устанавливающую соответствие между возможными значениями набора переменных и значениями функции.

Таблицы истинности логических функций позволяют определить значения, которые принимают эти функции при различных значениях переменных, сравнивать функции между собой, определять, удовлетворяют ли функции заданным свойствам.

Таблица истинности для логических операций над переменными A и B приведена в табл. 2.2.

Из таблицы истинности можно сделать следующие выводы:

- только операция НЕ применяется к одной переменной;
- таблица истинности для конъюнкции совпадает с таблицей умножения, поэтому конъюнкцию можно назвать произведением;

Таблица 2.2

Переменные		Полученное значение после операций				
A	B	НЕ		ИЛИ $F(A, B) = A B$	И $F(A, B) = A\&B$	ИСКЛЮЧАЮЩЕЕ ИЛИ $F(A, B) = A\oplus B$
		$F(A) = \bar{A}$	$F(B) = \bar{B}$			
0	0	1	1	0	0	0
0	1	1	0	1	0	1
1	0	0	1	1	0	1
1	1	0	0	1	1	0

Таблица 2.3

Закон	Для ИЛИ	Для И
Переместительный	$x \vee y = y \vee x$	$x \wedge y = y \wedge x$
Идемпотенции	$x \vee x = x$	$x \wedge x = x$
Операция переменной с ее инверсией	$x \vee \bar{x} = 1$	$x \wedge \bar{x} = 0$
Операция с константами	$x \vee 0 = x;$ $x \vee 1 = 1$	$x \wedge 0 = 0;$ $x \wedge 1 = x$
Сочетательный	$x \vee (y \vee z) = (x \vee y) \vee z;$ $x \wedge (y \wedge z) = (x \wedge y) \wedge z$	
Распределительный	$x \wedge (y \vee z) = x \wedge y \vee x \wedge z;$ $x \vee (y \wedge z) = (x \vee y) \wedge (x \vee z)$	
Правила де Моргана	$\overline{x \vee y} = \bar{x} \wedge \bar{y};$ $\overline{x \wedge y} = \bar{x} \vee \bar{y}$	
Поглощения	$x \vee (x \wedge y) = x;$ $x \wedge (x \vee y) = x$	
Склеивания	$(x \wedge y) \vee (\bar{x} \wedge y) = y;$ $(x \vee y) \wedge (\bar{x} \vee y) = y$	
Двойного отрицания	$\overline{\bar{x}} = x$	

- смысл союза «или», принятого в русском языке как разъединение, в дизъюнкции изменяется на противоположный, и этот союз употребляется в смысле объединения.

Булевы операции можно применять к любым двоичным числом, при этом они применяются только поразрядно к каждой паре чисел:

$$\begin{array}{cccc} & 0100 & 0100 & 0100 \\ \frac{-1101}{0010}; & \frac{\wedge 1101}{0100}; & \frac{\vee 1101}{1101}; & \frac{\oplus 1101}{1001} \end{array}$$

Рассмотренные булевы операции, подобно сложению и умножению, коммутативны:

$$A \vee B = B \vee A;$$

$$A \wedge B = B \wedge A;$$

$$A \oplus B = B \oplus A.$$

Для определения порядка операций можно использовать скобки:

$$1 \vee (1 \wedge 0) = 1 \vee 0 = 1;$$

$$\neg(1 \wedge (1 \vee 1)) = \neg(1 \wedge 1) = \neg 1 = 0.$$

При отсутствии скобок порядок выполнения операций следующий:

- выполняются все операции НЕ;
- выполняются все операции И;
- выполняются все операции ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ.

Примеры:

$$1 \vee 1 \wedge 0 = 1 \vee 0 = 1;$$

$$\neg 1 \wedge 1 \vee 1 = 0 \wedge 1 \vee 1 = 0 \vee 1 = 1.$$

Для более сложных вычислений используют законы тождественных преобразований логических выражений (табл. 2.3).

2.5. ЕДИНИЦЫ КОЛИЧЕСТВА ИНФОРМАЦИИ

На практике часто ставится задача: найти что-то из нескольких вариантов, каждый из которых имеет одинаковую возможность появления (равновероятны). Например, угадать число 35 из чисел от 1 до 65, при этом ответы даются в виде «да» или «нет». В этом случае используется самый оптимальный способ «Деление пополам».

Определим сколько вопросов нужно задать, чтобы найти задуманное число.

Всего чисел: $65 - 0 = 65$;

найдем середину: $65/2 = 32,5$;

округляем до целого: 33.

- Первый вопрос: Число > 33 ? Ответ: «Да».
Это означает, что искомое число 35 находится между 34 и 65.
Всего чисел равно: $65 - 33 = 32$;
найдем середину: $33 + 32/2 = 33 + 16 = 49$
- Второй вопрос: Число > 49 ? Ответ: «Нет».
Это означает, что искомое число 35 находится между 34 и 49.
Всего чисел: $49 - 33 = 16$;
найдем середину: $33 + 16/2 = 33 + 8 = 41$.
- Третий вопрос: Число > 41 ? Ответ: «Нет».
Это означает, что искомое число 35 находится между 34 и 41.
Всего чисел: $41 - 33 = 8$;
найдем середину: $33 + 8/2 = 33 + 4 = 37$.
- Четвертый вопрос: Число > 37 ? Ответ: «Нет».
Это означает, что искомое число 35 находится между 34 и 37.

Всего чисел: $37 - 33 = 4$;
найдем середину: $33 + 4/2 = 33 + 2 = 35$.

- Пятый вопрос: Число > 35 ? Ответ: «Нет».

Это означает, что искомое число 35 находится между 34 и 35.

Всего чисел: $37 - 35 = 2$;
найдем середину: $33 + 2/2 = 33 + 1 = 34$.

- Шестой вопрос: Число > 34 ? Ответ: «Да».

Это означает, что искомое число больше 34, но не больше 35. А таким числом может быть только 35.

- Седьмой вопрос: Число $= 35$? Ответ: «Да».

Ответ найден за семь вопросов.

Если на каждый ответ требуется один бит («Да» — это 1, «Нет» — это 0), то в нашем случае для получения ответа требуется количество информации равное 7.

Для общего случая существует формула Хартли:

$$k = \log_2 N,$$

где k — количество бит; N — количество значений. Например, в нашем примере $\log_2 65 = 6,022$. Учитывая, что количество бит может быть только целым, а $k > 6$, то, округляя, получим $k = 7$, что соответствует и нашим расчетам.

В формуле Хартли рассматривается N значений (событий), каждое из которых равновероятно, т. е. вероятность появления каждого события определяется следующим образом: $p = \frac{1}{N}$, откуда $N = \frac{1}{p}$.

Теперь формулу Хартли можно записать в следующем виде:

$$k = \log_2 \frac{1}{p} = \log_2 p.$$

Если одновременно происходит несколько событий с разной вероятностью (p_1, p_2, \dots, p_n), то количество информации вычисляется по формуле Шеннона: $\sum_{i=1}^n p_i \log_2 p_i$.

Мы знаем, что электронные устройства, используемые в ЭВМ, работают с сигналами, которые могут быть представлены в виде двоичных чисел, т. е. 0 и 1.

Выше были определены понятия: «бит», «байт» и «машинное слово».

Основные единицы количества информации — бит и байт:

- бит (bit) — наименьшая единица количества информации в вычислительной технике. Передается различными уровнями напряжения либо тока;

Таблица 2.4

Названия количеств информации и их значения							
СИ		ГОСТ 8.417—2002			МЭК		
Приставка	Степень	Название	Обозначение	Значение	Название	Обозначение	Значение
—	—	байт	Б	2^0	байт	В	2^0
кило	10^3	килобайт	КБ	2^{10}	кибибайт	KiB	2^{10}
мега	10^6	мегабайт	МБ	2^{20}	мебибайт	MiB	2^{20}
гига	10^9	гигабайт	ГБ	2^{30}	гибибайт	GiB	2^{30}
тера	10^{12}	терабайт	ТБ	2^{40}	тебибайт	TiB	2^{40}
пета	10^{15}	петабайт	ПБ	2^{50}	пебибайт	PiB	2^{50}
экса	10^{18}	эксабайт	ЭБ	2^{60}	эксбибайт	EiB	2^{60}
зетта	10^{21}	зеттабайт	ЗБ	2^{70}	зебибайт	ZiB	2^{70}
йотта	10^{24}	йоттабайт	ЙБ	2^{80}	йобибайт	YiB	2^{80}

- байт (В, byte) — минимально адресуемая последовательность фиксированного числа битов. В описании сетевых протоколов может использоваться термин «октет»; 1 байт = 8 бит.
Для названия больших единиц измерения информации используют приставки, обозначающие какие-либо множители. (табл. 2.4):
- приставки СИ (десятичные приставки) международные приставки, обозначающие степень числа 10; ГОСТ 8.417—2002 регламентирует применение СИ в России;
- приставки МЭК (двоичные приставки) — приставки, обозначающие степень числа 2^{10} ($2^{10} = 1\,024$). Благодаря близости чисел 1 024 и 1 000 двоичные приставки построены по аналогии с приставками СИ. Приставки были введены Международной электротехнической комиссией (МЭК) в марте 1999 г.

2.6. КОДЫ ЧИСЕЛ

В ЭВМ в целях упрощения выполнения арифметических операций применяют специальные коды (прямой, обратный, дополнительный, модифицированный) для представления чисел. Это позволяет свести операцию вычитания чисел к арифметическому сложению кодов этих чисел.

Таблица 2.5

Знак	Значение кода						
	6	5	4	3	2	1	0
7							

Прямой код используется для представления отрицательных чисел в запоминающем устройстве ЭВМ, а также при умножении и делении.

Обратный и дополнительный коды используются для замены операции вычитания операцией сложения, что упрощает устройство арифметического блока ЭВМ.

В примерах по операциям с кодами примем, что длина кода не больше 1 байт.

К кодам выдвигаются следующие требования:

- разряды числа в коде жестко связаны с разрядами байта;
- для записи кода знака в байте отводится фиксированный, строго определенный разряд.

Поэтому в байте (табл. 2.5) для представления числа будет отведено 7 разрядов (0—6), а для записи кода знака один разряд (7).

Прямой код. Прямой код двоичного числа совпадает по изображению с записью самого числа. Значение знакового разряда для положительных чисел равно 0, а для отрицательных чисел 1 (табл. 2.6).

Обратный код. Обратный код для положительного числа совпадает с прямым кодом. Для отрицательного числа все цифры числа заменяются на противоположные (1 на 0, 0 на 1), а в знаковый разряд заносится единица (табл. 2.7).

Таблица 2.6

Знак	Значение кода							Примечание
	0	0	1	0	1	0	1	
0	0	0	1	0	1	0	1	Число +10101
0	0	0	1	1	1	0	1	Число +11101
0	1	0	1	0	1	0	1	Число +1010101
1	0	0	0	1	1	1	0	Число -1110
1	1	1	0	1	1	1	0	Число -1101110
1	1	1	1	1	1	1	1	Число -1111111

Таблица 2.7

Знак	Значение кода							Примечание
0	0	0	1	0	1	0	1	Число +10101
0	0	0	1	1	1	0	1	Число +11101
0	1	0	1	0	1	0	1	Число +1010101
1	1	1	1	0	0	0	1	Число -1110
1	0	0	1	0	0	0	1	Число -1101110
1	0	0	0	0	0	0	0	Число -1111111

Дополнительный код. Дополнительный код положительного числа совпадает с прямым кодом. Для отрицательного числа дополнительный код образуется путем получения обратного кода и добавлением к младшему разряду единицы (табл. 2.8).

Сложение чисел в кодах. При сложении чисел в кодах возникающая единица переноса из седьмого бита в знаковый бит отбрасывается (табл. 2.9).

Пример:

$$A = +1010101;$$

$$B = +1011101;$$

$$A + B = 1010101 + 1011101.$$

Таблица 2.8

Знак	Значение кода							Примечание
0	0	0	1	0	1	0	1	Число +10101
0	0	0	1	1	1	0	1	Число +11101
0	1	0	1	0	1	0	1	Число +1010101
1	1	1	1	0	0	1	0	Число -1110
1	0	0	1	0	0	1	0	Число -1101110
1	0	0	0	0	0	0	1	Число -1111111

Таблица 2.9

	Знак	Значение кода							Примечание
	0	1	0	1	0	1	0	1	A
+	0	1	0	1	1	1	0	1	B
=	0	0	1	1	0	0	1	0	A + B. Единица переноса из седьмого бита в знаковый бит отбрасывается

Таблица 2.10

	Знак	Значение кода							Примечание
	1	0	1	0	1	0	1	0	Обратный код для A
+	0	1	0	1	1	1	0	1	Обратный код для B
	10	0	0	0	0	1	1	1	В знаковом бите появилась единица переноса
	0	0	0	0	0	1	1	1+1	Единица переноса в знаковом бите прибавлена к значению младшего бита
=	0	0	0	0	1	0	0	0	$A + B = 1\ 000$ — положительная сумма

Рассмотрим правила записи в знаковом бите.

Пример:

$$A = -1010101;$$

$$B = +1011101.$$

При сложении чисел в обратном коде возникающая единица переноса в знаковом бите прибавляется к младшему разряду суммы кодов (табл. 2.10).

Если результат арифметических действий является кодом отрицательного числа, необходимо преобразовать его в прямой код. При этом обратный код преобразуется в прямой заменой цифр во всех разрядах, кроме знакового, на противоположные (табл. 2.11).

Пример:

$$A = +1010101;$$

$$B = -1011101.$$

Таблица 2.11

	Знак	Значение кода							Примечание
	0	1	0	1	0	1	0	1	Обратный код для A
+	1	0	1	0	0	0	1	0	Обратный код для B
	1	1	1	1	0	1	1	1	Отрицательное число. Переводим в прямой код
=	1	0	0	0	1	0	0	0	$A + B = -1000$ — отрицательная сумма

При сложении чисел в дополнительном коде возникающая единица переноса в знаковом бите отбрасывается (табл. 2.12).

Дополнительный код преобразуется в прямой так же, как и обратный код, с последующим прибавлением единицы к младшему разряду (табл. 2.13).

Пример:

$$A = -1010101;$$

$$B = +1011101.$$

Таблица 2.12

	1	0	1	0	1	0	1	1	Дополнительный код для A
+	0	1	0	1	1	1	0	1	Дополнительный код для B
	10	0	0	0	1	0	0	0	В знаковом бите появилась единица переноса. Она отбрасывается
=	0	0	0	0	1	0	0	0	$A + B = 1\ 000$ — положительная сумма

Пример:

$$A = +1010101;$$

$$B = -1011101.$$

Таблица 2.13

	Знак	Значение кода							Примечание
	0	1	0	1	0	1	0	1	Дополнительный код для A
+	1	0	1	0	0	0	1	1	Дополнительный код для B
	1	1	1	1	1	0	0	0	Отрицательное число. Переводим в прямой код
	1	0	0	0	0	1	1	1	Единицу прибавляем к значению младшего бита
=	1	0	0	0	1	0	0	0	$A + B = -1\ 000$ — отрицательная сумма

Модифицированные обратный и дополнительный коды. Ранее говорилось, что из седьмого бита может произойти перенос единицы в знаковый разряд. Это приводит к неправильному результату. Для обнаружения такого случая вводятся модифицированные коды. Для них к байту добавляют еще один бит для знака.

В модифицированном обратном и модифицированном дополнительном кодах под знак числа отводится не один, а два бита:

«00» соответствует знаку «+»;

«11» — знаку «-».

Любая другая комбинация («01» или «10»), получившаяся в знаковых разрядах, служит признаком переполнения разрядной сетки. Сложение чисел в модифицированных кодах ничем не отличается от сложения в обычных обратном и дополнительном кодах.

Рассмотрим сложение чисел в модифицированных кодах (табл. 2.14—2.18), используя данные предыдущих примеров.

Пример:

$$A = +1010101;$$

$$B = +1011101.$$

Таблица 2.14

	Знак		Значение кода							Примечание
	0	0	1	0	1	0	1	0	1	A
+	0	0	1	0	1	1	1	0	1	B
=	0	1	0	1	1	0	0	1	0	Переполнение

Пример:

$$A = -1010101;$$

$$B = +1011101.$$

Таблица 2.15

	Знак		Значение кода							Примечание
	1	1	0	1	0	1	0	1	0	Обратный код для A
+	0	0	1	0	1	1	1	0	1	Обратный код для B
	10	0	0	0	0	0	1	1	1	B в знаковом бите появилась единица переноса
	0	0	0	0	0	0	1	1	1+1	Единица переноса в знаковом бите прибавлена к значению младшего бита
=	0	0	0	0	0	1	0	0	0	A + B = 1 000 — положительная сумма

Пример:

$$A = +1010101;$$

$$B = -1011101.$$

Таблица 2.16

	Знак		Значение кода							Примечание
	0	0	1	0	1	0	1	0	1	Обратный код для A
+	1	1	0	1	0	0	0	1	0	Обратный код для B
	1	1	1	1	1	0	1	1	1	Отрицательное число. Переводим в прямой код
=	1	1	0	0	0	1	0	0	0	A + B = -1 000 — отрицательная сумма

Пример:

$$A = -1010101;$$

$$B = +1011101.$$

Таблица 2.17

	Знак		Значение кода						Примечание	
	1	1	0	1	0	1	0	1	1	Дополнительный код для A
+	0	0	1	0	1	1	1	0	1	Дополнительный код для B
	10	0	0	0	0	1	0	0	0	В знаковом бите появилась единица переноса. Она отбрасывается
=	0	0	0	0	0	1	0	0	0	$A + B = 1\ 000$ — положительная сумма

Пример:

$$A = +1010101;$$

$$B = -1011101.$$

Таблица 2.18

	Знак		Значение кода						Примечание	
	0	0	1	0	1	0	1	0	1	Дополнительный код для A
+	1	1	0	1	0	0	0	1	1	Дополнительный код для B
	1	1	1	1	1	1	0	0	0	Отрицательное число. Переводим в прямой код
	1	1	0	0	0	0	1	1	1	Единицу прибавляем к значению младшего бита
=	1	1	0	0	0	1	0	0	0	$A + B = -1\ 000$ — отрицательная сумма

2.7. ФОРМЫ ПРЕДСТАВЛЕНИЯ ЧИСЕЛ В ЭВМ

Для решения большинства прикладных задач обычно достаточно использовать целые и вещественные числа. Запись целочисленных данных в запоминающем устройстве ЭВМ не представляет затруднений: число переводится в двоичную систему и записывается в прямом коде. Диапазон представляемых чисел в этом случае ограничивается количеством выделенных для записи разрядов.

Рассмотрим, какой диапазон целочисленных данных можно поместить в один байт (табл. 2.19).

Таблица 2.19

Знак	Значение кода							Примечание
0	1	1	1	1	1	1	1	Максимальное положительное число
1	0	0	0	0	0	0	0	Минимальное отрицательное число в дополнительном коде

Пример:

$$01111111 = 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0 = 64 + 32 + 16 + 8 + 4 + 2 + 1 = +127;$$

$$10000000_{\text{д. код}} = 11111111 + 1 = -128.$$

Итак, диапазоном целочисленных данных, который можно поместить в один байт, является

$$+127 \geq X \geq -128,$$

где X — целое число.

Для вещественных данных обычно используются две формы записи: число с фиксированной точкой и число с плавающей точкой.

Большинство универсальных ЭВМ работает с числами, представленными с плавающей запятой, а большинство специализированных — с фиксированной запятой. Однако целый ряд машин работает с числами в двух форматах.

В общем виде способ представления чисел сильно влияет на характер программирования. Так, программирование для ЭВМ, работающих в системе с фиксированной запятой, значительно усложняется, поскольку помимо алгоритмических трудностей этот процесс требует еще отслеживания положения запятой.

Числа с фиксированной точкой. Числа с фиксированной точкой (в литературе встречается и другое название: «естественная форма числа») — форма числа, при которой число записывается только с помощью набора значащих цифр x_j без явного указания их весов и знаков сложения между ними. Отсчет разрядов ведется от точки, которая разделяет целую и дробную части числа:

Целая часть числа				Точка	Дробная часть числа			
x_j	...	x_1	x_0	.	x_{-1}	x_{-2}	x_1	x_{-i}

Изображение числа имеет следующий вид:

$$X = x_j x_{j-1} \dots x_1 x_0 \cdot x_{-1} x_{-2} \dots x_{-i}$$

Этой формой мы чаще всего пользуемся в повседневной жизни.

Примеры:

$$347.764; -563.957783; +7307823645.3$$

$$1100.0010101; -1.111101; 11110000010001.001$$

Рассмотрим диапазон чисел для одного байта:

$$p^{-s} \leq N \leq p^m - p^{-s},$$

где p — основание; s — число разрядов в дробной части; m — число разрядов в целой части; N — число с фиксированной точкой.

Пусть $p = 2$, $s = 0$, $m = 7$, тогда

$$2^{-0} \leq N \leq 2^7 - 2^{-0}$$

$$1 \leq N \leq 128 - 1$$

$$1 \leq N \leq 127$$

Пусть $p = 2$, $s = 2$, $m = 5$.

$$2^{-2} \leq N \leq 2^5 - 2^{-2}$$

$$0,25 \leq N \leq 32 - 0,25$$

$$0,25 \leq N \leq 31,75$$

Эта форма проста и естественна, но имеет небольшой диапазон представления чисел и поэтому не всегда применима при вычислениях.

Если в результате операции получится число, выходящее за допустимый диапазон, происходит переполнение и дальнейшие вычисления теряют смысл.

В современных ЭВМ естественная форма используется как вспомогательная и только для целых чисел, т. е. чисел с фиксированной точкой, у которых точка расположена справа от младшей цифры (младшего разряда) числа.

Числа с плавающей точкой. Числа с плавающей точкой (в литературе встречается и другое название: «нормальная форма числа») — форма числа, при которой число записывается как произведение некоторой целой степени основания системы и цифровой части, являющейся правильной дробью. В этом случае показатель степени основания называется порядком, а цифровая часть — мантиссой числа.

Изображение числа имеет следующий вид:

$$X = 0, x_1 x_2 \dots x_i \cdot 10^p,$$

где $x_1 x_2 \dots x_i$ — мантисса; p — порядок.

Примеры записи чисел с плавающей точкой представлены в табл. 2.20.

Таблица 2.20

Форма записи	
Числа с фиксированной точкой	Числа с плавающей точкой
0.654176453_{10}	$6541.76453_{10} \cdot 10^{-4} = 0.00654176453_{10} \cdot 10^6$
0.1110000111101_2	$111000011.1101_2 \cdot 10^{-1001} = 0.01110000111101_2 \cdot 10^{1010}$

В определении числа с плавающей точкой не наложено никаких ограничений на величину мантиссы, лишь бы она была правильной дробью. Поэтому положение точки в мантиссе может изменяться при соответствующем изменении величины порядка. Точка при этом как бы плавает.

Из всего множества изображений числа с плавающей точкой то изображение, в котором старший разряд мантиссы (первая цифра после точки) не равен нулю, называется нормализованным числом. Соответственно все остальные изображения этого же числа называются ненормализованными.

Под разрядной сеткой понимается определенное количество разрядов, выделенных для представления числа, а также разбиение их на упорядоченные группы для представления отдельных частей числа (таких, как знак мантиссы, порядок и т. д.).

В памяти машины все числа хранятся только в нормализованном виде, так как в противном случае из-за ограниченности разрядной сетки терялись бы младшие разряды мантиссы, т. е. уменьшалась бы точность представления чисел. Но при арифметических действиях результаты могут получиться и ненормализованными. Поэтому в машинах предусмотрена специальная схема, автоматически выполняющая нормализацию тех результатов, которые получились в процессе вычислений ненормализованными. Нормализация заключается в сдвиге мантиссы влево на столько разрядов, сколько у нее было нулей после запятой, и в одновременном уменьшении порядка числа на такое же количество единиц.

Запись чисел в ненормализованном и нормализованном виде показана в табл. 2.21.

Из табл. 2.21 можно отметить два недостатка машин, работающих с числами с плавающей точкой:

- необходимость усложнения арифметического устройства из-за возможной неоднозначности записи числа;
- необходимость усложнения структуры АЛУ машины вследствие того, что в нем приходится выполнять разные действия с разными частями чисел (мантиссами и порядками).

Таблица 2.21

Форма записи	
Ненормализованное число	Нормализованное число
$0.00101 \cdot 10^{1100}$	$0.101 \cdot 10^{1110}$
$0.0001 \cdot 10^{10}$	$0.1 \cdot 10^{101}$

Так, при умножении двух чисел требуется мантиссы операндов перемножить, а их порядки алгебраически сложить.

Машина, работающая с числами с фиксированной точкой, не имеет указанных недостатков. Однако это не значит, что машины с фиксированной точкой обладают только положительными характеристиками. Эти машины имеют также довольно крупные недостатки, связанные в основном с малым диапазоном чисел, которыми они могут оперировать при ограниченной разрядной сетке.

Форма записи числа с фиксированной точкой использовалась в основном на ранних этапах развития вычислительной техники. Запись числа с фиксированной точкой обычно имеет знаковый и цифровой разряды. Фиксированная точка означает, что на этапе конструирования ЭВМ было определено, сколько и какие разряды машинного слова отведены под изображение целой и дробной частей числа. Запятая в разрядной сетке может быть зафиксирована, в принципе, после любого разряда.

Как частный случай число с фиксированной точкой может быть представлено как запись целого числа. В этом случае все разряды, кроме знакового разряда, используются для записи целой части.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какие существуют системы счисления?
2. Какие правила перевода чисел из одной системы счисления в другую?
3. Какие особенности сложения в системах счисления?
4. Какие особенности вычитания в системах счисления?
5. Какие особенности умножения и деления в системах счисления?
6. Что такое Булевы переменные?
7. Как определяются операции над Булевыми переменными?
8. Как строятся коды чисел: прямой, обратный и дополнительный?
9. Для чего существуют модифицированные коды чисел?
10. Какие особенности сложения чисел в кодах?
11. Какие существуют формы представления чисел в ЭВМ?

БАЗОВЫЕ ЭЛЕМЕНТЫ ЭВМ

3.1. ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Логические элементы — это электронные схемы с одним или несколькими входами и одним выходом, через которые проходят электрические сигналы, представляющие 0, 1.

Для характеристики логических элементов и микросхем, построенных на их основе, используются временные диаграммы и определенные параметры.

Далее приведены некоторые параметры микросхем, (ГОСТ 19480—89 «Микросхемы интегральные. Термины, определения и буквенные обозначения электрических параметров» и ГОСТ 2.743—91 «ЕСКД. Обозначения условные графические в схемах. Элементы цифровой техники»), имеющие следующие обозначения:

L — напряжение низкого уровня U^0 , которое интерпретируется как логический «0».

H — напряжение высокого уровня U^1 , которое интерпретируется как логическая «1».

Любое напряжение, значение которого, находится между L и H , называется уровнем нестабильности и выражается в относительных единицах или в процентах.

$t_{3A, P}^{0,1} (t_{PHL})$ — время задержки распространения сигнала при включении. Интервал времени, измеренный на заданном уровне, между входным и выходным импульсами, в течение которого выходной сигнал переходит от H к L уровню.

$t_{3A, P}^{1,0} (t_{PLH})$ — время задержки распространения сигнала при включении. Интервал времени, измеренный на заданном уровне, между входным и выходным импульсами, в течение которого выходной сигнал переходит от L к H уровню

$t_{3A, P. CP} (t_{PAV})$ — среднее время задержки распространения

$$(t_{3A, P. CP} = \frac{t_{3A, P}^{1,0} + t_{3A, P}^{0,1}}{2}).$$

$t^{1,0}(t_{THL})$ — время перехода при выключении. Время, в течение которого выходное напряжение переходит от H к L уровню, измеренное на заданном уровне.

$t^{0,1}(t_{TLH})$ — время перехода при включении. Время, в течение которого выходное напряжение переходит от L к H уровню, измеренное на заданном уровне.

$U_{пор}^1$ — пороговое напряжение высокого уровня.

$U_{пор}^0$ — пороговое напряжение низкого уровня.

Под пороговым напряжением понимают наименьшее ($U_{пор}^1$) или наибольшее ($U_{пор}^0$) значение соответствующих уровней, при котором начинается переход логического элемента в другое состояние. Эти параметры определяются с учетом разброса параметров соответствующей серии микросхем в рабочем диапазоне температур; в справочниках часто приводится одно усредненное значение $U_{пор}$.

Процесс изменения напряжения от низкого уровня L к высокому H , называется фронтом сигнала (положительным перепадом, положительным фронтом), а обратный процесс — спадом (отрицательным перепадом, отрицательным фронтом). Если существенно их взаимное расположение, то фронт может быть передним и задним.

Схема элемента И. Схема элемента И реализует конъюнкцию (логическое умножение) двух или более логических значений. Обозначается НИ, где N — количество входов (2И, 3И и т. д.).

Единица на выходе схемы НИ будет тогда и только тогда, когда на всех N -входах будут единицы. Когда хотя бы на одном входе будет ноль, на выходе также будет ноль.

Таблица истинности для логической функции 2И (рис. 3.1) приведена в табл. 3.1.

Схема элемента ИЛИ. Схема элемента ИЛИ реализует дизъюнкцию (логическое сложение) двух или более логических значений. Когда хотя бы на одном входе схемы ИЛИ будет единица, на ее выходе также будет единица. Обозначается НИЛИ, где N — количество входов (2ИЛИ, 3ИЛИ и т. д.).

Таблица 3.1

X1	X2	$Y = X1 \& X2$
0	0	0
0	1	0
1	0	0
1	1	1

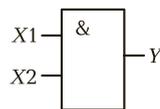


Рис. 3.1. Условное обозначение элемента 2И

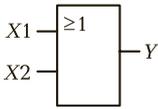


Рис. 3.2. Условное обозначение элемента 2ИЛИ

Таблица 3.2		
X1	X2	$Y = X1 X2$
0	0	0
0	1	1
1	0	1
1	1	1

Таблица истинности для логической функции 2ИЛИ (рис. 3.2) показана в табл. 3.2.

Схема элемента НЕ. Схема элемента НЕ (инвертор) реализует операцию отрицание двух или более логических значений.

Рассмотрим реакцию инвертора на изменение входного сигнала (рис. 3.3). Инерционные свойства инвертора приводят к задержке сигнала при его прохождении от входа к выходу.

Процесс изменения напряжения от низкого уровня L к высокому H , называется фронтом сигнала (положительным перепадом, положительным фронтом), а обратный процесс — спадом (отрицательным перепадом, отрицательным фронтом). Если существенно их взаимное расположение, то фронт может быть передним и задним.

Таблица истинности для логической функции НЕ показана в табл. 3.3.

В чистом виде логические элементы И, ИЛИ, НЕ используются очень редко. Наиболее часто в реализации логических элементов применяются комбинированные логические элементы, выполняющие две функции.

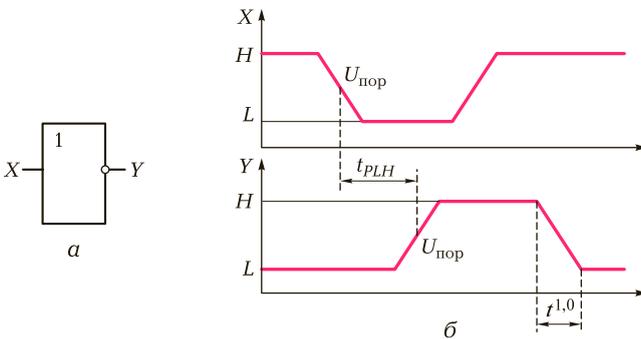


Рис. 3.3. Условное обозначение (а) и временная диаграмма (б) элемента НЕ

Для реализации сколь угодно сложных функций удобно использовать элементы, обладающие логической полнотой (способность функции выражать все логические функции). Это функции И—НЕ и ИЛИ—НЕ.

Таблица 3.3

X	$Y = \neg X$
0	1
1	0

Схема элемента И—НЕ. Схема элемента И—НЕ (операция Шеффера) состоит из элементов И и НЕ. Она осуществляет отрицание результата схемы И. Связь между выходом Y и входами X_1 и X_2 схемы записывают следующим образом:

$$Y = \neg(X_1 \& X_2) \text{ или } Y = \overline{X_1 \& X_2}.$$

Таблица истинности для логической функции 2И—НЕ (рис. 3.4) показана в табл. 3.4.

Схема элемента ИЛИ—НЕ. Схема элемента ИЛИ—НЕ (стрелка Пирса) состоит из элементов ИЛИ и НЕ. Она осуществляет отрицание результата схемы ИЛИ. Связь между выходом Y и входами X_1 и X_2 схемы записывают следующим образом: $Y = \neg(X_1 | X_2)$ или $Y = \overline{X_1 | X_2}$.

Таблица истинности для логической функции 2ИЛИ—НЕ (рис. 3.5) показана в табл. 3.5.

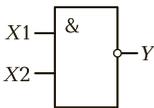


Рис. 3.4. Условное обозначение элемента 2И—НЕ

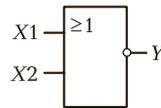


Рис. 3.5. Условное обозначение элемента 2ИЛИ—НЕ

Таблица 3.4

X_1	X_2	$Y = X_1 \& X_2$	$Y = \neg(X_1 \& X_2)$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Таблица 3.5

X_1	X_2	$Y = X_1 X_2$	$Y = \neg(X_1 X_2)$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

3.2. БАЗОВЫЕ СХЕМЫ

Из логических элементов путем их комбинации строятся основные схемы компьютера:

- триггер — электронный прибор, имеющий два устойчивых состояния (0 и 1), является типичным запоминающим элементом;
- регистр — совокупность триггеров, предназначенных для хранения числа в двоичном коде;
- сумматор — устройство, обеспечивающее суммирование двоичных чисел с учетом переноса из предыдущего разряда.

Эти схемы входят в состав разнообразных цифровых устройств.

Все цифровые устройства строятся из логических микросхем, каждая из которых обязательно имеет следующие выводы (ножки):

- выводы питания: общий (или «земля») и напряжения питания (в большинстве случаев — +5 В или +3,3 В), которые на схемах обычно не показываются;
- выводы для входных сигналов (или «входы»), на которые поступают внешние цифровые сигналы;
- выводы для выходных сигналов (или «выходы»), на которые выдаются цифровые сигналы из самой микросхемы.

Каждая микросхема преобразует тем или иным способом последовательность входных сигналов в последовательность выходных сигналов. Способ преобразования чаще всего описывается или в виде таблицы (таблицы истинности), или в виде временных диаграмм, т. е. графиков зависимости от времени всех сигналов.

Все цифровые микросхемы работают с логическими сигналами, имеющими два разрешенных уровня напряжения. Один из этих уровней называется уровнем логической единицы (единичный уровень), а другой — уровнем логического нуля (нулевой уровень). Чаще всего логическому нулю соответствует низкий уровень напряжения, а логической единице — высокий уровень. Однако при передаче сигналов на большие расстояния и в системных шинах микропроцессорных систем порой используют и обратное представление, когда логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень.

Иногда логический нуль кодируется положительным уровнем напряжения (тока), а логическая единица — отрицательным уровнем

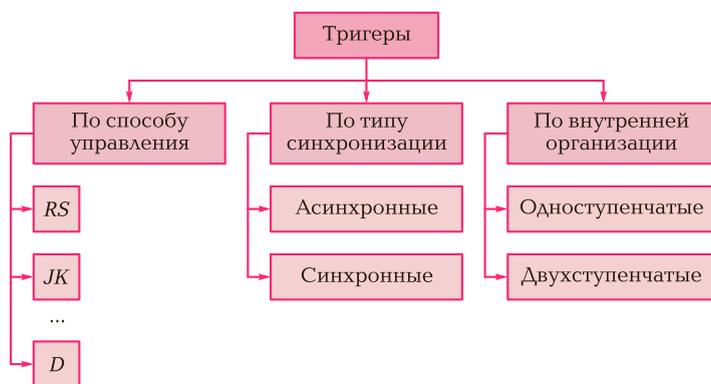


Рис. 3.6. Общая классификация триггеров

напряжения (тока), или наоборот. Есть и более сложные методы кодирования логических нулей и единиц.

3.3. ТРИГГЕРЫ

Устройство, в любой момент времени находящееся только в одном из двух устойчивых состояний (0 либо 1), называют **триггером**. Он строится на рассмотренных ранее логических элементах. Триггеры можно классифицировать по различным признакам (рис. 3.6).

По типу синхронизации (способу записи информации) триггеры подразделяются на асинхронные и синхронные. В асинхронных триггерах состояние на выходе изменяется сразу же после изменения сигнала на информационных входах. В синхронных триггерах для передачи сигнала с информационных входов на выходы требуется специальный синхронизирующий импульс на специальный вход *C* (см. рис. 3.10).

По способу управления синхронные триггеры подразделяются на триггеры со статическим управлением и триггеры с динамическим управлением. В триггерах с динамическим управлением передача сигнала с информационных входов на выходы осуществляется по фронту или по спаду синхронизирующего импульса.

По внутренней организации триггеры со статическим управлением подразделяются на одноступенчатые и двухступенчатые триггеры. Запись информации в одноступенчатые триггеры пред-

ставляет собой непрерывный во времени процесс установления состояния триггера под воздействием информационных сигналов. Запись информации в двухступенчатые триггеры осуществляется в два этапа: сначала информация записывается в первую ступень, а затем переписывается во вторую и появляется на выходе триггера.

Схема симметричного триггера была разработана в 1918 г. советским ученым М. А. Бонч-Бруевичем. В 1919 г. аналогичная схема была разработана также американскими учеными Икклзом и Джорданом.

В основе любого триггера лежит схема из двух логических элементов, которые охвачены положительными обратными связями (сигналы с выходов подаются на входы). В результате подобного включения схема может находиться в одном из двух устойчивых состояний, причем находиться сколь угодно долго, пока на нее подано напряжение питания.

Если мы хотим хранить какую-либо двоичную последовательность цифр, то для каждой цифры следует использовать отдельный триггер. Для того чтобы получить данные о состоянии триггера, у него должна быть, по крайней мере, одна выходная линия, представляющая логическое значение, которое соответствует состоянию триггера.

Когда на выходной линии логическая единица, говорят, что триггер установлен, в противном случае говорят, что триггер сброшен.

Триггер имеет несколько входных линий. Последующее состояние триггера определяется текущим состоянием триггера и сигналами на входных линиях.

Триггер обозначается прямоугольником, разделенным на основное и вспомогательное поля. В первом помещают букву *T* (триггер), во втором — условные обозначения (метки) входов и логических операций на входе. Метки имеют следующие обозначения:

- *S* (Set-установка) — вход триггера для установки в состояние «1»;
- *R* (Reset-сброс) — вход триггера для установки в состояние «0»;
- *J* (Jump) — вход триггера для установки в состояние «1» в *JK*-триггере;
- *K* (Kill) — вход триггера для установки в состояние «0» в *JK*-триггере;
- *D* (Data input) — информационный вход. На него подается информация, предназначенная для записи в триггер;

- T (Toggle-переключатель) — счетный вход (если у триггера только счетный вход, букву не пишут);
- C (Clock input) — вход синхронизации.

Рассмотрим простейшую схему, позволяющую запоминать двоичную информацию на основе простейших логических элементов И—НЕ (рис. 3.7) или ИЛИ—НЕ (рис. 3.8).

На примере рис. 3.7 мы видим два выхода:

- Q — прямой выход;
- \bar{Q} — инверсный выход.

Потенциалы на них взаимно инвертированы: логическая единица на одном выходе соответствует логическому нулю на другом. С приходом переключающих (запускающих) сигналов переход триггера из одного состояния в другое происходит лавинообразно, и потенциалы на выходах меняются на противоположные.

В интервале между переключающими сигналами состояние триггера не меняется, т. е. триггер «запоминает» поступление сигналов, отражая это величиной потенциала на выходе. Это дает возможность использовать его как элемент памяти.

У схемы есть два инверсных входа:

- вход S позволяет устанавливать выход триггера Q в единичное состояние при подаче на его вход логического нуля;
- вход R позволяет сбрасывать выход триггера Q в нулевое состояние при подаче на его вход логического нуля.

Эта схема является структурной схемой RS -триггера.

Точно так же можно построить RS -триггер и на логических элементах ИЛИ—НЕ. Схема RS -триггера, построенного на логических элементах ИЛИ—НЕ, приведена на рис. 3.8. Единственное отличие заключается в том, что сброс и установка триггера будут производиться единичными логическими уровнями.

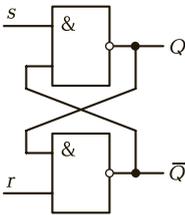


Рис. 3.7. Схема простейшего триггера на схемах 2И—НЕ

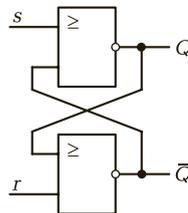


Рис. 3.8. Схема простейшего триггера на схемах 2ИЛИ—НЕ

В стандартные серии цифровых микросхем входит несколько типов микросхем триггеров, различающихся методами управления, а также входными и выходными сигналами. На схемах триггеры обозначаются буквой *T*.

В отечественных сериях микросхем триггеры имеют наименование ТВ, ТМ и ТР в зависимости от типа триггера. Наиболее распространены три типа:

- *RS*-триггер (обозначается ТР) — самый простой триггер, но редко используемый;
- *JK*-триггер (обозначается ТВ) имеет самое сложное управление, также используется довольно редко;
- *D*-триггер (обозначается ТМ) — наиболее распространенный тип триггера.

Простейшим из них является *асинхронный RS-триггер* (рис. 3.9).

RS-триггер имеет два входа и два выхода. Входы и выходы триггера имеют свои обозначения. Один из входов триггера называется установочным входом и обозначается буквой *S*, а другой — входом сброса и обозначается буквой *R*. Триггер имеет два симметричных выхода. Один выход — прямой (без отрицания) (выход *Q*), а другой — инверсный (с отрицанием) (выход \bar{Q}).

RS-триггер может иметь прямые и инверсные входы (рис. 3.7—3.9).

Рассмотрим работу *RS*-триггера, используя временную диаграмму (рис. 3.9). Временная диаграмма может строиться без указания $t^{0,1}$ и $t^{1,0}$ (времени перехода от состояния *L* к состоянию *H* и наоборот)

Через время $t_{3A,P}$ ($t_2 - t_1$) от поступления сигнала $\bar{S} = 0$, выход *Q* переключится первым, а следом, через такой же промежуток времени ($t_3 - t_2 = t_2 - t_1$), переключится и выход \bar{Q} . Спустя интервал времени $t_3 - t_1 = \Delta t$ на выходах установятся новые значения. Так-

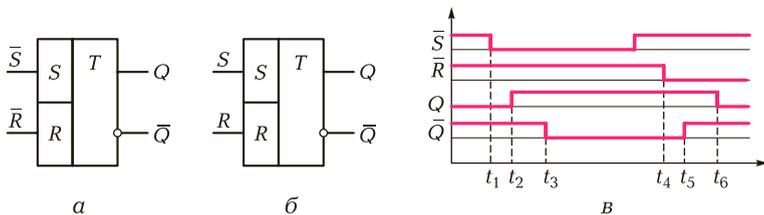


Рис. 3.9. Графическое обозначение асинхронного *RS*-триггера (а — с инверсными входами; б — с прямыми входами) и временная диаграмма (в)

же протекает процесс при $\bar{R} = 0$, но при этом, переключится первым выход \bar{Q} . Отсюда вытекает, что изменение входных сигналов не должно происходить быстрее времени Δt .

Несмотря на большое разнообразие триггеров, практически все триггеры строятся на базе RS -триггеров.

Важным методом, используемым для описания функционирования триггеров, является метод таблиц состояний (таблиц переходов). Таблица состояний RS -триггера в сокращенной форме (эту таблицу называют также управляющей таблицей, таблицей функционирования) содержит два входных сигнала (сигналы R и S) и один выходной сигнал Q (функция). Хотя триггеры имеют два выхода — один прямой Q , а другой — инверсный \bar{Q} , в описании триггера и в таблице состояний указывают лишь состояние прямого выхода Q .

Сокращенная таблица состояний триггера отражает лишь динамику изменения состояния триггера и не учитывает свойство триггера запоминать единицу информации. Полная таблица состояний триггера должна учитывать влияние (на процесс управления) значения предыдущего состояния триггера. Причем предыдущее состояние представляется как входная переменная.

Рассмотрим сокращенную таблицу состояний RS -триггера.

Сокращенная таблица состояний RS -триггера показана в табл. 3.6.

Из сокращенной таблицы состояний триггера видно, что при подаче на вход R логической 1 триггер принимает состояние логического 0, а при подаче логической 1 на вход S — состояние логического 0. Следует отметить также, что если до подачи управляющего сигнала, например на вход R , триггер находился в состоянии логического 0, его состояние не изменится и после подачи логического 1 на вход R . Если на обоих входах триггера имеются уровни логического 0, это состояние соответствует режиму хранения и триггер сохраняет предыдущее состояние. При подаче на входы R и S одновременно логической 1 триггер будет находиться в неопределенном (или неправильном) состоянии, поэтому такое сочетание

Таблица 3.6

S	R	Q
0	0	Режим хранения информации без изменения
0	1	0
1	0	1
1	1	Режим неопределенности

Таблица 3.7

№ п/п	S	R	Состояние RS -триггера	
			до поступления сигнала	после поступления сигнала
1	0	0	0	0
2	0	0	1	1
3	0	1	0	0
4	0	1	1	0
5	1	0	0	1
6	1	0	1	1
7	1	1	0	Режим неопределенности
8	1	1	1	Режим неопределенности

сигналов R и S называется запрещенной комбинацией управляющих сигналов.

Теперь рассмотрим полную таблицу состояний RS -триггера, которая приведена в табл. 3.7. Таблицу состояний строят так же, как и таблицу истинности.

Анализ табл. 3.7 показывает, что только в ситуациях, описываемых строками 4 и 5, происходит изменение состояния триггера.

Строки 1 и 2: сигналы $S = 0$ и $R = 0$ и, следовательно, никаких изменений в состоянии триггера не происходит.

Строка 3: сигнал $R = 1$, и этот сигнал в нормальных условиях должен сбросить триггер, но так как триггер уже «сброшен» и $Q = 0$, то сигнал $R = 1$ не изменяет его состояние.

Строка 4: после того, как подается сигнал на вход R , триггер сбрасывается, т. е. переходит из состояния «1» в состояние «0».

Строка 5: триггер устанавливается, т. е. переходит из состояния «0» в состояние «1», в результате подачи сигнала «1» на вход S .

Строка 6: сигнал $S = 1$, и этот сигнал в обычных условиях будет устанавливать триггер в «1», но $Q = 1$ и, следовательно, состояние триггера останется без изменений до поступления следующего сигнала R .

Строки 7 и 8: при подаче одновременно на входы R и S сигнала, соответствующего логической 1, состояние триггера становится неопределенным: на обоих выходах Q и \bar{Q} установится уровень «1», а после снятия со входов управляющих сигналов, в силу случайных причин, триггер может установиться в состояние «0» либо «1». Очевидно, что для нормальной работы триггера необходимо исключить указанное сочетание входных сигналов, приводящее к неопределенному состоянию.

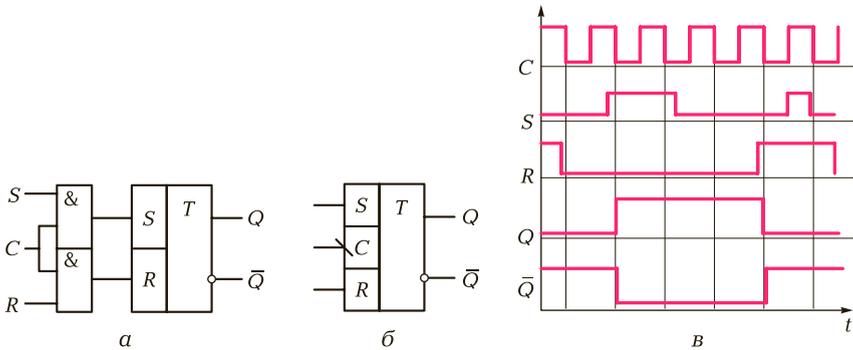


Рис. 3.10. Структурная схема (а), графическое обозначение (б) и временная диаграмма (в) синхронного *RS*-триггера

Мы рассмотрели асинхронный *RS*-триггер. Кроме него существует *синхронный RS-триггер* (рис. 3.10). Синхронные триггеры снабжаются дополнительным входом, по которому поступает синхронизирующий (тактирующий) сигнал. При этом изменение состояния триггера происходит (при наличии управляющего сигнала) только в те моменты времени, когда на специальный синхровход триггера поступает тактирующий импульс. Синхронизирующий вход обозначается буквой *C*.

Входные сигналы, по которым происходит переключение триггера: *S* и *R* — информационные и *C* — синхронизирующие.

Все триггеры с синхронизирующим входом, которые управляются уровнем синхронизирующего сигнала, являются *триггерами со статическим управлением*.

Эти триггеры могут изменять свое состояние не только при поступлении тактирующего импульса, но и в процессе действия, что создает неопределенность в работе логических устройств, приводящую к ошибкам в управлении.

Для снижения вероятности ошибок применяют *триггеры с динамическим управлением*, переключаящим сигналом для которых является не наличие высокого (*H*) или низкого (*L*) уровня разрешающего сигнала, а переход этого сигнала с низкого на высокий или с высокого на низкий логический уровень.

В первом случае говорят, что переключение происходит по фронту (переднему фронту) (рис. 3.11) синхроимпульса, а вход называют прямым динамическим входом. Во втором случае говорят, что переключение происходит по срезу (заднему фронту) синхроимпульса, а вход тактирующего сигнала называют инверсным динамическим входом.

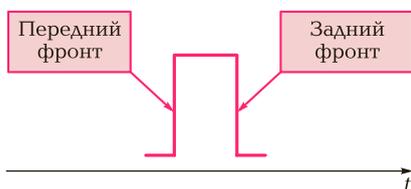


Рис. 3.11. Такт синхронизирующего сигнала

Следует отметить, что для надежной работы триггера необходимо, чтобы длительность переключающего сигнала (синхронизирующего сигнала) на входе C была не меньше времени переключения триггера. Временем переключения (срабатывания, установки) триггера называется время от момента изменения входных сигналов до соответствующего изменения состояния выходов. Это время определяется задержками распространения сигнала логическими элементами, входящими в состав триггера.

Рассмотренные схемы RS -триггеров являются одноступенчатыми. Применение одноступенчатых RS -триггеров в качестве самостоятельных запоминающих элементов ограничено.

Большой востребованностью пользуются *двухступенчатые триггеры (MS-триггеры)* (рис. 3.12).

Для построения двухступенчатых триггеров используются одноступенчатые RS -триггеры.

Двухступенчатый триггер состоит из двух каскадных секций (ступеней), причем каждая секция содержит по синхронному RS -триггеру. Первая секция, ведущая или M -секция (Master) принимает информацию с входных линий S и R . Состояние выходов ведущей секции подается на вторую секцию, ведомую, или S -секцию (от англ. Slave).

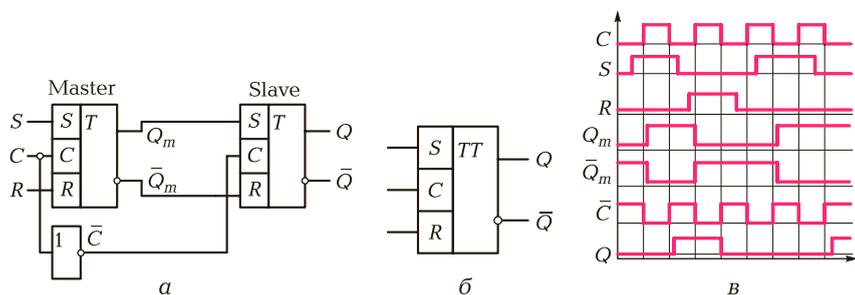


Рис. 3.12. Структурная схема [а], графическое обозначение [б] и временная диаграмма [в] MS -триггера

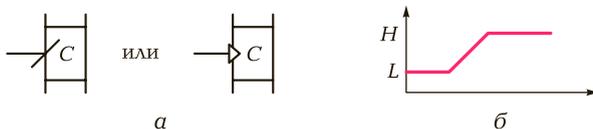


Рис. 3.13. Синхронизация передним фронтом:
а — условные обозначения; *б* — временная диаграмма

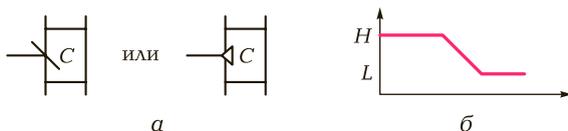


Рис. 3.14. Синхронизация задним фронтом:
а — условные обозначения; *б* — временная диаграмма

Если в обозначении синхронного *RS*-триггера с динамическим управлением стрелка на входе *C* направлена к триггеру, то передача сигналов с информационных входов на выходы происходит по фронту импульса, а если стрелка направлена от обозначения триггера, то передача сигнала осуществляется по спаду импульса. Для этого существуют следующие обозначения, приведенные на рис. 3.13 и рис. 3.14 соответственно.

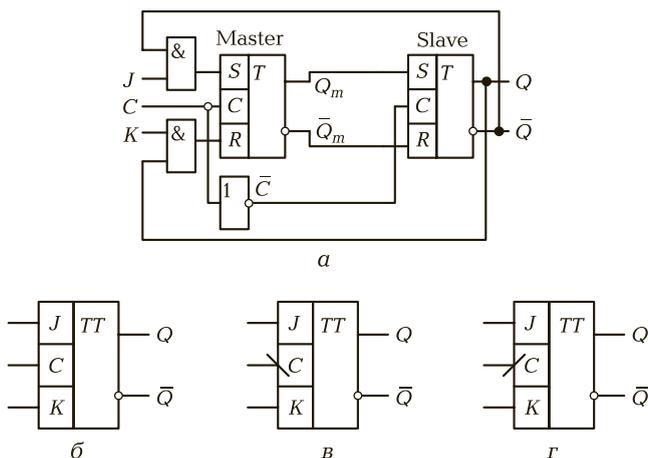


Рис. 3.15. *JK*-триггер со статическим управлением:
а — структурная схема; *б* — графическое обозначение; графическое обозначение *JK*-триггера с динамическим управлением: *в* — по заднему фронту; *г* — по переднему фронту

Таблица 3.8

J	K	Q
0	0	Режим хранения информации без изменения
0	1	0
1	0	1
1	1	Инверсия предыдущего состояния

Для устранения недостатка RS -триггеров (режим неопределенности при $R = S = 1$) применяются *динамические JK-триггеры* (рис. 3.15) с более широкими функциональными возможностями.

Сокращенная таблица состояний JK -триггера показана в табл. 3.8.

Из таблицы состояний видно, что для первых трех строк (наборов переменных) входы J и K играют роль входов S и R RS -триггера. Однако для четвертого набора переменных, когда $J = K = 1$, состояние триггера сильно отличается от состояния RS -триггера. Для RS -триггера — это запрещенная комбинация входных переменных, а в JK -триггере меняется (инвертируется) предыдущее состояние. JK -триггер можно синтезировать (построить) на базе MS -триггера.

Рассмотрим следующий тип триггера: D -триггер (от англ. Delay). Схемное обозначение D -триггера приведено на рис. 3.16.

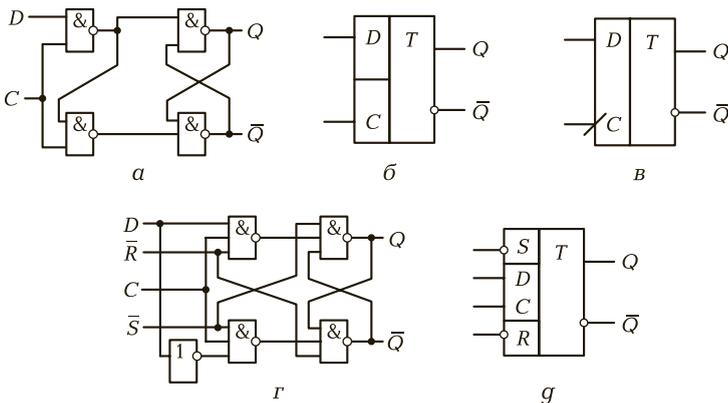


Рис. 3.16. D -триггер со статическим управлением (а — структурная схема; б — графическое обозначение); с динамическим управлением (в — графическое обозначение); с асинхронными инверсными входами установки и сброса \bar{S} и \bar{R} (г — структурная схема; д — графическое обозначение)

Он обладает двумя устойчивыми состояниями и имеет, как минимум, две входные линии: информационный вход D (Data) и вход управления записью (защелкиванием) L (Load или Latch) — отсюда его второе имя: «защелка». Последний вход часто обозначают символом C (lock).

D -триггер называют *информационным триггером*, а также *триггером задержки*. D -триггер бывает только синхронным. Для триггера типа D состояние в интервале времени между сигналом на входной линии и следующим состоянием триггера формируется проще, чем для любого другого типа.

D -триггер можно дополнить асинхронными инверсными входами установки и сброса \bar{S} и \bar{R} (рис. 3.16, $г, г$).

Если на вход \bar{S} подать 0, а на вход \bar{R} — сигнал 1, то $Q = 1$ и $\bar{Q} = 0$ независимо от сигналов на остальных входах. Триггер устанавливается в единицу. Сигналы D и C не влияют на этот процесс. В силу этого, асинхронные входы (\bar{S} и \bar{R}) имеют наивысший приоритет. Так как асинхронные связи симметричны, при $\bar{S} = 1$ и $\bar{R} = 0$ триггер сбрасывается ($Q = 0$).

Полная таблица состояний D -триггера приведена в табл. 3.9.

Из таблицы видно, что при отсутствии синхроимпульсов состояние D -триггера не меняется. Отметим, что D -триггеры могут переключаться как уровнем синхроимпульса, так и его фронтом. В технической литературе D -триггер, управляемый уровнем синхроимпульса, известен также как триггер-защелка.

Посмотрим на графическое обозначение D -триггера. Если соединить инверсный выход с входом D (рис. 3.17), то получим T -триггер

Таблица 3.9

№ п/п	C	D	Состояние D -триггера	
			до поступления сигнала	после поступления сигнала
1	0	0	0	0
2	0	0	1	1
3	0	1	0	0
4	0	1	1	1
5	1	0	0	0
6	1	0	1	0
7	1	1	0	1
8	1	1	1	1

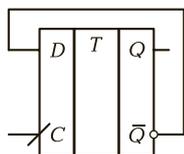


Рис. 3.17. Схема T -триггера, построенная на основе D -триггера

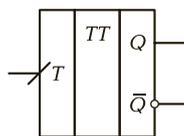


Рис. 3.18. Графическое обозначение T -триггера

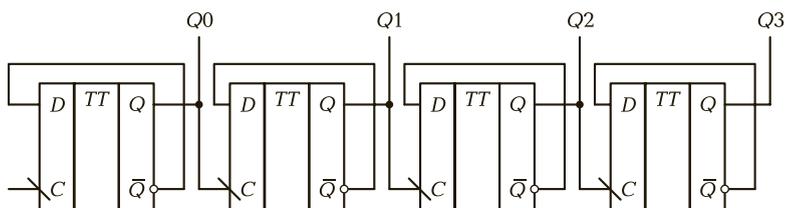


Рис. 3.19. Схема четырехразрядного счетчика

(рис. 3.18). При подаче сигнала на вход C происходит изменение состояния триггера, как мы говорили ранее.

T -триггер часто называют *счетным триггером*. У T -триггера имеется только один вход. После поступления на этот вход импульса состояние T -триггера меняется на противоположное. Счетным он называется потому, что он как бы подсчитывает количество импульсов, поступивших на его вход. «Жаль» только, что считать этот триггер умеет только до одного. При поступлении второго импульса T -триггер снова сбрасывается в исходное состояние.

T -триггер можно построить и на JK -триггерах. JK -триггер переходит в инверсное состояние каждый раз при одновременной подаче на входы J и K логической единицы. Если объединить входы J и K , то получим T -триггер, используя JK -триггер. В результате триггер при каждом счетном импульсе запоминает значение Q , т. е. будет переключаться в противоположное состояние.

T -триггеры используются при построении схем различных счетчиков (рис. 3.19).

3.4. РЕГИСТРЫ

Регистром называется узел, предназначенный для приема, временного хранения и выдачи машинного слова. Регистры могут также использоваться для некоторых операций преобразования

данных. Эти дополнительные функции регистров обеспечиваются путем усложнения схем хранения, выбора более сложных триггеров и подключения дополнительных логических схем на их входах и выходах.

Таким образом, регистры представляют собой совокупность триггеров, число которых соответствует числу разрядов в слове, и вспомогательных схем, обеспечивающих выполнение различных операций над словом.

Регистры по своим функциональным обязанностям делятся на типы:

- регистры с параллельной записью (регистры памяти);
- последовательные регистры сдвига;
- реверсивные регистры сдвига.

Регистры памяти — простейший вид регистров. Их назначение — хранить двоичную информацию небольшого объема в течение короткого промежутка времени. Эти регистры представляют собой набор синхронных триггеров, каждый из которых хранит один разряд двоичного числа. Рассмотрим четырехразрядный регистр на базе *D*-триггера. На рис. 3.20 приведена функциональная схема

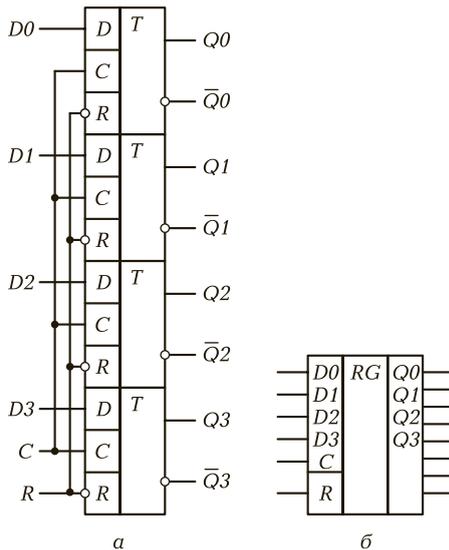


Рис. 3.20. Регистр памяти:

а — функциональная схема; б — условное обозначение

(рис. 3.20, а) и условное обозначение регистра (рис. 3.20, б), который содержит четыре D -триггера.

У него есть информационные входы $D0, D1, D2, D3$; линия сброса R ; линия записи C ; прямые и инверсные выходы от каждого триггера.

Ввод и вывод информации производится одновременно во всех разрядах параллельным кодом. Запись данных, поступивших на информационные входы, происходит одновременно во всех триггерах по сигналу на входе C . С приходом очередного тактового импульса записанная информация обновляется.

Сигналы на выходах триггеров характеризуют выходную информацию. Она может быть в виде прямого или обратного кода (с инверсных выходов). Регистры памяти представляют собой, по существу, наборы триггеров с независимыми информационными входами и общим тактовым входом.

Последовательный регистр сдвига (рис. 3.21) — регистр, обеспечивающий помимо хранения информации, сдвиг влево или вправо всех разрядов одновременно на одинаковое число позиций. При этом выдвигаемые за пределы регистра разряды теряются, а в освобождающиеся разряды заносится информация, поступающая по отдельному внешнему входу регистра сдвига. Обычно эти регистры обеспечивают сдвиг кода на одну позицию влево или вправо. Но существуют и универсальные регистры сдвига, которые выполняют сдвиг как влево, так и вправо в зависимости от значения сигнала на специальном управляющем входе или при подаче синхросигналов на разные входы регистра. Регистр сдвига может быть спроектирован и таким образом, чтобы выполнять сдвиг одновременно не на одну, а на несколько позиций.

Регистры сдвига строятся на D -триггерах. В обозначениях регистров сдвига направление стрелки, указывающей сдвиг, условно. В разных справочниках ее направление различно. Условно принимается, что сдвиг производится от младшего разряда к старшему.

Реверсивный регистр сдвига может сдвигать данные от разряда к разряду, как в одну сторону, так и в другую. Чтобы обеспечить реверс сдвига, сразу на все D -входы триггеров подается сигнал «0»

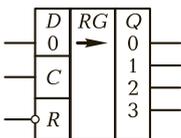


Рис. 3.21. Графическое обозначение четырехразрядного регистра сдвига

или «1». При этом происходит подключение входа i -го триггера к выходу младшего или старшего соседа.

Триггеры и регистры являются простейшими представителями цифровых микросхем, имеющих внутреннюю память. Если выходные сигналы логических элементов и комбинационных микросхем однозначно определяются их текущими входными сигналами, то выходные сигналы микросхем с внутренней памятью зависят также еще и от того, какие входные сигналы и в какой последовательности поступали на них в прошлом, т. е. они помнят предысторию поведения схемы. Именно поэтому их применение позволяет строить гораздо более сложные и интеллектуальные цифровые устройства, чем в случае простейших микросхем без памяти.

Триггеры и регистры сохраняют свою память только до тех пор, пока на них подается напряжение питания. Иначе говоря, их память относится к типу оперативной памяти. После выключения питания и его последующего включения триггеры и регистры переходят в случайное состояние, т. е. их выходные сигналы могут устанавливаться как в уровень логической единицы, так и в уровень логического нуля. Это необходимо учитывать при проектировании схем.

Большим преимуществом триггеров и регистров перед другими типами микросхем с памятью является их максимально высокое быстродействие (минимальное время задержек срабатывания и максимально высокая допустимая рабочая частота). Именно поэтому триггеры и регистры иногда называют также *сверхоперативной памятью*. Однако недостаток триггеров и регистров в том, что объем их внутренней памяти очень мал, они могут хранить только отдельные сигналы, биты (триггеры) или машинные слова (регистры).

3.5. СЧЕТЧИКИ

Счетчик позволяет осуществлять подсчет поступающих на его вход сигналов и фиксацию результата в виде многоразрядного двоичного числа. Счетчик, состоящий из n -триггеров, дает возможность подсчитывать до N сигналов, связанных зависимостью: $N = 2^n$.

Счетчики используются для таких операций, как подсчет импульсов, сдвигов адресов, формирование адресов и т. д.

По своим функциям счетчики разделяются на суммирующие, вычитающие, реверсивные. Они также различаются логикой работы дополнительных логических элементов, подключаемых к тригграм.

В основу построения любого счетчика положено свойство T -триггеров изменять свое состояние при подаче очередного сигнала на счетный вход T .

Обычно требуется посчитать большее количество сигналов. В этом случае можно использовать выходной сигнал первого счетного триггера как входной сигнал для следующего триггера, т.е. соединить триггеры последовательно. Так можно построить любой счетчик, считающий до максимального числа, кратного степени два. Схема счетчика, позволяющего посчитать любое количество импульсов, меньшее шестнадцати, приведена на рис. 3.19. Количество поступивших на вход импульсов можно узнать, подключившись к выходам счетчика $Q0...Q3$. Это число будет представлено в двоичном коде.

При поступлении на счетный вход счетчика очередного импульса содержимое его триггеров увеличивается на 1. Поэтому такие счетчики получили название суммирующих двоичных счетчиков.

Представим работу этого счетчика в табл. 3.10.

Таблица 3.10

Номер входного импульса	$Q3$	$Q2$	$Q1$	$Q0$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Таблица 3.11

Вход X	$Q2$	$Q1$	$Q0$
0	0	0	0
1	0	0	1
0	0	0	1
1	0	1	0
0	0	1	0
1	0	1	1
0	0	1	1
1	1	0	0
0	1	0	0
1	1	0	1
0	1	0	1
1	1	1	0
0	1	1	0
1	1	1	1
0	1	1	1
1	0	0	0

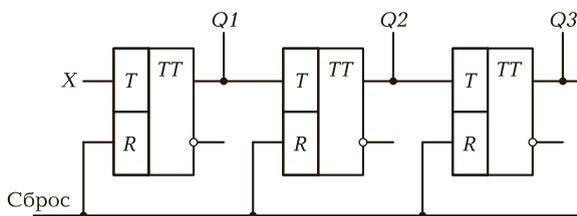


Рис. 3.22. Функциональная схема трехразрядного счетчика

Схема трехразрядного суммирующего счетчика, построенного на T -триггерах, показана на рис. 3.22. Логика его работы приведена в табл. 3.11.

В табл. 3.11 показано, что на входе может быть либо 0 (режим хранения), либо 1 (режим счета).

Счетчик может работать на увеличение выходного кода по каждому входному импульсу; это основной режим, имеющийся во всех счетчиках, он называется *режимом прямого счета*. Счетчик может также работать на уменьшение выходного кода по каждому входному импульсу; это режим обратного или инверсного счета, предусмотренный в счетчиках, называемых реверсивными. Инверсный счет бывает довольно удобен в схемах, где необходимо отсчитывать заданное количество входных импульсов.

Точно так же, как и в случае регистров, внутренняя память счетчиков оперативная, т. е. ее содержимое сохраняется только до тех пор, пока включено питание схемы. С выключением питания память стирается, а при новом включении питания схемы содержимое памяти будет произвольным, случайным, зависящим только от конкретной микросхемы, т. е. выходные сигналы счетчиков будут произвольными.

В стандартные серии микросхем входят несколько разновидностей счетчиков (рис. 3.23). Они различаются способом счета и управляющими сигналами (наличием или отсутствием сигнала сброса):

- ИЕ9 — двоично-десятичный;
- ИЕ10 — двоичный;
- ИЕ12 — реверсивный двоично-десятичный счетчик с отсутствием сигнала сброса в нуль;
- ИЕ13 — реверсивный двоичный счетчик с отсутствием сигнала сброса в нуль;
- ИЕ16 — двоично-десятичный счетчик с синхронной параллельной записью по фронту тактового сигнала C , возможностью

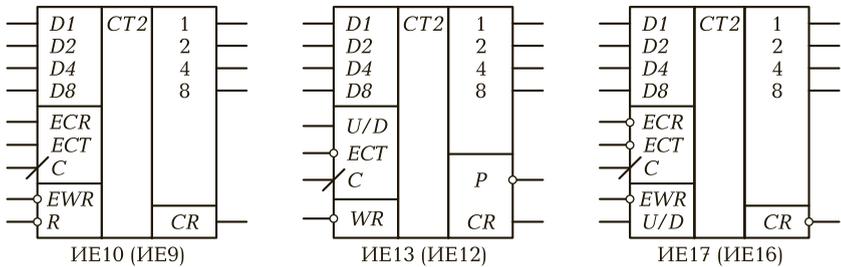


Рис. 3.23. Примеры графических обозначений счетчиков

прямого и обратного счета и отсутствием сигнала сброса в нуль;

- ИЕ17 — двоичный счетчик с синхронной параллельной записью по фронту тактового сигнала C , возможностью прямого и обратного счета и отсутствием сигнала сброса в нуль.

Все счетчики считают по положительному фронту тактового сигнала, имеют выход переноса CR и входы расширения для каскадирования, а также обладают возможностью параллельной записи информации.

На схемах использованы следующие обозначения:

- R — сброс;
- EWR — сигнал разрешения записи;
- ECR — сигнал разрешения переноса;
- ECT — сигнал разрешения счета;
- CR — сигнал переноса;
- C — тактовый сигнал;
- U/D — 0 — прямой счет; 1 — обратный счет;
- WR — сигнал параллельной записи;
- P — выход последовательного переноса.

3.6. СУММАТОРЫ

Сумматор — устройство для суммирования кодов. Как правило, любой сумматор представляет собой комбинацию одноразрядных сумматоров.

Сумматоры различают по принципам построения на накапливающие (последовательные, асинхронные) и комбинационные (параллельные, синхронные).

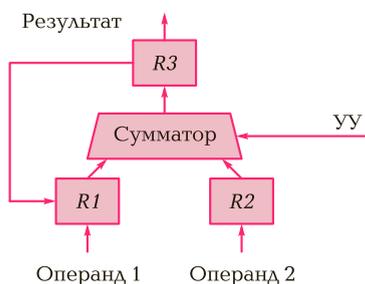


Рис. 3.24. Упрощенная схема работы сумматора

Накапливающие сумматоры строят на сложных *JK*- и *RS*-триггерах, дополняя их выходы достаточно сложными схемами формирования и распространения переносов. Процесс сложения при этом осуществляется поэтапно. Сначала на триггерах сумматора фиксируется первый код, затем подается второй код. В итоге на каждом триггере формируются одноразрядные суммы и значения переносов между разрядами. Учет возникающих переносов задерживает формирование окончательного результата суммы и может требовать дополнительных тактов сложения. Из-за этого многоразрядные схемы сумматора накапливающего типа используются достаточно редко.

Чаще для построения сумматоров используются сумматоры комбинационного типа. Обычно у такого сумматора на входе и выходе имеются регистры для хранения и преобразования складываемых кодов и результата (рис. 3.24).

Регистр *R1* предназначен для хранения первого операнда, регистр *R2* — для хранения второго операнда. Сумматор по сигналам из устройства управления настраивается на выполнение определенной машинной операции, соответствующей коду операции, находящемуся в коде команды. Результат выполняемой операции фиксируется в регистре *R3*. При необходимости этот результат может использоваться для продолжения вычислений. Для этого предусматривается возможность перезаписи содержимого регистра *R3* на *R1* в качестве значения одного из операндов при выполнении очередной операции.

Комбинационные сумматоры представляют собой наиболее быстродействующую разновидность сумматоров. Нарастивание их разрядности при соблюдении определенных условий не приводит к увеличению полной задержки срабатывания. Можно считать, что именно комбинационные сумматоры работают как идеальные сумматоры, все разряды которых срабатывают одновременно, парал-

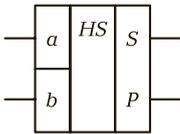


Рис. 3.25. Графическое обозначение полусумматора

тельно. Задержка срабатывания сумматора в этом случае примерно равна задержке срабатывания одного триггера. Достигается такое быстродействие существенным усложнением внутренней структуры микросхемы.

Вместе с тем недостатком комбинационных сумматоров является более сложное управление их работой по сравнению с накапливающими. Поэтому комбинационные счетчики целесообразно применять только в тех случаях, когда действительно требуется очень высокое быстродействие, очень высокая скорость переключения разрядов. В противном случае усложнение схемы управления может быть не оправдано.

Если на одноразрядной суммирующей схеме имеются два входа, то данная схема называется *полусумматором*, а если три, то — *полным одноразрядным сумматором*.

Рассмотрим полусумматор с двумя входами a и b (рис. 3.25). Выходными сигналами такого устройства являются сумма S и перенос P , которые вырабатываются согласно табл. 3.12 функционирования данного устройства.

В табл. 3.12 выходные сигналы P и S не случайно расположены именно в такой последовательности. Это подчеркивает, что PS рассматривается как двухразрядное двоичное число, например:

$$1 + 1 = 10^2, \text{ т.е. } P = 1, \text{ а } S = 0.$$

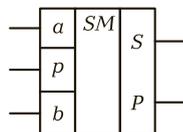
Обозначением полусумматора служат буквы HS .

Рассмотрим полный одноразрядный сумматор с тремя входами a , b и p (рис. 3.26). Выходными сигналами такого устройства являются сумма S и перенос P , которые вырабатываются согласно табл. 3.13 функционирования данного устройства.

Таблица 3.12

Вход		Выход	
a	b	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Рис. 3.26. Графическое обозначение полного одноразрядного сумматора



В табл. 3.13 выходные сигналы P и S не случайно расположены именно в такой последовательности. Это подчеркивает, что PS рассматривается как двухразрядное двоичное число, например:

$$1 + 1 + 0 = 10_2, \text{ т. е. } P = 1, \text{ а } S = 0.$$

Обозначением полного одноразрядного сумматора служат буквы SM .

Таблица 3.13

Вход			Выход	
a	b	p	P	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

3.7. ШИФРАТОРЫ И ДЕШИФРАТОРЫ

Рассмотрим рис. 3.27. Поставим задачу: построить такое устройство, которое позволяет нам определить, по какому номеру входа пришел сигнал.

Один из способов — это получить на выходе двоичный код, который соответствует номеру входа. Построим таблицу соответствий для этого устройства (табл. 3.14).

Итак, нам потребуется два разряда, чтобы знать, по какому входу пришел сигнал. Такой прибор называется шифратором.

Шифратор — устройство, преобразующее номер входного сигнала в выходной двоичный код (шифрует номер входного сигнала). Микросхемы шифраторов обозначаются на схемах буквами CD .

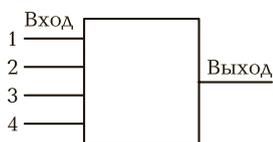


Рис. 3.27. Пример устройства для определения номера входа, по которому пришел сигнал

Таблица 3.14	
Номер входа	Двоичный код на выходе
1	00
2	01
3	10
4	11

Если на выходе мы можем определить только n разрядов, т. е. построить двоичный код из n разрядов, то мы можем определить только 2^n входов. Другими словами, количество входных сигналов шифратора равно количеству возможных состояний двоичного кода на выходе, т. е. 2^n , где n — разрядность двоичного кода (рис. 3.28).

Выходной код шифратора однозначно определяется номером входного сигнала. В отечественных сериях шифраторы имеют в названии буквы *ИВ*.

Если сигнал на входе приходит только по одной линии, то на выходе формируется только один определенный код.

Если на входе одновременно или почти одновременно приходят сигналы по нескольким линиям, то возможны следующие варианты:

- данный случай запрещен;
- формируется выходной код, соответствующий входу с наибольшим номером, т. е. старшие входы имеют приоритет перед младшими. Такой шифратор называется *приоритетным*;
- синхронизация сигналов.

Одновременное или почти одновременное изменение сигналов на входе шифратора приводит к появлению периодов неопределенности на выходах. Выходной код может на короткое время принимать значение, не соответствующее ни одному из входных сигналов. Поэтому в тех случаях, когда входные сигналы могут приходиться

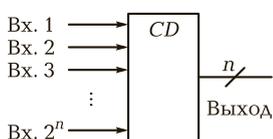


Рис. 3.28. Количество возможных состояний на выходе шифратора

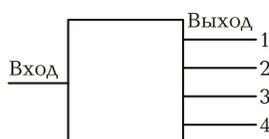


Рис. 3.29. Пример устройства для определения номера линии для включения в зависимости от входного сигнала

одновременно, необходима синхронизация выходного кода, например с помощью какого-либо разрешающего сигнала, который должен приходиться только тогда, когда состояние неопределенности уже закончилось.

Для шифратора задержка кода от входа до выхода примерно в полтора раза превышает задержку логического элемента. Точные величины задержек микросхем надо смотреть в справочниках.

Рассмотрим рис. 3.29. Поставим задачу обратную шифрованию: построить такое устройство, которое позволяет нам включить определенный номер линии в зависимости от входного сигнала.

На входе имеем двоичный код, каждому возможному коду поставим в соответствие номер выхода. Теперь имеется возможность включить номер выходной линии, который соответствует входному коду. Построим таблицу соответствий для этого устройства (табл. 3.15).

Итак, нам потребуется четыре номера выхода, чтобы поставить их в соответствие двум разрядам входного двоичного кода. Такой прибор называется дешифратором.

Дешифратор — это устройство, преобразующее входной двоичный код в унитарный код на выходах, который определяет номер выхода. Унитарным называется двоичный код, содержащий одну и только одну единицу, например 0000100, или только один нуль, например 11110111. Количество выходных сигналов дешифратора равно количеству возможных состояний входного двоичного кода, т. е. 2^n , где n — разрядность двоичного кода (рис. 3.30). Микросхемы дешифраторов обозначаются на схемах буквами *DC*.

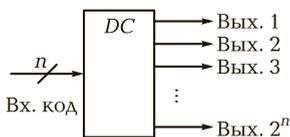


Рис. 3.30. Соотношение количеств выходных линий и входных двоичных кодов в дешифраторе

Двоичный код на входе	Номер выхода
00	1
01	2
10	3
11	4

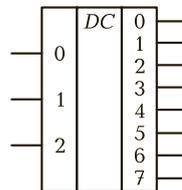


Рис. 3.31. Условно-графическое обозначение дешифратора на три входа

Таблица 3.16

Входы			Выходы							
2	1	0	0	1	2	3	4	5	6	7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

На выходе дешифратора всегда присутствует только один унитарный код сигнала, который однозначно определяется входным кодом.

Условно-графическое обозначение дешифратора на три входа приведено на рис. 3.31.

Рассмотрим таблицу истинности дешифратора с тремя входами и восемью выходами (табл. 3.16).

В стандартные серии входят следующие дешифраторы:

- на 4 выхода (2 разряда входного кода), обозначаются как «2—4»;
- на 8 выходов (3 разряда входного кода), обозначаются как «3—8»;
- на 16 выходов (4 разряда входного кода), обозначаются как «4—16».

Существуют дешифраторы «4—10», которые обрабатывают не все возможные 16 состояний входного кода, а только первые 10 из них.

Различаются микросхемы дешифраторов входами управления (разрешения/запрета выходных сигналов), а также типом выхода.

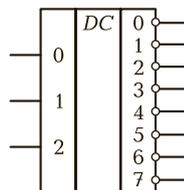


Рис. 3.32. Условно-графическое обозначение дешифратора с инверсными выходами

Таблица 3.17

Входы			Выходы							
2	1	0	0	1	2	3	4	5	6	7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

Выходные сигналы всех дешифраторов имеют отрицательную полярность. Входы, на которые поступает входной код, называют часто *адресными входами*. Обозначают эти входы 1, 2, 4, 8, где число соответствует разряду двоичного кода ($2^0 = 1$ — младший разряд, $2^1 = 2$; $2^2 = 4$; $2^3 = 8$ — следующие разряды), или A_0 , A_1 , A_2 , A_3 . В отечественных сериях микросхемы дешифраторов обозначаются буквами ИД.

Если построить дешифратор, у которого значения выходных сигналов имеют инверсный вид по отношению к представленному в табл. 3.16, то получим дешифратор с инверсными выходами (рис. 3.32). Таблица истинности дешифратора с инверсными выходами показана в табл. 3.17.

Наиболее типичное применение дешифраторов состоит именно в дешифрировании входных кодов, при этом входы используются как стробирующие управляющие сигналы. Номер активного (нулевого) выходного сигнала показывает, какой входной код поступил. Если нужно дешифровать код с большим числом разрядов, то можно объединить несколько микросхем дешифраторов. Старшие разряды кода подаются на основной дешифратор, выходы которого разрешают работу нескольких дополнительных дешифраторов. На объединенные входы этих дополнительных дешифраторов подаются младшие разряды входного кода, хотя лучше, конечно, взять готовую микросхему.

Шифраторы используются реже, чем дешифраторы. Это связано с более специфической областью их применения. Значительно меньше и выбор микросхем шифраторов в стандартных сериях.

3.8. МУЛЬТИПЛЕКСОРЫ

Если шифраторы и дешифраторы обеспечивали связь между входом и выходом при помощи одной (входной или выходной) линии n (выходных или входных) линиями, то на практике часто стоит задача связать m входных линий и n выходных.

Мультиплексоры (Multiplexer) предназначены для поочередной передачи на один выход одного из нескольких входных сигналов, т.е. для их мультиплексирования.

Линии входа называются *каналами*, а линии выхода — *разрядами*. Количество мультиплексируемых входов называется *количеством каналов* мультиплексора. Количество выходов называется *числом разрядов* мультиплексора. Например:

- 2-канальный 4-разрядный мультиплексор имеет 4 выхода, на каждый из которых может передаваться один из двух входных сигналов;
- 4-канальный 2-разрядный мультиплексор имеет 2 выхода, на каждый из которых может передаваться один из четырех входных сигналов.

Число каналов мультиплексоров, входящих в стандартные серии, составляет от 2 до 16, а число разрядов — от 1 до 4. Чем больше каналов имеет мультиплексор, тем меньше у него разрядов.

Управление работой мультиплексора (выбор номера канала) осуществляется с помощью входного двоичного кода адреса. Например, для 4-канального мультиплексора необходим 2-разрядный управляющий (адресный) код, а для 16-канального — 4-разрядный код. Разряды кода обозначаются 1, 2, 4, 8 или A_0, A_1, A_2, A_3 . Выходы мультиплексоров бывают прямыми и инверсными. Некоторые микросхемы мультиплексоров имеют вход разрешения/запрета — C (другое обозначение — S), который при запрете устанавливает прямой выход в нулевой уровень.

На рис. 3.33. показан мультиплексор, у которого обозначения информационных входов A, B, C, D и выхода Out в зарубежной литературе заменены на X_0, X_1, X_2, X_3 и Y . Такие обозначения

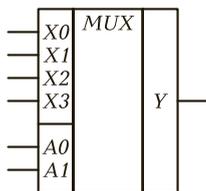


Рис. 3.33. Графическое обозначение мультиплексора на четыре входа

входов и выходов более распространены в отечественной литературе. Адресные входы обозначены как $A0$ и $A1$.

Мультиплексоры обозначают через MUX или MS . В отечественных микросхемах мультиплексоры обозначаются буквами КП, следующими непосредственно за номером серии микросхем, например, К1533КП1. Микросхемы мультиплексоров можно объединять для увеличения количества каналов.

Задержки выходного сигнала мультиплексора по входам управляющего кода примерно в два раза превышают задержки логических элементов, а по информационным входам — примерно в полтора раза.

3.9. КОМПАРАТОРЫ КОДОВ

Микросхемы компараторов кодов (Comparator) применяются для сравнения двух входных кодов и выдачи на выходы сигналов о результатах этого сравнения (о равенстве или неравенстве кодов). На схемах компараторы кодов обозначаются двумя символами равенства: « $=$ » и « \neq ». Код типа микросхемы компаратора кода в отечественных сериях — СП (рис. 3.34). В данном компараторе кодов имеется:

- 8 входов для двух 4-разрядных кодов A и B ;
- 3 управляющих входа для наращивания разрядности ($A > B$, $A < B$, $A = B$);
- 3 выхода результирующих сигналов ($A > B$, $A < B$, $A = B$). Для удобства на схемах управляющие входы и выходы иногда обозначают просто « $>$ », « $<$ » и « $=$ ».

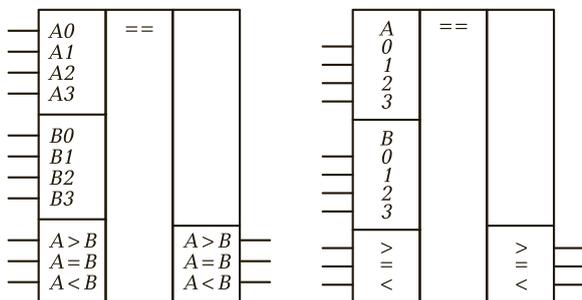


Рис. 3.34. Четырехразрядный компаратор кодов СП1 (два варианта обозначения)

Нулевые разряды кодов ($A0$ и $B0$) — младшие, третьи разряды ($A3$ и $B3$) — старшие.

Задержки компараторов кодов по входам разрядов кодов примерно вчетверо больше задержек логических элементов, а по входам расширения — примерно втрое. Так что эти микросхемы довольно медленные по сравнению с другими комбинационными микросхемами. Точные значения задержек надо смотреть в справочниках.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Как логические элементы отображаются на схемах?
2. Какие логические элементы называются триггерами и как они обозначаются на схемах?
3. Каково назначение триггеров?
4. Какие логические элементы называются регистрами и как они обозначаются на схемах?
5. Каково назначение регистров?
6. Какие логические элементы называются счетчиками и как они обозначаются на схемах?
7. Для чего нужны сумматоры?
8. Чем отличаются шифраторы от дешифраторов?
9. Каково назначение мультиплексоров?
10. Каково назначение компараторов?

СТРУКТУРА ВЫЧИСЛИТЕЛЬНОЙ МАШИНЫ

4.1. ОБЗОР СТРУКТУРНОЙ СХЕМЫ

Как говорилось ранее, мы будем рассматривать в основном вопросы, связанные с персональным компьютером (ПК), а значит, и архитектуру ПК.

Для обслуживания и использования ПК достаточно одного человека. ПК может функционировать в обычных бытовых условиях, т. е. для него не требуется никаких специальных систем электропитания, поддержания определенного климата и других атрибутов больших вычислительных систем. Естественно, персональным компьютером можно пользоваться и коллективно.

Общая структурная схема ПК показана на рис. 4.1.

Компьютер условно можно разделить на две части: центральную (внутреннюю) и внешнюю (периферийные устройства).

Центральная часть обычно состоит из следующих компонентов:

- процессор;
- системная плата;
- запоминающие устройства;

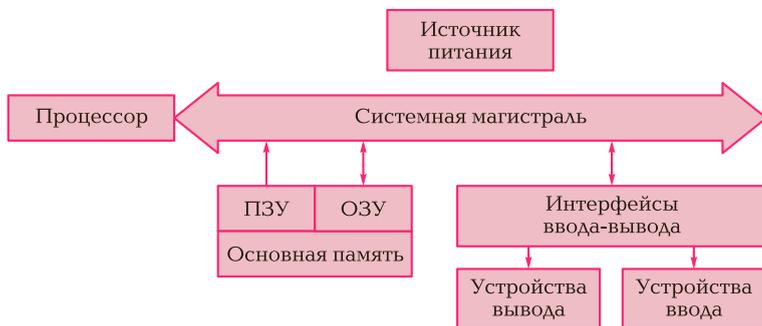


Рис. 4.1. Общая структурная схема ПК

- устройства ввода-вывода;
- блоки сопряжения с устройствами ввода-вывода (или интерфейсов ввода-вывода);
- источник питания.

Периферийные устройства связывают компьютер с внешним миром. Список этих устройств практически не ограничен. Сюда входят устройства:

- ввода (клавиатура, мышь, трекбол, джойстик, сканер, устройства оцифровки звука и изображений);
- вывода (текстовые и графические мониторы, принтеры, плоттеры, звуковые системы и т. п.);
- коммуникационные (модемы, контроллеры локальных и глобальных сетей);
- хранения информации (жесткие и гибкие диски, оптические и магнитооптические диски и т. п.).

Кроме того, к компьютеру можно подключить множество специальных разработанных устройств.

Перечисленные основные компоненты ПК связаны друг с другом с помощью интерфейса. Интерфейс — это совокупность программных и аппаратных средств, предназначенных для передачи информации между компонентами ЭВМ и включающих в себя электронные схемы, линии, шины, сигналы, алгоритмы передачи сигналов и правила интерпретации сигналов устройствами. Шины (магистральи) содержат в общем случае шины адресов, данных и управления.

В состав ПК также входит генератор тактовой частоты. Он предназначен для синхронизации (т. е. согласования во времени) работы компонентов компьютера. Генератор формирует периодическую последовательность импульсов с частотой, которая зависит от типа процессора.

Рассмотрим эти компоненты.

4.2. ЦЕНТРАЛЬНАЯ ЧАСТЬ КОМПЬЮТЕРА

Процессор. Процессор является главным компонентом ПК. Называемый иногда центральным процессором (ЦП), он выполняет следующие функции:

- управление и координацию работы всех других компонентов ПК;

- выборку команд и обрабатываемых данных из основной памяти;
- декодирование команд;
- выполнение с помощью арифметико-логического устройства (АЛУ) арифметических, логических и других операций, закодированных в командах;
- передачу данных между процессором и основной памятью, а также между процессором и устройствами ввода-вывода;
- отработку сигналов от устройств ввода-вывода, в том числе отработку сигналов прерывания с этих устройств.

Процессор — весьма сложное цифровое электронное устройство. Приступая к написанию программ, программист должен уяснить те его элементы, которые отражены в программах или влияют на временные характеристики выполнения программы. К этим элементам относятся:

- форматы и системы команд процессора;
- длительность выполнения разных команд;
- имена (или номера) программно-доступных регистров (регистров, которые могут быть использованы в составляемых программах);
- длина разрядной сетки (разрядность);
- правила адресации внешних устройств и особенности выполнения операций ввода-вывода;
- размер адресного пространства;
- схема обработки прерываний.

Перечисленные элементы образуют основу архитектуры процессора и в совокупности представляют собой его модель с точки зрения программиста. Для разных типов процессоров существует своя модель.

В состав процессора всегда входят следующие основные компоненты (рис. 4.2.):

- устройство управления (УУ);
- арифметико-логическое устройство (АЛУ);
- память в виде набора регистров.

Устройство управления предназначено для управления работой всех компонентов микрокомпьютера и обеспечения должного взаимодействия различных компонентов друг с другом. Физически

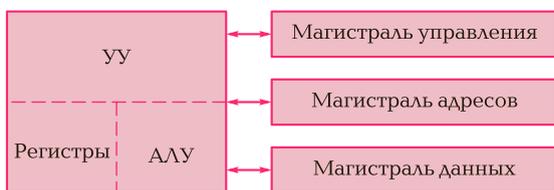


Рис. 4.2. Основные компоненты процессора

УУ представляет собой цифровую электронную схему, на вход которой поступают коды подлежащих выполнению операций, а выходом являются серии управляющих сигналов, подаваемые в нужные точки ПК.

Арифметико-логическое устройство предназначено для исполнения арифметических и логических операций. Основа АЛУ — цифровое электронное устройство, которое может настраиваться на различные операции и непосредственно осуществлять их. Настройка операционного блока на конкретную операцию и последовательность шагов ее выполнения обеспечиваются с помощью управляющих сигналов от УУ.

Регистры — это электронные цифровые устройства для временного запоминания информации в форме двоичного числа или кода. Запоминающим элементом в регистре являются триггеры. В общем случае регистр содержит несколько связанных друг с другом триггеров. Число триггеров в регистре определяет разрядность регистра.

Многие регистры специализированы по своей функции. Одни регистры недоступны для программиста (регистр-аккумулятор, программный счетчик (счетчик команд, регистр адреса команды), регистр команд, регистр адреса памяти и т.д.), а другие программист может использовать в своей программе.

Аккумулятор входит в АЛУ и предназначен для хранения одного из операндов перед выполнением операции в АЛУ или для кратковременного запоминания результата операции. Операнд — это данное, используемое в текущей операции. Например, в операции суммирования операндами являются оба слагаемых.

Программный счетчик служит для формирования и запоминания адреса очередной выполняемой команды. После выполнения каждой команды программный счетчик содержит адрес следующей команды, по которому эта команда хранится в памяти ПК.

Регистр команд используется для хранения кода текущей выполняемой команды. Структура и длина команды бывают несколь-

ких видов. Код операции используется для формирования в УУ определенной серии управляющих сигналов, зависящей от конкретного кода операции.

Регистр адреса памяти служит для запоминания адреса кода команды, операнда или результата. Регистр адреса памяти может входить не в состав процессора, а в состав элементов памяти ПК.

В состав процессора входят, как отмечалось выше, регистры, которые программист может использовать в своей программе. Состав и назначение их различны в разных типах процессоров. Однако среди них почти всегда имеются регистр слова состояния процессора (РССП) и несколько регистров общего назначения (РОН).

РССП хранит слово состояния процессора (ССП), отражающее информацию о состоянии процессора и выполняемой им программы в каждый данный момент времени.

РОН обычно не имеют конкретного функционального назначения. Программист может в своей программе задействовать их так, как он считает нужным. Все РОНЫ имеют уникальные имена (или номера), которые и записываются в программе.

В настоящее время под словом «процессор» подразумевают микросхему, которая кроме собственно центрального процессора (CPU) может содержать и другие узлы — например, кэш-память или внутренний сопроцессор (FPU).

Сопроцессор — это специализированная интегральная схема, работающая в содружестве с ЦП, но менее универсальна. В отличие от ЦП сопроцессор не имеет счетчика команд. Сопроцессор предназначен для выполнения специфического набора функций: выполнение операций с вещественными числами (математический сопроцессор), подготовка графических изображений и трехмерных сцен (графический сопроцессор), цифровая обработка сигналов (сигнальный сопроцессор) и т. п.

Запоминающие устройства. Процессор может обрабатывать только данные, находящиеся в основной памяти.

Основная память компьютера предназначена для кратковременного или долговременного хранения информации — кодов команд (инструкций) процессора и данных. Информация в памяти хранится в двоичных кодах. Минимальная единица хранения информации — бит, минимально адресуемая единица памяти — байт. Таким образом, каждые восемь бит памяти имеют свой уникальный адрес, который представляет собой двоичное число определенной разрядности, определяемой видом процессора:

1 байт = 8 бит;

2 байт = 1 полуслову = 16 бит;

4 байт = 1 слову = 32 бит;

8 байт = 1 двойному слову = 64 бит.

Основная память обычно состоит из двух частей: оперативного запоминающего устройства (ОЗУ, RAM) и постоянного запоминающего устройства (ПЗУ, ROM).

Оперативное запоминающее устройство обеспечивает чтение находящихся в нем данных и запись в него новых данных. В ПК ОЗУ обычно реализуется как энергозависимая память, т.е. такая память, содержимое которой уничтожается при выключении ПК.

Постоянное запоминающее устройство обеспечивает только чтение данных, которые однажды были туда записаны. Таким образом, содержимое ПЗУ не может быть изменено процессором, оно постоянно (отсюда и название этого вида памяти). Это устройство создается как энергонезависимая память: ее содержимое не уничтожается при выключении питания ПК. Запись нужных данных в ПЗУ осуществляется на специальных устройствах вне ПК. В ПЗУ помещают обычно некоторые особо важные или не подлежащие изменению программы и разнообразные константы. В ПЗУ хранится программное обеспечение (ПО), которое обеспечивает при включении ПК тестирование и инициализацию аппаратных средств, а также загрузку любого другого ПО из устройств хранения информации. Эта часть называется базовой системой ввода/вывода (BIOS). Обычно BIOS загружает операционную систему (ОС), основное назначение которой запуск прикладных программ и предоставление им некоторых сервисов.

Интерфейсы ввода-вывода. Количество и тип сигналов, формируемых или воспринимаемых устройством ввода-вывода, как правило, отличаются от количества и характера сигналов, передаваемых и принимаемых по системной магистрали, с которой связаны все компоненты ПК. Поэтому устройства ввода-вывода нельзя непосредственно подключать к компьютеру. Соответствующий данному устройству ввода-вывода интерфейсный блок обеспечивает должное согласование сигналов системной магистрали и устройства ввода-вывода.

Вспомним, что интерфейс (контроллер, адаптер) — это устройство сопряжения двух устройств друг с другом с помощью аппаратных и программных средств.

Интерфейсы обычно подразделяются на адаптеры и контроллеры.

Адаптер является средством сопряжения какого-либо устройства с какой-либо шиной компьютера.

Контроллер служит тем же целям, но при этом подразумевается некоторая его активность, т.е. способность к самостоятельным

действиям после получения команд от центрального процессора. Сложный контроллер может иметь в своем составе и собственный процессор.

Термины «адаптер» и «контроллер» зачастую не разделяют, считая их почти синонимами.

Для управления и обмена информацией контроллеры имеют регистры ввода/вывода, которые могут располагаться как в адресном пространстве памяти, так и в специальном адресном пространстве ввода/вывода.

Порт — это единица адресного пространства ввода/вывода. Размерность порта может быть различна (8, 16, 32 бит).

Системная шина. Системная шина обычно содержит адресную шину, шину данных и шину управления.

Любая шина характеризуется следующими параметрами:

- пропускной способностью — количество информации, которая может быть передана через шину в единицу времени;
- максимальной частотой передачи информационных сигналов через шину;
- максимально допустимым расстоянием между соединяемыми устройствами;
- общим числом проводов (линий) в шине;
- информационной шириной шины — число бит или байт данных, передаваемых параллельно через шину.

Каждая из шин состоит из набора проводников, по которым процессор передает или принимает определенные электрические сигналы. Любая шина характеризуется разрядностью и скоростью передачи информации.

Адресная шина предназначена для цифрового адреса ячейки памяти, регистра или внешнего устройства.

Шина данных предназначена для передачи и приема данных.

Шина управления используется для передачи сигналов управления, которые сопровождают любую передачу адреса или данных.

Источник питания. В ПК обычно используются стабилизированные напряжения +12, -5 и +5 В. Этот набор напряжений может изменяться для различных классов микрокомпьютеров. Задача источника питания состоит в формировании этих напряжений.

Системная плата. Все компоненты центральной части компьютера находятся на системной плате (system board), иногда называемой материнской (mother board), основной или главной платой (main board).

Системные платы отличаются друг от друга форм-факторами (form factor) — физическими параметрами платы, определяющими тип корпуса, в котором она может быть установлена.

Существует несколько наиболее распространенных форм-факторов, учитываемых при разработке системных плат. Форм-факторы системных плат бывают двух типов: нестандартные и стандартные (взаимозаменяемые).

Нестандартные форм-факторы являются препятствием для модернизации компьютера.

Современные форм-факторы в основном являются промышленным стандартом, гарантирующим совместимость каждого типа плат. Это означает, что системная плата, например ATX, может быть заменена другой платой того же типа.

Далее перечислены некоторые форм-факторы системных плат:

- устаревшие: Baby-AT; Mini-ATX; полноразмерная плата AT; LPX;
- современные: ATX; micro-ATX; Flex-ATX; NLX; WTX, СЕВ;
- внедряемые: Mini-ATX и Nano-ITX; Pico-ITX; ВТХ, MicroВТХ и PicoВТХ;
- независимые разработки компаний Compaq, Packard Bell, Hewlett-Packard и т. д.

Системные платы могут содержать следующие компоненты:

- гнездо для процессора;
- набор микросхем системной логики (компоненты North/South Bridge или Hub);
- микросхему Super I/O;
- базовую систему ввода-вывода (ROM BIOS);
- гнезда модулей памяти DIMM/RIMM для установки модулей памяти типа SDRAM/DDR/DDR2 (разные для каждого типа памяти). Чаще всего их 3—4, хотя на компактных платах можно встретить только 2 таких слота;
- разъемы шин ISA/PCI/AGP;
- разъемы шин IDE и/или Serial ATA для подключения дисковых накопителей — жестких дисков и оптических приводов. Все дисковые накопители подключаются к системной плате с помощью специальных кабелей, в разговорной речи также называемых «шлейфами»;
- разъем для floppy-дисководов (3,5" дискеты);
- разъем AMR (Audio Modem Riser);

- разъем CNR (Communications and Networking Riser);
- интегрированные аудио- и видеоадаптеры;
- недалеко от процессора располагаются разъемы для подключения питания (чаще всего двух типов — 24-контактный ATX и 4-контактный ATX12V для дополнительной линии +12 В) и двух-, трех- или четырехфазный модуль регулирования напряжения VRM (Voltage Regulation Module), состоящий из силовых транзисторов, дросселей и конденсаторов. Этот модуль преобразует, стабилизирует и фильтрует напряжения, подаваемые от блока питания;
- заднюю часть системной платы занимает панель с разъемами для подключения дополнительных внешних устройств — монитора, клавиатуры и мыши, сетевых, аудио- и USB-устройств;
- батарея.

Кроме вышеперечисленных слотов и разъемов на любой системной плате имеется большое количество вспомогательных джамперов (перемычек) и разъемов. Это могут быть и контакты для подключения системного динамика и кнопок и индикаторов на передней панели корпуса, и разъемы для подключения вентиляторов, и контактные колодки для подключения дополнительных аудиоразъемов и разъемов USB и FireWire.

Корпус и блок питания. Вся центральная часть компьютера находится в корпусе. Центральная часть компьютера и сам корпус составляют системный блок.

Корпус — внешняя оболочка системного блока персонального компьютера, защищающая его внутренние элементы от механических повреждений. В корпусе размещены специальные крепления для всех составляющих системного блока. Помимо этого корпус, как правило, комплектуется блоком питания, преобразующим переменный ток бытовой сети в постоянный, необходимый для электронных компонентов компьютера. Блок питания имеет соответствующие данному корпусу характеристики, в частности необходимую для всех возможных устройств максимальную мощность и определенное количество разъемов питания.

Как правило, на корпусе системного блока располагаются несколько кнопок для управления компьютером (включить/выключить, перезагрузить), светодиодные и цифровые индикаторы режимов работы, встроенный динамик и выключатель питания (Power).

Системный блок компьютера должен быть достаточно большим, чтобы в нем умещались все компоненты компьютера, и еще оставалось место для дополнительного оборудования. Очень важно,

чтобы он был стандартным, чтобы дополнительные элементы ПК подходили по размеру. Основным параметром, определяющим «стандартность» корпуса, называется форм-фактор. Форм-фактор для компьютеров может определяться как для самого корпуса, так и для устанавливаемой в него материнской платы.

Сегодня существуют два стандарта на размещение компонентов компьютера в корпусе: ATX и ВТХ. Более современный форм-фактор ВТХ встречается редко. В корпусах ВТХ материнская плата расположена справа, в корпусах ATX — слева.

Среди других возможных опций корпуса следует отметить встроенную систему охлаждения, наличие на передней панели аудиоразъемов и USB-выходов, замок для блокировки клавиатуры (Lock). Корпуса различных фирм могут несколько отличаться по дизайну и габаритам.

Корпуса делятся на следующие группы:

- горизонтальные (настольные) (Desktop);
- вертикальные (башенные) (Tower);
- все в одном (All-in-one);
- портативные (переносные) (Portable computer).

Внутри каждой группы существуют различия в размерах.

Горизонтальные (мм):

- Desktop (533×419×152);
- FootPrint (406×406×152);
- Mini-footprint (15,2×40,6×40,9);
- SlimLine (406×406×101);
- UltraSlimLine (381×352×75);
- Baby-AT (есть варианты);
- Case (есть варианты).

Вертикальные (мм):

- SuperBigTower (есть варианты);
- BigTower (190×482×820);
- Full tower (есть варианты);
- MidiTower (173×432×490);
- MiniTower (152×432×432);
- Microtower (есть варианты).
- All-in-one — это настольный ПК, в котором системный блок и монитор находятся в одном корпусе.

Портативный компьютер включает целый ряд различных вариантов, например, наколенный (Laptop) или блокнотный (Notebook).

В этих случаях в корпусе системного блока находятся монитор, клавиатура, трекбол, а в некоторых моделях и дисковод CD-ROM.

По мере развития микроэлектроники наметилась тенденция сокращения размеров системных блоков.

Не меньшее значение имеет и дизайн корпуса, который и определяет внешний вид самого компьютера. Так называемые моддинговые корпуса могут иметь специальную систему охлаждения, специфическую подсветку, в них могут быть встроены различные периферийные устройства, например стереоколонки. А для комфортной офисной работы выпускаются корпуса с низким уровнем шума (low-noise), в которых применяются блоки питания с малошумящими вентиляторами. Дизайн корпуса имеет определяющее значение при покупке домашнего компьютера — ведь он должен не только обладать теми ли иными техническими характеристиками, но и вписываться в интерьер комнаты.

От типа корпуса системного блока зависят тип, размеры и размещение используемой системной платы, максимальная мощность блока питания и максимальное количество устанавливаемых приводов накопителей. В настоящее время используются два типоразмера накопителей: шириной 5,25 дюймов (приводы CD-ROM, DVD-RW, картридеры) и 3,5 дюймов (жесткие диски, флоппи-дисководы). Количество, расположение и типоразмер отсеков для накопителей во многом определяют потребительские качества корпуса компьютера.

Блок питания компьютера относится к корпусу и продается вместе с ним. Он должен иметь достаточную мощность, чтобы питать все компоненты внутри системного блока; его вторая функция — вентиляция и охлаждение всей системы. Многие компоненты, особенно сам блок питания, центральный процессор и жесткий диск сильно разогреваются во время работы. Если не обеспечить надежную вентиляцию, возможны отказы из-за перегрева.

4.3. ПЕРИФЕРИЙНАЯ ЧАСТЬ КОМПЬЮТЕРА

Кроме перечисленного выше периферийного оборудования, существуют разнообразные модемы, адаптеры и другое оборудование.

Модем (модулятор-демодулятор) служит для передачи информации на большие расстояния с использованием выделенных и коммутируемых телефонных линий.

Сетевые адаптеры служат для объединения компьютеров в локальные сети (ЛВС). Для локальных сетей прокладывается специальная кабельная система, и положение возможных точек подключения абонентов ограничено этой кабельной системой. Локальные сети можно объединять в крупномасштабные сети.

Звуковые адаптеры служат для моно- или стереозаписи и воспроизведения звука.

Game-порт служит для подключения игровых устройств, например джойстик.

К внешним интерфейсам может подключаться довольно большой спектр устройств: мышь, трекбол, внешний модем — на COM-порт, принтеры, внешние накопители — на LPT-порт.

При подключении оборудования к ПК необходимо сообщить компьютеру, как работать с этим устройством. Для этого существуют драйверы или программы, управляющие аппаратурой. Они показывают специфические характеристики и особенности периферийных устройств. Определены правила, по которым можно общаться с драйвером. Обычно определяются механизмы загрузки, инициализации и выгрузки, и точки входа в драйвер.

4.4. АРХИТЕКТУРА СИСТЕМЫ КОМАНД

Архитектура набора команд — часть общей архитектуры компьютера, имеющая отношение к программированию. Она служит границей между аппаратурой и программным обеспечением и представляет собой ту часть системы, которая видна программисту. Архитектура набора команд определяет типы внутренних данных, машинные команды, регистры, режимы адресации, архитектуру памяти, обработку прерываний и исключительных состояний, а также взаимодействие с внешними устройствами ввода-вывода.

Двумя основными архитектурами набора команд, используемыми компьютерной промышленностью на современном этапе развития вычислительной техники, являются архитектуры CISC и RISC.

CISC (Complex Instruction Set Computer — компьютер со сложной системой команд) имеет следующие характеристики:

- сравнительно небольшое число регистров общего назначения;
- большое количество машинных команд;
- большое количество методов адресации;

- большое количество форматов команд различной разрядности;
- преобладание двухадресного формата команд;
- наличие команд обработки типа регистр-память.

Лидером в разработке процессоров с CISC-архитектурой считается компания Intel со своей серией x86 и Pentium.

RISC (Reduced Instruction Set Computer — компьютер с упрощенной системой команд) имеет следующие характеристики:

- сокращенный набор команд;
- конвейерная обработка;
- небольшое количество машинных тактов для выполнения любой команды;
- использование команд фиксированной длины и фиксированного формата;
- большое количество регистров.

RISC-архитектура используется для рабочих станций и серверов. В Pentium P54C, процессорах P6, Nx586 и других современных процессорах широко используются идеи RISC-архитектуры, стирая различия между CISC и RISC.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что входит в общую структуру ПК?
2. Для чего нужен процессор?
3. Какие основные характеристики процессора?
4. Какие бывают виды регистров?
5. Что относится к запоминающим устройствам?
6. Какое назначение интерфейсов ввода-вывода?
7. Какое назначение шин?
8. Для чего нужен блок питания?
9. Какое назначение системной платы?
10. Какие форм-факторы у корпусов?
11. Что относится к периферийным устройствам?
12. Какое назначение драйвера?
13. Чем различаются архитектуры CISC и RISC?

ПАМЯТЬ

5.1. ВИДЫ ПАМЯТИ И ПРИНЦИП РАБОТЫ

Элементы памяти присутствуют почти во всех модулях ПК. Без этих элементов работа ПК просто невозможна.

В зависимости от сохранности информации в памяти после выключения питания она делится на энергозависимую и энергонезависимую. Энергозависимая память теряет все данные после отключения питания, а энергонезависимая память — оставляет их долгое время без изменений. Энергозависимую память часто называют временной памятью. К временной памяти относится оперативная память.

Оперативную память сокращенно называют ОЗУ (оперативное запоминающее устройство). В литературе и в сообщениях ЭВМ часто используют другое сокращение: RAM (Random Access Memory — память с произвольным доступом).

Оперативная память служит для того, чтобы хранить всю информацию, поступающую в компьютер во время его работы. Любая программа, с которой мы собираемся работать, записывается или, как говорят, «загружается» в оперативную память. В ОЗУ хранятся все данные и результаты вычислений, производимые процессором во время выполнения программы.

Объем оперативной памяти влияет на скорость работы компьютера: чем больше объем, тем быстрее работает компьютер.

Основная задача ОЗУ — предоставлять по требованию процессора необходимую информацию. Это означает, что данные в любой момент времени должны быть доступны для обработки.

Конструктивно оперативная память представляет собой набор микросхем или модулей, содержащих микросхемы. Эти микросхемы или модули могут иметь различные характеристики и, чтобы функционировать правильно, должны быть совместимы с системой, в которую устанавливаются.

Модули ОЗУ просто заменить, установить дополнительные или убрать и тем самым изменить объем оперативной памяти ПК.

Когда говорят о памяти компьютера, обычно подразумевают оперативную память, в которой хранятся активные программы и данные, используемые процессором. Однако иногда термин «память» относится также к внешним запоминающим устройствам.

В зависимости от элементов, из которых строится память, она подразделяется на динамическую и статическую. Запоминающим элементом динамической памяти является конденсатор, а статической — триггер. Запоминающий элемент представляет собой ячейку памяти.

Ячейки памяти организованы в матрицу, состоящую из строк и столбцов. Полный адрес ячейки данных включает два компонента — адрес строки и адрес столбца. Рассмотрим матрицу, состоящую из 32 строк и 32 столбцов, т. е. из 1 024 ячеек (табл. 5.1). Вспомним, что каждая ячейка — это 1 бит, т. е. каждая строка — это слово.

Матрица памяти с логическими элементами, позволяющими записывать и считывать данные из нее и передавать их в процессор, представляет собой микросхему памяти.

Процессор, обращаясь к памяти для чтения и записи информации, указывает адрес строки и адрес столбца, а также подает сигнал на разрешение считывания и записи. Следовательно, должны быть, как минимум, две «дороги»: для адреса и для данных. Этими «дорогами» являются шины: адресная шина и шина данных. Шины состоят из множества проводов (электрических цепей, линий). Процессор, используя адресную шину, должен иметь возможность обращаться ко всем ячейкам памяти. Если в памяти будут адреса, которые невозможно указать по адресной шине, то процессор не сможет их использовать, а это означает, что эти ячейки памяти лишние.

Таблица 5.1

		Столбцы								
		1	2	3	4	...	29	30	31	32
Строки	1									
	2									
	3									
	4									
	...									
	29									
	30									
	31									
	32									

Если шина имеет n линий для адресации, то количество адресуемых ячеек в памяти будет 2^n .

Например, если адресная шина имеет 32 линии, то количество адресуемых ячеек в памяти будет $2^{32} = 4$ Гбайт.

Число линий для адресации называют разрядностью шины или шириной шины.

Из сказанного понятно, что данные, хранящиеся в оперативной памяти, могут располагаться в разных местах памяти независимо от последовательности адресов. Главное, чтобы процессор «знал», по какому адресу нужно обратиться за следующими данными.

5.2. ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Основными характеристиками микросхем памяти являются тип, объем, быстродействие и временная диаграмма.

Типы памяти. В современных компьютерах используются запоминающие устройства трех основных типов:

- постоянное запоминающее устройство — ПЗУ (ROM — Read Only Memory);
- динамическая оперативная память (DRAM — Dynamic Random Access Memory);
- статическая оперативная память (SRAM — Static Random Access Memory).

Постоянное запоминающее устройство. В ROM данные можно только хранить, изменять их нельзя. Именно поэтому такая память используется исключительно для чтения данных. ROM также часто называется энергонезависимой памятью, потому что любые данные, записанные в нее, сохраняются при выключении питания. Поэтому в ROM помещаются команды запуска персонального компьютера, т. е. программное обеспечение, которое загружает систему.

ROM представляет собой часть оперативной памяти, т. е. в ОЗУ часть адресов отдается ROM. Это необходимо для хранения программного обеспечения, которое позволяет загрузить операционную систему.

Динамическая оперативная память. DRAM используется в большинстве систем оперативной памяти современных персональных компьютеров. Основное преимущество памяти этого типа состоит в том, что ее ячейки упакованы очень плотно, т. е.

в небольшую микросхему можно упаковать много бит, а значит, на их основе можно построить память большого объема. Ячейки памяти в микросхеме DRAM — это крошечные конденсаторы, удерживающие заряды.

Если конденсатор заряжен, то в ячейку (бит) записана логическая 1, если разряжен — логический 0. В идеальном конденсаторе заряд может сохраняться неограниченное время. В реальном конденсаторе существует ток утечки, и информация, записанная в динамическую память, со временем будет утрачена, так как конденсаторы запоминающих элементов полностью разрядятся, поэтому память должна периодически восстанавливаться.

Процесс восстановления памяти называется *регенерацией памяти*. Этот процесс имеет огромное значение, поэтому ему нельзя мешать. Это означает, что процессор имеет доступ к данным, находящимся в ОЗУ, только в момент, когда нет процесса регенерации.

Регенерация памяти происходит при выполнении каждой операции чтения или записи. Однако нет гарантии, что при выполнении любой программы произойдет обращение ко всем ячейкам памяти, поэтому имеется специальная схема, которая через определенные промежутки времени (примерно 2 мс) будет осуществлять доступ (для считывания) ко всем ячейкам памяти. При этом схема регенерирует все ячейки динамической памяти.

Регенерация памяти, к сожалению, отнимает время у процессора. В старых компьютерах циклы регенерации могли занимать более 10 % процессорного времени, но в современных системах, работающих на частотах более сотен мегагерц, расходы на регенерацию составляют менее 1 % процессорного времени.

Некоторые системы позволяют изменить параметры регенерации, но увеличение времени между циклами регенерации может привести к тому, что в некоторых ячейках будет потеря данных, а это вызовет сбой памяти. В большинстве случаев надежнее придерживаться рекомендуемой или заданной по умолчанию частоты регенерации.

Оперативная память, используемая в компьютерах, является динамической, поскольку она недорогая. Микросхемы DRAM могут быть плотно упакованы, а это означает, что запоминающее устройство большой емкости может занимать небольшое пространство. К сожалению, память этого типа не отличается высоким быстродействием, обычно она намного «медленнее» процессора. Поэтому существует множество различных типов организации DRAM, позволяющих улучшить эту характеристику.

Статическая оперативная память. SRAM названа так потому, что в отличие от DRAM для сохранения ее содержимого не требуется периодической регенерации, и данные сохраняются до выключения компьютера.

По сравнению с динамической оперативной памятью быстродействие статической оперативной памяти намного выше, но учитывая размеры триггера и конденсатора плотность ее намного ниже, а цена довольно высокая. Все это не позволяет использовать память типа SRAM в качестве оперативной памяти в компьютерах.

Кэш-память. Во избежание значительного увеличения стоимости устанавливается только небольшой объем высокоскоростной памяти SRAM, которая используется в качестве кэш-памяти. Кэш-память непосредственно используется процессором при чтении и записи. Во время операций чтения данные в высокоскоростную кэш-память предварительно записываются из DRAM.

Кэш-память стала применяться с 1986 г., когда появились ПК с процессором 386, работающим на частотах 16 и 20 МГц. Именно в этих компьютерах впервые нашла применение так называемая кэш-память, т. е. высокоскоростной буфер, построенный на микросхемах SRAM, который непосредственно обменивается данными с процессором. Кэш-память часто называют просто «кэш». Контроллер кэш-памяти может предугадывать потребности процессора в данных и предварительно загружать необходимые данные в высокоскоростную кэш-память. Тогда при выдаче процессором адреса памяти данные могут быть переданы из высокоскоростной кэш-памяти, а не из DRAM, быстродействие которой намного ниже.

К сожалению, контроллер кэш-памяти не всегда правильно угадывает в выборе данных для процессора. Эффективность кэш-памяти выражается коэффициентом совпадения. Коэффициент совпадения равен отношению количества удачных обращений в кэш к общему количеству обращений.

Попадание — это событие, состоящее в том, что необходимые процессору данные предварительно считываются в кэш из DRAM; иначе говоря, в случае попадания процессор может считывать данные из кэш-памяти. Неудачным обращением в кэш считается такое, при котором контроллер кэш-памяти не предусмотрел потребности в данных, находящихся по указанному абсолютному адресу. В таком случае необходимые данные не были предварительно считаны в кэш, поэтому процессор должен отыскать их в DRAM, а не в быстродействующей кэш-памяти.

Чтобы ускорить считывание процессором данных из DRAM, в современных персональных компьютерах обычно предусмотрены

три типа кэш-памяти: первого уровня (L1), второго уровня (L2), третьего уровня (L3).

Кэш-память первого уровня также называется встроенной, или внутренней, кэш-памятью; она непосредственно встроена в процессор и фактически является частью микросхемы процессора. Во всех процессорах 486 и выше кэш-память первого уровня интегрирована в микросхему процессора.

Кэш-память второго уровня называется вторичной, или внешней, кэш-памятью; она устанавливается вне микросхемы процессора. Первоначально она устанавливалась на системной плате. В этом случае L2 обычно находится рядом с разъемом процессора (ПК на основе процессоров 386, 486 и Pentium).

В дальнейшем L2 стала являться частью процессора, т. е. это отдельная микросхема, устанавливаемая внутри корпуса процессора (ПК на основе процессоров Pentium Pro, Pentium II/III и Athlon). Сегодня кэш-память второго уровня в некоторых процессорах (Pentium III и Athlon) является частью микросхемы этих процессоров, подобно кэш-памяти первого уровня. Некоторые производители процессоров (Itanium) используют три уровня кэш-памяти.

Кэш-память третьего уровня (L3) отличается от L2. Если данные не обрабатывались или процессор должен обработать срочные данные, то для освобождения кэш-памяти второго уровня данные перемещаются в кэш третьего уровня. Кэш-память третьего уровня находится на той же плате, что и процессор, и обычно состоит из статического ОЗУ в несколько мегабайтов, которое функционирует гораздо быстрее, чем динамическое ОЗУ основной памяти, но медленнее, чем L2. Кэш-память L3 используется, главным образом, в серверных процессорах, например в Intel Xeon MP.

Встречается кэш-память и более высоких уровней (при этом быстродействие памяти каждого последующего уровня меньше каждого предыдущего уровня).

Объем памяти. Мы приводили пример матрицы памяти размером 32×32 . Одна матрица дает возможность считывать и записывать одновременно только один бит данных. Если мы хотим считывать одновременно больше бит данных, то необходимо увеличить количество матриц и линий ввода-вывода, т. е. увеличить ширину адресной шины микросхемы.

Количество адресов на одной матрице называется *глубиной адресного пространства*. Общий объем памяти микросхемы равен произведению разрядности адресной шины этой микросхемы на глубину адресного пространства.

Например: пусть микросхема имеет 8 матриц, каждая из которых имеет 1 Мбайт памяти, тогда общий объем микросхемы равен 8 Мбайт.

Быстродействие. Последовательность всех операций между двумя последовательными операциями чтения и записи называется рабочим циклом, а время, необходимое для чтения и записи, называется временем доступа. В зависимости от времени доступа при чтении на выходе микросхемы с определенной частотой будут появляться данные. Частота выражается в мегагерцах (МГц), а время доступа — в наносекундах (нс). Наносекунда — это одна миллиардная доля секунды. Одна наносекунда — это время, за которое свет преодолевает расстояние около 30 см.

Приведем пример некоторых зависимостей между частотой и временем доступа (табл. 5.2).

Как можно заметить, при увеличении тактовой частоты, продолжительность цикла уменьшается.

Пусть процессор, работающий на частоте 300 МГц, многократно считывает байты данных из памяти DRAM, работающей на частоте 16 МГц. Если время доступа памяти равно 62,5 нс, а длительность

Таблица 5.2

Частота, МГц	Время доступа, нс						
2	500,0	93	10,8	266	3,8	700	1,4
5	200,0	100	10,0	300	3,3	733	1,4
6	166,7	105	9,5	333	3,0	750	1,3
8	125,0	110	9,1	350	2,9	800	1,3
10	100,0	120	8,3	366	2,7	850	1,2
12	83,3	133	7,5	400	2,5	900	1,1
16	62,5	150	6,7	450	2,2	950	1,1
20	50,0	166	6,0	500	2,0	1 000	1,0
25	40,0	180	5,6	533	1,9	1 100	0,9
33	30,3	188	5,3	550	1,8	1 200	0,8
50	20,0	200	5,0	566	1,8	1 700	0,6
66	15,2	208	4,8	600	1,7	2 000	0,5
75	13,3	233	4,3	650	1,5	2 200	0,5
90	11,1	250	4,0	667	1,5	3 400	0,3

цикла процессора — 3,3 нс, то процессор должен находиться в состоянии ожидания приблизительно 19 циклов — до 20-го цикла, т. е. до поступления данных. Таким образом, состояния ожидания замедляют работу процессора настолько, что он вполне может функционировать на частоте 16 МГц.

Разработчики ПК пытаются уменьшить разрыв в быстродействии процессоров и системной памяти, используя разные способы, как конструктивные, так и логические. Это достигается разработкой новых микросхем, внедрением новых технологий и разработкой специальных режимов работы памяти.

Пакетный режим (Burst Mode) — это режим, при котором процессор запрашивает не один байт данных, а целый пакет из четырех слов, расположенных рядом.

Чередование памяти (Interleaving Mode) — это режим, который использует следующие конструктивные особенности построения памяти. Процессоры работают с памятью через шину шириной 32 или 64 бит. Чтобы эта работа осуществлялась, необходимо чтобы каждый разряд шины соединялся с выходом микросхемы. Если микросхема памяти имеет 4 выхода (разряда), то для нормальной работы с 32-разрядной шиной надо взять 8 штук 4-разрядных микросхем памяти, а для 64-разрядной — 16 штук микросхем. Рассмотренные комплекты микросхем объединяются в банки памяти. Если разделим разрядность шины на разрядность микросхемы памяти, то получим количество микросхем в банке памяти. Чередование памяти основано на том, что данные записываются по байту в два банка так, чтобы соседние адреса данных были в разных банках. Теперь, когда в одном банке идет регенерация данных и выборка следующего адреса строки и столбца, процессор берет следующий байт из другого банка.

Проблема этого режима в том, что для использования этого метода необходимо установить идентичные пары банков, а при этом удваивается количество микросхем. Чередование широко использовалось в 32-разрядных запоминающих устройствах для процессора 486, но малоэффективно в случае 64-разрядной памяти в процессоре Pentium.

Разбиение памяти на страницы (Paging Mode) — это такой режим, при котором, как и в предыдущем режиме, адреса данных следуют друг за другом. При этом указывается адрес строки, который далее не меняется в пределах страницы, а изменяется только адрес столбца. Обычно память делится на страницы размером 512 байт и более. Если нужная ячейка памяти находится вне текущей страницы, то система выбирает новую страницу.

Кэширование памяти — это использование кэш-памяти в качестве буфера между процессором и памятью.

В современных компьютерах между процессором и оперативной памятью устанавливают контроллер памяти. В его задачи входят такие функции, как определение типа элементов памяти; организация обмена данными; установка режимов работы памяти; обеспечение работы согласно установленным режимам.

Временная диаграмма. Ранее говорилось, что процессор и память работают с частотой, несоизмеримой друг с другом. Поэтому чтобы уменьшить простои процессора, он берет данные из памяти порциями по 4 блока. При этом на первый блок процессор тратит большее количество тактов, чем на последующие блоки. Количество тактов меняется и от типа памяти.

Временная диаграмма показывает количество тактов на считывание каждого из четырех блоков данных. Она имеет вид:

$$x-y-y-y,$$

где x — количество тактов, потраченных на считывание данных первого блока; y — количество тактов, потраченных на считывание данных каждого следующего блока.

Например, запись $6-3-3-3$ показывает, что на первый блок потрачено 6 тактов, а на остальные — по 3.

5.3. МОДИФИКАЦИИ ПАМЯТИ ТИПА DRAM

Динамическая память в компьютерах, в основном, применяется для оперативной памяти и для памяти видеоадаптера. Для характеристики памяти кроме перечисленных ранее используют понятия «пропускная способность памяти» и «пропускная способность вывода памяти».

Пропускная способность памяти — это объем информации, пересылаемый по системной шине за 1 с между процессором и памятью. Измеряется в Мбайт/с, Гбайт/с.

Пропускная способность вывода памяти — это объем информации, пересылаемый по одной линии системной шины за 1 с между процессором и памятью; в Мбайт/с на 1 контакт, Гбайт/с на 1 контакт.

DRAM включает в себя кроме самой памяти в виде матрицы разные вспомогательные электронные схемы:

- схему выбора адреса строки (RAS — Row address select). Используется для связи со строкой. Команда RAS является началом цикла работы с памятью, поэтому требуется перед каждым циклом. Если в цепи логический ноль, то RAS активен;

- схему выбора адреса столбца (CAS — Column address select). Используется для связи со столбцом и инициализации чтения/записи. Если в цепи логический ноль, то CAS активен;
- схему разрешения записи (WE — Write enable). Сигнал WE задает тип операции: 0 — чтение, 1 — запись;
- усилители сигнала, полученного из ячейки;
- счетчики и регистры, которые следят за регенерацией;
- схему разрешения вывода (OE — Output enable). Регулирует время выдачи данных. 0 — данные готовы к передаче. При записи эта схема не работает.

По реакции на входной информационный сигнал память делится на асинхронную и синхронную.

Если память имеет только информационный вход и начинает свою работу сразу же после появления на нем сигнала, то эта память называется *асинхронной*.

Если память имеет информационный и специальный вход, и после появления сигнала на входе память не начинает работу, а ждет дополнительный сигнал на специальный вход в виде тактирующего сигнала системной шины, то эта память — *синхронная*.

Теперь рассмотрим модификации памяти типа DRAM.

FPM DRAM. FPM DRAM (Fast page mode DRAM) — это асинхронная память, реализующая страничный режим. Быстродействие — 60 или 70 нс. Рабочий цикл — 35 или 40 нс. Лучший вариант временной диаграммы: 6—3—3—3. Появилась при процессоре 80486. Хорошо работает до частоты системной шины, равной 28 МГц.

EDO DRAM. EDO DRAM (Extended Data Out DRAM) — это асинхронная память с расширенным выходом. Быстродействие — 70, 60 и 50 нс. Рабочий цикл — 30, 25 и 20 нс. Лучший вариант временной диаграммы: 5—2—2—2.

EDO DRAM используется в компьютерах на основе Pentium, начиная с 1995 г. Это усовершенствованный тип памяти FPM и ее иногда называют HPM (Hyper Page Mode). Память типа EDO была разработана и запатентована фирмой Micron Technology. Вывод данных на микросхеме в отличие от FPM не выключается, когда контроллер памяти удаляет столбец адреса в начале следующего цикла. Это позволяет совместить (по времени) следующий цикл с предыдущим, экономя приблизительно 10 нс в каждом цикле.

Таким образом, контроллер памяти EDO может начать выполнение новой команды выборки столбца адреса, а данные будут считываться по текущему адресу. Это почти идентично использованию

различных банков для чередования памяти, но, в отличие от чередования, не нужно одновременно устанавливать два идентичных банка памяти в системе.

Благодаря этому быстродействие памяти EDO увеличилось на 22 % при проведении специальных тестов. Однако в фактических испытаниях памяти EDO на эталонных тестах быстродействие всей системы обычно увеличивается примерно на 5%. Хотя такое увеличение может показаться совсем небольшим, главное преимущество EDO состоит в том, что в запоминающих устройствах подобного типа используются те же самые микросхемы динамической оперативной памяти, что и в FPM. И стоимость таких запоминающих устройств равна стоимости памяти FPM. Но при этом EDO обладает более высокой эффективностью, чем FPM.

Оперативная память EDO идеальна для систем с быстродействием шины до 66 МГц. Такие шины в персональных компьютерах использовались до 1997 г. включительно.

BEDO DRAM. BEDO DRAM (Burst EDO DRAM) — это разновидность памяти EDO.

Лучший вариант временной диаграммы: 4—1—1—1.

Это в основном та же память, что и EDO, но с еще более быстрой передачей данных. Отличается от EDO тем, что имеет внутренний генератор адресов. BEDO требуется указывать только первый адрес из четырех, остальные она генерирует сама. Память BEDO в настоящее время не используется и не производится

SDRAM. SDRAM (Synchronous DRAM) — это синхронная память, работа которой синхронизируется с шиной памяти.

SDRAM передает информацию в высокоскоростных пакетах, использующих высокоскоростной синхронизированный интерфейс. SDRAM позволяет избежать использования большинства циклов ожидания, необходимых при работе асинхронной DRAM, поскольку сигналы, по которым работает память такого типа, синхронизированы с тактовым генератором системной платы.

Как и для оперативной памяти EDO, для памяти этого типа требуется поддержка набором микросхем системной логики. Начиная с 1997 г., все наборы микросхем системной логики фирмы Intel полностью поддерживают SDRAM; это самый популярный тип памяти для новых систем. SDRAM хорошо подходит для архитектуры типа Pentium.

Эффективность SDRAM значительно выше по сравнению с оперативной памятью FPM или EDO. Поскольку SDRAM — это тип динамической оперативной памяти, ее начальное время ожидания такое же, как у памяти FPM или EDO, но общее время цикла на-

много короче. Схема синхронизации пакетного доступа SDRAM выглядит так: 5—1—1—1, т.е. четыре операции чтения завершаются всего лишь за восемь циклов системной шины.

Кроме этого, память SDRAM может работать на частоте 100 МГц и выше, что стало новым стандартом для системного быстродействия, начиная с 1998 г. Фактически все новые персональные компьютеры, проданные в 1998 г., имеют память типа SDRAM.

Память SDRAM поставляется в виде модулей и, как правило, ее быстродействие оценивается в мегагерцах, а не в наносекундах. Внутренняя архитектура SDRAM имеет два или более банка. По мере улучшения SDRAM этот вид памяти тоже имеет свои модификации, которые предназначены для работы на разных частотах. Эти модификации определяются соответствующими спецификациями.

Характеристики некоторых модификаций приведены в табл. 5.3.

Хотя быстродействие SDRAM существенно выше, чем у памяти предшествующих типов, стоит она не намного дороже, поэтому ей и удалось так быстро завоевать твердые позиции на рынке PC.

RDRAM. В 1992 г. американская фирма Rambus начала разработку нового типа памяти Rambus DRAM (RDRAM). В 1995 г. фирма начала сотрудничать с корпорацией Intel. С 1999 г. RDRAM используется в высокопроизводительных ПК. Такая память непосредственно поддерживается в наборах микросхем системной логики.

Микросхемы RDRAM увеличивают пропускную способность памяти: в них предусмотрена «удвоенная» (16-разрядная) шина передачи данных, частота увеличена до 800 МГц, а пропускная способность равна 1,6 Гбайт/с. Для увеличения производительности можно использовать двух- и четырехканальные RDRAM, которые позволяют повышать скорость передачи данных до 3,2 или 6,4 Гбайт/с соответственно.

Один канал памяти Rambus может поддерживать до 32 микросхем RDRAM, которые устанавливаются в модули RIMM (Rambus

Таблица 5.3

Спецификация	Частота, МГц	Время доступа, нс	Пропускная способность, Мбайт/с	
			пиковая	средняя
PC66	66	15,2	Нет данных	Нет данных
PC100	100	10	800	Нет данных
PC133	133	7,5	1 000	250

In-Line Memory Modules). Вся работа с памятью организуется между контроллером памяти и отдельной (а не всеми) микросхемой. RDRAM работает быстрее SDRAM приблизительно в три раза.

Для увеличения производительности было предложено еще одно конструктивное решение: передача управляющей информации отделена от передачи данных по шине. Для этого предусмотрены независимые схемы управления, а на адресной шине выделены две группы контактов: для команд выбора строки и столбца и для передачи информации по шине данных шириной 2 байт. Шина памяти работает на частоте 400 МГц; однако данные передаются по фронтам тактового сигнала, т. е. дважды в тактовом импульсе. Правая граница тактового импульса называется *четным* циклом, а левая — *нечетным*. Синхронизация осуществляется с помощью передачи пакетов данных в начале четного цикла. Максимальное время ожидания составляет 2,5 нс.

Контроллер памяти RDRAM с одним каналом Rambus позволяет установить не более трех модулей RIMM. Для портативных систем разрабатывается мобильная версия RIMM, называемая SO-RIMM (Small Outline RIMM).

Rambus не производит ни микросхем RDRAM, ни микросхем RIMM; это делают другие компании. Rambus — это компания, специализирующаяся на разработке микросхем, а не на их производстве. Rambus позволяет другим компаниям использовать ее технологию при производстве устройств и модулей. Лицензию на производство памяти RDRAM получили, по крайней мере, 13 компаний, среди которых Fujitsu Ltd., Hitachi Ltd., Hyundai Electronics Industry Co. Ltd., IBM Microelectronics, LG Semiconductor Co. Ltd., Micron Technology Inc., Mitsubishi Electric Corp., NEC Corp., Oki Electric Industry Co. Ltd., Samsung Electronics Corp., Siemens AG и Toshiba Corp. Все они производят микросхемы RDRAM и модули RIMM.

DDR SDRAM. DDR SDRAM (Double Data Rate SDRAM) — это усовершенствованный стандарт SDRAM, при использовании которого скорость передачи данных удваивается. Это достигается за счет передачи данных дважды за один цикл: первый раз в начале цикла, а второй — в конце. Благодаря этому удваивается скорость передачи, хотя используются те же самые частоты и синхронизирующие сигналы.

Память DDR предлагается выпускающими процессоры компаниями, такими как AMD и Cyrix, и изготовителями наборов микросхем системной логики, такими как VIA Technologies, ALi (Acer Labs,

Inc.) и SiS (Silicon integrated Systems). Эта дешевая память (для производства которой не нужна лицензия) строится на основе микросхем RDRAM.

Фирма Intel в своих новых высокопроизводительных компьютерах, выпускаемых в 1999 г., устанавливает только микросхемы RDRAM, а память DDR — в дешевых компьютерах. Официально стандартизация DDR была предпринята Консорциумом DDR, в который входят такие фирмы, как Fujitsu Ltd., Hitachi Ltd., Hyundai Electronics Industries Co., Mitsubishi Electric Corp., NEC Corp., Samsung Electronics Co., Texas Instruments Inc и Toshiba Corp. В основном память DDR SDRAM используется в системах, оснащенных процессорами фирм AMD и Cyrix.

Память DDR SDRAM выпускается в соответствии с двумя спецификациями — PC200 (100 МГц × 2) и PC266 (133 МГц × 2).

DDR-II SDRAM. В DDR-II по сравнению с DDR увеличен размер выборки с 2 до 4 бит — это главное отличие. Кроме того, изменена схема компоновки и напряжение питания.

SLDRAM. SLDRAM (Synchronous linked DRAM) — память, включающая в себя все прогрессивные технологии, используемые в SDRAM и DDR.

Данные передаются в пакетном режиме по обоим фронтам такта, причем размер пакета может равняться целой странице. Считается, что SLDRAM выгодно использовать при объеме памяти не менее 256 Мбайт. Скорость передачи этой памяти более 1 Гбайт/с при частоте 400 МГц.

ESDRAM. ESDRAM (Enhanced SDRAM) является улучшением SDRAM. Может работать на частотах: 66, 100, 166 МГц. ESDRAM включает в себя SDRAM и кэш-память.

При чтении данных из SDRAM в кэш-память заносится вся строка с нужной ячейкой, и считывание идет из кэш-памяти, а в это время из динамической памяти идет новая выборка или идет регенерация.

Запись данных идет в обход кэш-памяти.

Недостаток ESDRAM заключается в сложности контроллера, а также при произвольной адресации кэш-память работает неэффективно.

Микросхема ESDRAM полностью совместима с PC100 SDRAM.

CDRAM и EDRAM. CDRAM (Cached DRAM) и EDRAM (Enhanced DRAM) — виды памяти, совмещающие DRAM и SRAM, являются улучшенным вариантом ESDRAM. Объем SRAM (кэш-память) в CDRAM и EDRAM значительно меньше DRAM, например, SRAM — 16 Кбайт и DRAM — 4 Мбайт.

5.4. МОДУЛИ ПАМЯТИ

Мы рассмотрели некоторые виды динамической памяти. Эти сложные электронные схемы представлены в виде микросхем, которые помещаются в корпуса, а их линии входа/вывода выводятся за пределы корпуса. Корпуса и выводы имеют разные формы.

Первые микросхемы помещались в DIP-корпуса (Dual-In-Line-Package). У DIP-корпуса выводы (Pins) расположены по бокам.

В дальнейшем стали применять корпуса SOJ (Small Outline J-shaped) и TSOP (Thin Small Outline Package).

SOJ-корпус похож на DIP-корпус, только выводы похожи на букву «J», что позволяет эти выводы не только паять, но и устанавливать в специальные гнезда. TSOP-корпус — плоский. Выводы расположены горизонтально и пригодны только для пайки.

На всех корпусах нанесены логотип производителя микросхемы и маркировка, которая показывает фирму-изготовителя, вид памяти, технологию производства, напряжение питания, разрядность, тип корпуса, время доступа и другие характеристики.

К сожалению, маркировка не имеет стандарта, поэтому понять ее сложно.

С увеличением необходимого объема памяти места на материнской плате, где память устанавливалась, стало не хватать. Решение было найдено в виде размещения памяти на специальных платах. Таким образом, появились модули памяти. Эти модули устанавливаются в специальные разъемы — слоты на материнской плате. После этого замена памяти не представляет труда: нужно просто вытащить модуль из слота и вставить туда другой.

С изменением вида памяти и технологий появлялись и разные модули.

SIP-модуль. На материнских платах с процессором 80386 стали устанавливаться SIP-модули. SIP-модуль — это плата, длиной 8 см и высотой 1,7 см, на ней размещались микросхемы DRAM. Плата имела 30 выводов. Время доступа — 70 нс.

SIMM-модуль. Модули SIMM (Single In-Line Memory Module) и DIMM (Dual In-Line Memory Module) представляют собой небольшие платы, которые устанавливаются в специальные разъемы на системной плате или плате памяти. Отдельные микросхемы так припаяны к плате модуля SIMM или DIMM, что выпаять и заменить их практически невозможно. При появлении неисправности приходится заменять весь модуль. По существу, модули SIMM и DIMM можно считать одной большой микросхемой.

При записи данных в память вычисляется контрольная сумма, которая сохраняется в памяти вместе с данными. При чтении снова вычисляется контрольная сумма и сравнивается с сохраненной. Если они не совпадают, то выдается сообщение об ошибке. Этот способ контроля сохранности данных называется *контролем четности*.

Существует метод не только контроля, но и исправления ошибки. Этот метод называется ECC (Error Checking and Correction).

В компьютерах применяются в основном два типа модулей SIMM: 30-контактные и 72-контактные.

Микросхемы в модулях SIMM могут устанавливаться как на одной, так и на обеих сторонах платы. Использование 30-контактных модулей неэффективно, поскольку для заполнения одного банка памяти новых 64-разрядных систем требуется восемь таких модулей. Контакты нумеруются слева направо и располагаются с обеих сторон платы модуля.

Учитывая емкость модулей SIMM, можно сказать, что сделаны они весьма компактно. Емкости модулей могут быть различными: 8, 16, 32, 128 Мбайт и выше.

Модули с разной емкостью могут иметь различное быстродействие. Для микросхем динамической памяти (DRAM), устанавливаемых в модулях SIMM, оно варьируется от 50 до 120 нс. В одном компьютере можно устанавливать модули SIMM с разным быстродействием, но, конечно, не ниже минимально необходимого значения. Поскольку быстродействие модулей не очень сказывается на их стоимости, лучше установить более быстродействующие модули SIMM, чем требует ваш компьютер. Они могут пригодиться в будущем при его модернизации.

На SIMM-модулях может быть память типа: DRAM, FPM DRAM, EDO DRAM.

При установке SIMM-модуля в слот необходимо внимательно осмотреть модуль и слот. Ориентация модуля SIMM определяется вырезом, расположенным только с одной стороны модуля. В слоте есть выступ, который должен совпасть с вырезом на одной стороне SIMM. Благодаря выступу установить модуль SIMM «наоборот» можно только в случае повреждения слота.

DIMM-модуль. В 1997 г. на смену SIMM-модулям пришли DIMM-модули. Большинство модулей DIMM представляет собой память типа SDRAM. Это означает, что они передают данные в очень высокоскоростных пакетах, используя синхронизированный интерфейс. Память SDRAM поддерживает тактовую частоту шины до 133 МГц и выше.

Имеется несколько видов DIMM-модулей. Наиболее распространен 168-контактный 64-разрядный DIMM-модуль. У него с каждой стороны 84 электрически независимых контакта.

DIMM-модули, работающие на частоте более 66 МГц, обязательно должны иметь SPD (Serial Presence Detect) — микросхему энергонезависимой памяти EEPROM. Без SPD некоторые материнские платы работать не будут.

На некоторые DIMM-модули устанавливается специальная микросхема (буфер). DIMM-модули с буфером и без буфера почти всегда несовместимы.

Для ноутбуков разработан DIMM-модуль малого размера: SO DIMM-модуль (Small Outline DIMM). Распространены 72- и 144-контактные SO DIMM-модули.

DIMM-модуль имеет по краю ключи-вырезы, смещенные от центра таким образом, чтобы модуль мог быть вставлен в слот только в одном направлении. Выталкиватель блокирует DIMM-модуль, когда он полностью вставлен. Некоторые слоты DIMM имеют выталкиватели на обоих концах. При установке модулей нужно соблюдать осторожность, чтобы не вдавливать модуль в слот. Если модуль не проскальзывает легко в слот и затем не фиксируется на своем месте, значит, он неправильно ориентирован или не выровнен. Если к модулю приложить значительное усилие, можно сломать его или слот.

Все разновидности DIMM-модулей и слоты под них различаются ключами. Это предупреждает вставку модуля DIMM неподходящего типа в слот.

Прежде чем устанавливать микросхемы или модули памяти, нужно отключить питание системы.

Модули PC100 и PC133 DIMM. Спецификация PC100 распространяется не только на память, но и на модули. Спецификация Intel для PC100 SDRAM вступила в действие в феврале 1998 г.

В ней в отличие от выше рассмотренных DIMM-модулей строго оговариваются определенные требования к модулю. Укажем некоторые из них:

- печатная плата должна быть шестислойной;
- питание занимает отдельный слой;
- количество микросхем не более 24;
- каждый модуль должен иметь микросхему SPD;
- строго определена ширина и зазоры между проводниками.

На микросхемах должна быть нанесена маркировка типа PC100-ABC-DEF, где буквами обозначены следующие параметры:

- А — минимальное количество циклов тактового сигнала с момента запроса данных до их выхода; обозначается CL;
- В — минимальная задержка между RAS и CAS; обозначается t_{rcd} ;
- С — минимальное время в циклах тактовой частоты; обозначается t_{rp} ;
- D — максимальное время доступа; обозначается t_{acc} ;
- E — спецификация команд SPD; может отсутствовать;
- F — запасной параметр; обычно равен 0.

Оптимальные параметры, приведенные в спецификации, приведены в табл. 5.4.

Имеется два вида модулей PC100 DIMM: без буфера и с буфером.

Модули без буфера — PC100 SDRAM Unbuffered DIMM — выпускаются как в 64-разрядном исполнении, так и в 72-разрядном (с использованием функции ECC), и их максимальная емкость составляет 512 Мб.

Модули с буфером — PC100 SDRAM Registered DIMM — выпускаются только в 72-разрядном исполнении, и их емкость достигает 1 024 Мбайт и отличаются от PC100 SDRAM Unbuffered DIMM увеличенным размером печатной платы, а также наличием специальных микросхем (Registers) на модуле. Регистры обеспечивают страничную организацию памяти. Этот модуль называют RDIMM-модуль.

В 1999 г. выпущена спецификация PC133 SDRAM DIMM. В ней указано, что память будет совместима с нынешними технологиями, дешевле стоить, хотя и не сможет работать на частотах выше 133 МГц. Память PC133 — это лучшие образцы памяти стандарта PC100, разогнанные на 133 МГц. Так появились процессоры Pentium III с

Таблица 5.4

Тактовая частота, МГц	CL	t_{rcd} , нс	t_{rp} , нс	t_{acc} , нс
66	3	2	3	8
	2	2	3	8
	2	2	2	7
100	3	3	3	8
	3	2	2	7
	3	2	3	8
	2	2	2	7

добавлением «В», означающим, что он рассчитан на частоту системной шины 133 МГц.

Спецификация PC133 почти ничем не отличается от PC100. Пиковая пропускная способность PC133 SDRAM приблизительно равна 1 Гбайт/с, а PC100 SDRAM — приблизительно 800 Мбайт/с. Память PC133 может применяться в графических станциях.

Модуль SDRAM PC133 полностью совместим по контактам и конструктивному исполнению модулю SDRAM PC100, но построен на базе чипов со временем доступа не более 7,5 нс.

Модуль VCM SDRAM. В конце 1997 г. японская корпорация NEC представила DIMM-модули новой архитектуры. Эти модули называются VCM (Virtual Channel Module). VCM работают с тактовой частотой 100 и 133 МГц, имеют 168 контактов и устанавливаются в обычные DIMM-слоты, если работу этих модулей поддерживает материнская плата.

Задача VCM состоит в том, чтобы обеспечить одновременное обращение к памяти нескольких устройств и программ. Для этого выделяется 16 независимых каналов памяти, и каждая программа и устройства обращаются к памяти по своему каналу. Причем обмен между каналом и памятью происходит блоками по 1 024 бит.

По данным NEC увеличение эффективности может достичь до 90 %, а вообще по тестам VCM133 SDRAM превосходит PC133 на 10—30 %: это и уменьшившиеся задержки, и более высокая пропускная способность, и уменьшение энергопотребления.

VCM выпускаются, кроме NEC, фирмами Hyundai, Siemens и Micron.

DDR-модуль. DDR (Double Data Rate) — следующее поколение существующей SDRAM. DDR основана на тех же самых принципах, что и SDRAM, однако включает некоторые усовершенствования. Количество контактов — 184. Изменилось и расположение ключа, т. е. DDR-модуль нельзя установить в обычный DIMM-слот.

В DDR SDRAM используется технология передачи данных одновременно по двум фронтам сигнала, когда за один такт передаются сразу два пакета данных. В случае с используемой сегодня шиной 64 бит — это два 8-байтных пакета, 16 байт за такт.

Цена мало отличается от обычной памяти 133 МГц, так как технология, оборудование и энергопотребление аналогичны таковым SDRAM, а площадь чипа отличается лишь на несколько процентов.

Изменение произошло в названии: раньше в название входила тактовая частота шины памяти, то для DDR избрали систему, которая позволила получить максимальную цифру в названии: пиковая

пропускная способность. Получилось PC1600 для 100 МГц и PC2100 для 133 МГц чипов DDR SGRAM.

Первые чипы DDR использовали для видеокарт.

RIMM-модуль. RIMM-модуль (Rambus In-Line Memory Module) отличается от DIMM-модуля количеством контактов, их расположением и наличием двухстороннего металлического экрана для защиты от разного рода наводок. В настоящее время доступны модули емкостью 32, 64, 128, 256 Мбайт и более. Каждый модуль RIMM имеет 184 позолоченных контакта, разделенных на две группы по 92 контакта на каждой стороне модуля.

Модули RIMM имеют посередине два ключа, которые, с одной стороны, предотвращают неправильную установку в слот, а с другой — указывают рабочее напряжение. В настоящее время практически все модули RIMM имеют рабочее напряжение 2,5 В.

В каждом модуле RIMM устанавливается микросхема SPD. В ней хранится информация о размере и типе RIMM, включающая более подробные сведения для контроллера памяти. Контроллер считывает эту информацию и конфигурирует с ее помощью установленную память. Каждый новый модуль RIMM необходимо подключать непосредственно за последним установленным. В каждый пустой слот следует установить модуль согласования CRIMM (Continuity RIMM).

В RIMM-модуле могут быть использованы следующие виды памяти: RDRAM, SDRAM и EDO DRAM со специальным конвертером.

Процесс установки модулей RIMM аналогичен процессу установки DIMM.

DDR II-модуль. Модули DDR II имеют 240 контактов и несколько смещенную прорезь, что не позволяет случайно установить память DDR II в слот DDR.

Кроме внешних отличий, память DDR II имеет ряд архитектурных особенностей:

- память DDR II является логичным расширением памяти DDR;
- первые модули DDR II 400 работают на 667 МГц (самые быстрые модули DDR работают на 550 МГц);
- четырехбитная предвыборка, позволяющая произвести четыре процедуры записи и чтения за один тактовый цикл;
- совместимость с обычной DDR памятью (системные платы имеют поддержку обоих типов памяти);
- DDR II требует меньшего рабочего напряжения (1,8 В вместо 2,5 В в DDR), что положительно сказалось на общем тепловыделении модулей.

5.5. ЛОГИЧЕСКОЕ РАСПРЕДЕЛЕНИЕ ПАМЯТИ

При работе с памятью процессор использует три режима.

Реальный режим (Real Mode) — это режим работы с физической памятью.

Защищенный режим (Protected Mode) — это режим работы с физической и виртуальной памятью. Процессор работает с памятью на винчестере, используя виртуальные адреса.

Виртуальный режим — режим, при котором процессор обеспечивает многопользовательский режим. Каждый пользователь, одновременно с другими, может использовать ПК даже со своей, отличной от других, операционной системой.

Виртуальная память и организация защиты памяти. В любой момент времени компьютер выполняет множество процессов или задач, каждая из которых располагает своим адресным пространством.

Чтобы обеспечить эту возможность, разработана концепция виртуальной памяти.

Виртуальная память обеспечивает следующие задачи:

- делит физическую память на блоки и распределяет их между различными задачами;
- обеспечивает некоторую схему защиты, которая ограничивает задачу теми блоками, которые ей принадлежат;
- сокращает время начального запуска программы на процессоре;
- организует вычисления задач очень большого объема, используя внешнюю память;
- упрощает загрузку программ.

Виртуальную память можно разделить на два класса:

- страничная память — с фиксированным размером блоков;
- сегментная память — с переменным размером блоков.

Страничная память. При страничной организации основная и внешняя память делятся на блоки (страницы) фиксированной длины. Каждому пользователю предоставляется некоторая часть адресного пространства, которая может превышать основную память компьютера и которая ограничена только возможностями адресации, заложенными в системе команд. Эта часть адресного пространства называется виртуальной памятью пользователя. Каж-

дое слово в виртуальной памяти пользователя определяется виртуальным адресом: номер страницы плюс номер слова (или байта) внутри страницы.

Для указания соответствия между виртуальными страницами и страницами основной памяти операционная система должна сформировать таблицу страниц для каждой программы и поместить эту таблицу в основной памяти машины. При этом каждой странице программы, независимо от того находится ли она в основной памяти или нет, ставится в соответствие некоторый элемент из таблицы страниц. Каждый такой элемент содержит номер физической страницы основной памяти и специальный индикатор. Единичное состояние этого индикатора свидетельствует о наличии этой страницы в основной памяти. Нулевое состояние индикатора означает отсутствие страницы в оперативной памяти.

Для увеличения эффективности такого типа схем в процессорах используется специальная полностью ассоциативная кэш-память, которая также называется буфером преобразования адресов (TLB — translation-lookaside buffer). Хотя наличие TLB не меняет принципа построения схемы страничной организации, с точки зрения защиты памяти, необходимо предусмотреть возможность очистки его при переключении с одной программы на другую.

Сегментированная память. В первых ПК объем оперативной памяти был равен 2^{16} байт. Чтобы можно было обращаться ко всем ячейкам памяти, необходимо было иметь 16-битные адреса. Учитывая, что любую шестнадцатеричную цифру (от 0 до F) можно выразить, используя 4 бит (от 0000 до 1111), 16-битный адрес можно отобразить четырьмя шестнадцатеричными цифрами.

В дальнейшем оперативная память возросла до 2^{20} байт и больше, но 16-битные адреса используются по-прежнему для преемственности. Для этого вся память разбивается на сегменты по 64 Кбайт (2^{16}), и обращение к ячейкам делается по двум адресам: номеру сегмента и адресу ячейки в сегменте.

Номер сегмента называется *базой*, а адрес ячейки в сегменте — *смещением*. Эта пара адресов называется *адресной парой* и записывается как $S : D$, где S — база; D — смещение. S помещается в сегментный регистр. Сегментных регистров только четыре. Каждый сегментный регистр имеет название: CS, DS, SS и ES. Длина каждого из них равна 16 разрядам, которыми 20-битный адрес не указать. Для указания 20-битного адреса нужно 5 шестнадцатеричных цифр, поэтому в регистр помещается начальный адрес сегмента объемом в 64 Кбайт (16 разрядов), а процессор при вычислении адреса автоматически добавляет к 16 разрядам еще 4 разряда, равными 0 (0000).

Например, дана адресная пара — 1004 : 0563. Полный адрес будет равен: 10040_{16} плюс 0563_{16} равно $105A3_{16}$.

Для шестнадцатеричных чисел вместо нижнего индекса 16 пишут букву h, тогда приведенный пример запишем так: $10040h$ плюс $0563h$ равно $105A3h$.

При написании команд следует учитывать, что каждый сегментный регистр кроме ES по умолчанию указывает на определенный сегмент, поэтому в командах можно указывать только смещение в эти сегментах.

Кроме указанного сегментирования память делится на логические области. Деление на логические области зависит от операционной системы и от архитектуры ПК. Рассмотрим пять важнейших логических областей:

- стандартная оперативная память (Conventional Memory);
- UMA (Upper Memory Area);
- EMS (Expanded Memory Specification);
- HMA (High Memory Area);
- XMS (Extended Memory Specification).

Стандартная оперативная память. Занимает 640 Кбайт. Начинается от адреса 0000 : 0000 и продолжается до адреса A000 : 0000. В ней размещается большая часть прикладных программ и данных. Эта область доступна программам в реальном режиме.

Стандартная оперативная память делится на четыре части:

- таблица векторов прерываний — 1 Кбайт. Состоит из 256 адресов сервисных программ, обслуживающих операционную систему и работу ПК;
- область данных BIOS — 768 байт. В ней размещены буфер клавиатуры и другая внутренняя информация по ПК;
- область для операционной системы;
- основная область памяти.

UMA. UMA — верхняя память. Занимает 384 Кбайт.

Карты расширения, в том числе и видеокарты, называют адаптерами, поэтому эту область иногда называют сегментом адаптера. Диапазон памяти адреса от A0000h до FFFFFh. В ней выделяются следующие основные области:

- видеопамять;
- ROM BIOS;
- модули памяти, расположенные на адаптерах, установленных в ПК;
- свободные области, которые называются UMB (Upper Memory Block).

Видеокарта, установленная в ПК, использует часть памяти для вывода графики или текстовой информации на дисплей. Видеокарта может иметь память объемом 4 Мбайт, 8 Мбайт или более, но эта память используется набором микросхем на видеокарте и непосредственно процессору недоступна, кроме отдельных режимов, когда процессор может непосредственно обращаться к видеопамяти объемом до 128 Кбайт в диапазоне адресов A0000h — C0000h.

Все современные видеокарты имеют BIOS, расположенную на плате, обычно в пределах адресов от C0000 до C8000h. Эта часть пространства памяти зарезервирована для базовой системы ввода-вывода видеокарты. Чем выше разрешающая способность и глубина цвета видеокарты, тем большее количество системной памяти использует видеокарта, но эта дополнительная память (свыше 128 Кбайт) обычно не доступна процессору. Система просто сообщает видеокарте, что должно быть отображено, а он генерирует изображение, помещая данные непосредственно в видеопамять на плате.

На большинстве видеокарт устанавливается дополнительная микросхема RAM для хранения выводимой информации и ускорения регенерации экрана.

При стандартном распределении памяти для хранения выводимой на монитор информации резервируется область в 128 Кбайт. Эта зарезервированная видеопамять располагается в сегментах A000 и B000. Для BIOS видеокарта использует дополнительный фрагмент верхней памяти в сегменте C000.

Адреса UMA используются также для размещения BIOS многих контроллеров жесткого диска. Объемы памяти и диапазоны адресов, которые обычно используются для BIOS адаптеров жесткого диска, приведены в табл. 5.5.

Платы сетевых адаптеров также могут использовать область верхней памяти в сегментах C000 и D000. Размер и начальный адрес используемой памяти зависят от типа сетевой платы и ее изготовителя. Для некоторых из этих плат память вообще не нужна.

Последние 128 Кбайт зарезервированной памяти используются для системной BIOS, которая записана в микросхемах ROM. Про-

Таблица 5.5

Тип адаптера	Размер BIOS, Кбайт	Диапазон адресов BIOS
Большинство контроллеров EIDE	16	C8000 — CBFFF
Некоторые контроллеры SCSI	16	C8000 — CBFFF или DC000 — DFFFF

граммы BIOS управляют компьютером в процессе загрузки, а во время обычной работы служат драйверами компонентов системы. Поскольку эти программы должны быть доступны сразу после включения компьютера, их нельзя загружать с диска. К ним относятся:

- POST— процедуры, используемые для проверки системной платы, контроллеров дисковых накопителей, видеоадаптеров, клавиатуры и других компонентов компьютера. Тест POST значительно облегчает поиск неисправностей в системе;
- системный загрузчик, инициирующий поиск операционной системы на гибком или жестком диске. Если операционная система найдена, то она загружается в память и ей передается управление компьютером.

BIOS представляет собой программный интерфейс, или главную управляющую программу, для всех аппаратных средств компьютера. С помощью BIOS выполняемая программа может получить доступ к любому устройству компьютера, вызывая при этом стандартный программный модуль BIOS, не обращая непосредственно к самому устройству.

Программа CMOS Setup используется при конфигурации системы. Она обычно активизируется нажатием определенной клавиши (или комбинации клавиш) при начальной загрузке. Эта программа устанавливает основные параметры конфигурации системы и возможности базовой системы ввода-вывода, системной платы и набора микросхем системной логики, средств защиты (пароли), а в некоторых случаях выполняет простейшие программы диагностики. Не всегда программа CMOS Setup хранится в ROM; в некоторых компьютерах она загружается с гибкого или жесткого диска.

Отметим, что в стандартном компьютере область BIOS занимает только сегмент F000 (64 Кбайт). В большинстве случаев сегмент E000 полностью свободен, и его можно использовать в качестве блока верхней памяти.

EMS. В UMA имеется много участков памяти, которые не идентифицируются системой. EMS позволяет использовать эти участки. Для этого существует специальный драйвер EMM386.EXE, входящий в стандартные поставки DOS и Windows.

HMA. Первый блок величиной 64 Кбайт выше границы 1 Мбайт. Доступна при использовании драйвера: HIMEM.SYS.

XMS. Память выше 100000h — Extended Memory — дополнительная или расширенная память, непосредственно доступна только в защищенном режиме.

Поддерживается драйвером HIMEM.SYS, поверх которого может быть загружен и драйвер EMM386.

5.6. МОДИФИКАЦИИ ПАМЯТИ ТИПА SRAM

SRAM — память, идентичная DRAM, за исключением того, что SRAM не нуждается в регенерации памяти.

SRAM обеспечивает значительное повышение быстродействия ПК, однако при этом существенно меняется стоимость ПК, поскольку стоимость микросхем SRAM намного выше стоимости DRAM. Время доступа к SRAM — от 10 до 15 нс. Поэтому элементы SRAM устанавливаются в устройства для выполнения специальных задач (кэш-память, BIOS).

Как и DRAM, элементы SRAM чаще всего являются энергозависимой памятью. Для того чтобы данные оставались неизменными, должно быть обеспечено гарантированное питание от аккумулятора. При этом ток, потребляемый элементами SRAM, настолько мал, что содержимое памяти (при наличии аккумулятора) остается неизменным около двух лет, даже если компьютер в течение этого времени ни разу не включался.

Существуют следующие разновидности статической памяти:

- A SRAM (Asynchronous SRAM);
- SB SRAM (Synchronous Burst SRAM);
- PB SRAM (Pipelined Burst SRAM).

Микросхема типа A SRAM имеет простейший асинхронный интерфейс, подобный интерфейсу DRAM, включающий шины адреса, данных и управления. До недавнего времени микросхемы этого типа были стандартом для статической памяти. Время доступа у подобных микросхем составляет от 10 до 20 нс. Это позволяет CPU читать данные в пакетном режиме без тактов ожидания (2—1—1—1) лишь на тактовой частоте системной шины до 33 МГц. На более высоких частотах временная диаграмма выглядит так: 3—2—2—2.

SB SRAM обеспечивает временную диаграмму 2—1—1—1 на частотах работы системной платы не более 66 МГц и имеет время доступа от 8 до 12 нс. Этот тип статической памяти лучше всего подходит для выполнения пакетных операций и синхронизирован с системной шиной. На частотах более 66 МГц временная диаграмма будет 3—2—2—2.

PB SRAM — представляет собой усовершенствованную SB SRAM. Конвейерная архитектура позволяет PB SRAM быть самой быстрой кэш-памятью на частотах более 75 МГц. Память этого типа обеспечивает временную диаграмму 3—1—1—1 на частотах до 133 МГц. Время доступа составляет до 8 нс.

5.7. ЭНЕРГОНЕЗАВИСИМАЯ ПАМЯТЬ

Энергонезависимая память обозначается NVRAM (None Volatile). NVRAM используется для долговременного хранения данных, которые ни при каких обстоятельствах не должны быть утеряны. Элементы NVRAM не нуждаются в электропитании и сохраняют данные в течение длительного времени. NVRAM используется для хранения кода BIOS-компьютера, BIOS-карт расширения, конфигурации периферийных устройств, скэн-кодов клавиатуры и др.

Существует несколько типов энергонезависимой памяти. Они различаются по способу перезаписи информации и применяются в разных областях. Рассмотрим некоторые из них:

- ROM (Read Only Memory);
- PROM (Programmable Read Only Memory);
- EPROM (Erasable Programmable Read Only Memory);
- EEPROM (Electrically Erasable Programmable Read Only Memory);
- Flash EEPROM (Flash Memory);
- FRAM (Ferroelectric RAM);
- MRAM (Magnetic RAM).

Микросхемы ROM в настоящее время практически не применяются, поскольку не позволяют изменять записанную в них информацию. Программирование этих микросхем осуществляется на этапе их разработки. При изменении кода необходимо было разрабатывать новую микросхему.

Микросхемы PROM нашли более широкое применение. Эти микросхемы программируются специальными программаторами однократно после изготовления. Кроме того, микросхемы PROM практически не чувствительны к электромагнитным полям.

Микросхемы EPROM до недавнего времени были самыми распространенными. Эти микросхемы могут быть многократно перепрограммируемы, что можно делать с помощью специального программатора, подключаемого к ПК через COM- или LPT-порт.

Стирание записанной информации осуществляется путем применения ультрафиолетового излучения через специальное окно в корпусе микросхемы. Некоторые микросхемы не имеют окна; стирание информации в них происходит с помощью рентгеновского излучения. Под воздействием излучения вся информация стирается одновременно в течение нескольких минут. Запись может производиться побайтно в любую ячейку микросхемы с помощью

электрических сигналов. После записи окно заклеивается для защиты записанной информации. Микросхемы EPROM также применяются в качестве знакогенератора принтера.

Микросхема EEPROM стирается с помощью электрического сигнала. Flash EEPROM может быть перезаписана без помощи специального программатора, а непосредственно в PC. Основные ее преимущества по сравнению с EEPROM — малое время доступа и малая длительность процесса стирания информации.

Большинство микросхем BIOS относятся к типу Flash EEPROM. Для установки новой версии BIOS необходима специальная программа (прошивальщик), которая, как правило, поставляется вместе с материнской платой, и файл с новой системой BIOS.

В настоящее время микросхемы флэш-памяти выпускают практически все крупные фирмы-производители микросхем памяти. Флэш-память широко используется не только в PC, но и в сотовых телефонах, сетевом оборудовании, принтерах, факсах и т. д.

Несмотря на неисчерпанные возможности совершенствования флэш-памяти, многие аналитики склонны считать, что на рынке портативных устройств ее вскоре сможет потеснить память нового типа — FRAM. Микросхемы FRAM, в отличие от традиционной кремниевой технологии производства элементов памяти, используют сегнетоэлектрическую пленку на основе сплавов оксидов металлов (титана, циркония, свинца и т. п.). FRAM включает в себя лучшие характеристики динамической DRAM (возможность многократной перезаписи), статической SRAM (высокая скорость) и памяти ROM (энергонезависимость). Комбинация этих свойств позволяет создать идеальное запоминающее устройство — быструю память, которая не теряет данные.

Некоторые показатели для рассмотренных типов памяти приведены в табл. 5.6.

MRAM — это новое поколение энергонезависимой магнитной памяти. Основа запоминающей ячейки микросхемы — многослойный магнитный вентиль в виде полупроводникового кристалла. Цикл чтения и записи для MRAM не превышает 6 нс.

Таблица 5.6

Показатель	EEPROM	Flash	FRAM
Время записи/программирования, нс	10 000	100	100
Напряжение питания, В	12—15	10—12	3
Время доступа при чтении, нс	50	35—200	100
Время стирания всей информации, с	300	1—2	

5.8. ИЕРАРХИЯ ПАМЯТИ

Организация оперативной памяти в компьютере имеет многоуровневую структуру. Виды памяти более высокого уровня имеют меньший объем, но большую скорость доступа:

- уровень 1 — регистры;
- уровень 2 — кэш-память первого уровня L1;
- уровень 3 — кэш-память второго уровня L2;
- уровень 4 — оперативная память;
- уровень 5 — внешняя память.

В основе реализации иерархии памяти современных компьютеров лежат два принципа:

- принцип локальности обращений, т. е. программы выполняют обращения к своим командам и данным в некоторой ограниченной части адресного пространства;
- соотношение стоимость/производительность.

Несмотря на множество уровней, в каждый момент времени работа идет только с двумя близлежащими уровнями. Минимальная единица информации в двухуровневой иерархии называется блоком. Размер блока может быть либо фиксированным, либо переменным. Если этот размер зафиксирован, то объем памяти кратен размеру блока.

При обращении к более высокому уровню возможны попадания и промахи. Попадание — это обращение к объекту в памяти, который найден на более высоком уровне, в то время как промах означает, что он не найден на этом уровне. Доля попаданий (коэффициент попаданий) есть доля обращений, найденных на более высоком уровне. Иногда она представляется процентами. Доля промахов есть доля обращений, которые не найдены на более высоком уровне. Частота попаданий и промахов является важной характеристикой памяти. Время обращения при попадании — это время обращения к более высокому уровню иерархии, которое включает в себя и время, необходимое для определения того, является ли обращение попаданием или промахом.

Потери на промах включают в себя:

- время для замещения блока в более высоком уровне на блок из более низкого уровня;
- время для пересылки этого блока в требуемое устройство.

При этом используются следующие понятия:

- время доступа — время обращения к первому слову блока;
- время пересылки — дополнительное время для пересылки оставшихся слов блока.

5.9. ЗАЩИТА ПАМЯТИ

Мы говорили о разбиении памяти на блоки (страницы и сегменты). При работе программ возможны случаи, когда программа начнет помещать данные в блок, который уже содержит какие-либо данные (программы, рисунки и т. д.). Тем самым нарушается сохранность информации в памяти, поэтому необходима защита данных. В основном защиту обеспечивает операционная система. В ПК имеются следующие виды защиты памяти: защита при управлении памятью и защита по привилегиям.

Защита при управлении памятью осуществляет следующие проверки:

- выход адреса за пределы блока памяти;
- права доступа к блоку памяти на запись или только на чтение;
- функциональное назначение блока памяти.

Проверка выхода адреса за пределы блока памяти осуществляется методом граничных регистров. Метод граничных регистров предполагает установку операционной системой начального адреса блока и длины блока (или конечный адрес) памяти. При попытке обращения по адресу, превышающему длину блока памяти, вырабатывается сигнал нарушения защиты памяти.

Права доступа к блоку на запись или только на чтение решают вопрос о несанкционированной корректировке информации.

Проверка функционального назначения блока памяти приводит к некоторому отходу от принципов фон Неймана (любая информация, находящаяся в памяти, функционально не разделяется на программу и данные). При этой проверке определяются операции, которые можно проводить над информацией, находящейся в блоке памяти. Если в блоке содержатся данные для обработки, то к ним возможно обращение, как на запись, так и на чтение информации. К блоку, содержащему программу, можно обращаться только на исполнение. Любое обращение на запись или чтение данных из этого блока будет воспринято как ошибочное.

При разграничении прав доступа к той или иной информации используется защита по привилегиям.

Защита по привилегиям предполагает присваивание определенных идентификаторов (ключей) различным объектам (программам, блокам памяти и т.д.), которые должны быть распознаны процессором. Этот идентификатор называется уровнем привилегий. Процессор постоянно контролирует, имеет ли текущая программа достаточные привилегии, чтобы выполнять следующие операции:

- выполнять некоторые команды;
- выполнять команды ввода-вывода на том или ином внешнем устройстве;
- обращаться к данным других программ;
- вызывать другие программы.

Количество уровней в процессоре зависит от вида операционной системы. Так, ОС UNIX содержит два основных уровня: супервизор (уровень 0) и пользователь (уровни 1, 2, 3), а OS/2 поддерживает три уровня (0, 1, 2). Наиболее привилегированными являются программы на уровне 0. Как правило, операционная система содержит следующие уровни привилегий:

- уровень 0 — ядро ОС, обеспечивающее инициализацию работы, управление доступом к памяти, защиту и ряд других жизненно важных функций, нарушение которых полностью выводит из строя процессор;
- уровень 1 — основная часть программ ОС (утилиты);
- уровень 2 — служебные программы ОС (драйверы, СУБД и др.);
- уровень 3 — прикладные программы пользователя.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какие бывают типы памяти?
2. В чем отличие динамической памяти от статической памяти?
3. Что такое кэш-память?
4. Что означает временная диаграмма памяти?
5. Какие существуют модификации памяти типа DRAM?
6. Какие существуют модули памяти?
7. Что такое флэш-память?
8. Как организована виртуальная память?
9. Как организована страничная память?
10. В чем заключается сегментирование памяти?
11. Что относится к стандартной оперативной памяти?
12. Какие существуют модификации памяти типа SRAM?
13. Что такое энергонезависимая память?
14. В чем заключается иерархия памяти?

ЦЕНТРАЛЬНЫЙ ПРОЦЕССОР

6.1. ЗАКОНЫ МУРА

Директор исследовательского отдела Fairchild Semiconductor Гордон Мур опубликовал 19 апреля 1965 г. в юбилейном выпуске журнала «Electronics» статью, посвященную прогрессу микроэлектроники за эти годы. В этой работе он выдвинул тезис: «Наиболее выгодное число компонентов схемы на одном кристалле удваивается каждый год».

В этом тезисе указываются не технологические возможности, а экономические. Что под этим подразумевается?

Рассмотрим схему процесса производства интегральных схем:

- кремниевый цилиндр распиливается на отдельные круглые дольки — «подложки»;
- на каждой подложке с помощью масок формируется множество одинаковых схем;
- схемы проверяются специальным тестером;
- подложка распиливается на отдельные чипы;
- бракованные чипы удаляются;
- исправные чипы упаковываются в отдельные корпуса.

Количество исправных чипов составляет от 20 до 80 %. Итак, в процессе производства важны следующие показатели: размер «подложки», количество компонентов, из которых состоит схема (транзисторы, конденсаторы и перемычки между ними), расстояние между компонентами.

Если использовать малое количество компонентов, то расходы на их упаковку в отдельные корпуса и их последующую сборку будут чрезмерно большими; если же создавать слишком большие схемы, то это приведет к увеличению брака. Поэтому существует некоторое оптимальное количество компонентов, которые выгодно размещать на одном кристалле.

Мур начертил два графика зависимости цены производства интегральных схем от количества транзисторов на ней — для 1962 и 1965 гг. На основе этих двух кривых Мур высказал предположение, ставшее позднее законом Мура. При этом в своей статье Мур указывает, что установленная им тенденция продолжит свое существование еще на протяжении десяти лет.

В 1975 г. вышла вторая статья Мура «Прогресс в цифровой интегральной электронике», анализирующая достижения прошедших 10 лет. Теперь Мур уже анализировал вышедшие на рынок интегральные схемы, а не теоретические расчеты; оказывалось, что число компонентов в них действительно примерно удваивалось каждый год. Мур показал, что его пророчество выполнилось полностью.

В 1975 г. администратор Intel Дэвид Хаус объявил, что удвоение числа транзисторов в процессорах каждые 24 мес вместе с увеличением их тактовой частоты приведет к удвоению их производительности каждые 18 мес. Это утверждение также называют законом Мура.

К 1979 г. стало ясно, что рост числа транзисторов на кристалле — не самоцель; важнее найти применение этим транзисторам, поскольку не любой технологически возможный чип будет востребован на рынке. На основании этого в 1979 г. Мур рассматривает наиболее сложные интегральные схемы и заявляет, что число транзисторов в них по-прежнему удваивалось каждые два года, но это предел технологических возможностей современной микроэлектроники. В настоящее время существуют несколько формулировок закона Мура:

- наиболее выгодное число транзисторов на кристалле удваивается каждый год;
- число транзисторов в производимых чипах удваивается каждые два года;
- технологически возможное число транзисторов на кристалле удваивается каждые 2 года;
- производительность процессоров удваивается каждые 18 мес;
- тактовая частота МП удваивается каждые 18 мес;
- вычислительная мощность компьютера удваивается каждые 18 мес.

И хотя закон Мура представляет собой хорошо подмеченное некое эмпирическое правило, производители вычислительной техники стараются следовать ему на протяжении 40 лет. Закон оказался очень полезным при прогнозировании деятельности производителей IT-индустрии.

6.2. ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ПРОЦЕССОРОВ

«Мозг» персонального компьютера — микропроцессор (МП), или центральный процессор (CPU — Central Processing Unit). CPU выполняет вычисления и обработку данных (за исключением некоторых математических операций, осуществляемых в компьютерах, имеющих сопроцессор) и, как правило, является самой дорогостоящей микросхемой компьютера.

Процессоры, совместимые с семейством микросхем Intel, выпускаются и проектируются разными фирмами, например, Intel, AMD, Cyrix, Rise Technologies и др.

Характеристики первых процессоров приведены в табл. 6.1.

Процессоры имеют много параметров, но в основном их можно классифицировать по следующим:

- разрядность;
- быстродействие;
- объем кэш-памяти.

Разрядность процессора характеризуется тремя параметрами:

- шина ввода и вывода данных;
- внутренние регистры;
- шина адреса памяти.

Быстродействие процессора измеряется в мегагерцах (МГц); 1 МГц = 10^6 тактов в секунду. Чем выше быстродействие, тем быстрее процессор.

Таблица 6.1

Наименование процессора	Фирма-разработчик	Год выпуска	Тактовая частота, МГц	Шина данных, бит	Число транзисторов, тыс. шт.
4004	Intel	1971	0,108	4	2, 3
8008	Intel	1972	0,2	8	3, 5
8080	Intel	1974	2	8	6
Z-80	Zilog	1976	2,5	8	—
8085	Intel	1976	5	8	6,5
6502	Motorola	1976	—	—	4,3
8086	Intel	1978	5	16	29
8088	Intel	1978	5	8	30

Кэш-память появилась в процессорах с тактовой частотой не менее 16 МГц. Вначале кэш-память устанавливалась на системную плату, а начиная с процессоров 486, кэш-память первого уровня устанавливалась непосредственно в корпусе и работала на частоте процессора. Кэш-память на системной плате стали называть кэш-памятью второго уровня; она работала уже на частотах, поддерживаемых системной платой. Сейчас кэш-память второго уровня устанавливается в корпусе процессора и физически представляет собой отдельную микросхему.

Быстродействие процессоров. Быстродействие компьютера во многом зависит от тактовой частоты, задаваемой кварцевым генератором (кристалл кварца, заключенный в небольшой оловянный контейнер). Под воздействием электрического напряжения в кристалле возникают колебания электрического тока с частотой, определяемой формой и размером кристалла. Частота этого переменного тока и называется *тактовой частотой*.

Наименьшей единицей измерения времени для процессора как логического устройства является такт. На каждую операцию затрачивается минимум один такт. Например, обмен данными процессора с памятью происходит согласно временной диаграмме.

Разное число тактов, необходимых для выполнения команд, затрудняет сравнение производительности компьютеров, основанное только на их тактовой частоте.

Например, Pentium II и Pentium III работают приблизительно на 50 % быстрее процессора Pentium, работающего на той же частоте, потому что они могут выполнять значительно больше команд за то же количество циклов. Поэтому нельзя сравнивать производительность компьютеров, основываясь только на тактовой частоте.

Intel изобрела специфический ряд эталонных тестов, чтобы измерить относительную эффективность процессоров. Эта система тестов называется *индексом (показателем) iCOMP 2.0* (Intel Comparative Microprocessor Performance — сравнительная эффективность микропроцессора фирмы Intel).

Индекс iCOMP 2.0 вычисляется по результатам нескольких независимых испытаний и довольно объективно характеризует относительную производительность процессора. При подсчете iCOMP учитываются операции с плавающей запятой и операции, необходимые для выполнения мультимедийных приложений.

После выпуска процессоров Pentium III фирма Intel представила новый индекс iCOMP 3.0. При его подсчете учитывается работа с трехмерной графикой, мультимедиа и технологии Internet. По сути индекс iCOMP 3.0 представляет собой комбинацию результатов

Таблица 6.2

Процессор	Индекс iCOMP 3.0
Pentium III 450	1240
Pentium III 750	2540
Pentium III 866	2890
Pentium III 1000	3280

измерений шести тестов: WinTune 98 Advanced CPU Integer, CPUMark 99, 3D WinBench 99-3D, Multime-diaMark 99, Jmark 2.0 и WinBench 99-FPU WinMark. В результатах этих тестов учитывается и новый набор команд SSE. Индексы iCOMP 3.0 некоторых процессоров Intel Pentium III приведены в табл. 6.2.

Какой из факторов является решающим в достижении современных показателей производительности? Обратимся к историческим фактам. На одном из самых первых компьютеров EDSAC (1949 г.) с временем такта 2 мкс можно было выполнить в среднем 100 арифметических операций в секунду. А пиковая производительность суперкомпьютера CRAY C90 с временем такта около 4 нс — около 1 млрд арифметических операций в секунду. Таким образом, производительность компьютеров за этот период возросла примерно в 10 млн раз, а время такта уменьшилось лишь в 500 раз. Следовательно, увеличение производительности происходило и за счет других факторов, важнейшим среди которых является использование новых архитектурных решений, в частности — принципа параллельной обработки данных.

Параллельная обработка данных имеет две разновидности: конвейерность и параллельность.

Идея конвейерной обработки заключается в выделении отдельных этапов выполнения общей операции, причем так, чтобы каждый этап, выполнив свою работу, передавал бы результат следующему, одновременно принимая новую порцию входных данных. Выигрыш в скорости обработки данных получается за счет совмещения прежде разнесенных во времени операций.

Параллельная обработка данных предполагает наличие нескольких функционально независимых устройств.

Конвейерная организация работы процессора. Выполнение каждой команды складывается из ряда последовательных этапов. В целях увеличения быстродействия процессора и максимального использования всех его возможностей в современных микропроцессорах используется конвейерный принцип обработки информации. Этот принцип подразумевает, что в каждый момент времени

Таблица 6.3

Этапы	IF	ID	OR	EX	WB
Время	20	15	20	25	30

процессор одновременно работает над различными этапами выполнения нескольких команд, причем на выполнение каждого этапа выделяются отдельные аппаратные ресурсы. Конвейеризация позволяет нескольким внутренним блокам процессора работать одновременно, совмещая, например, дешифрование команды, операции АЛУ, вычисление эффективного адреса и циклы шины нескольких команд.

По очередному тактовому импульсу каждая команда в конвейере продвигается на следующий этап обработки, выполненная команда покидает конвейер, а новая поступает в него. Так как в каждом такте могут выполняться различные этапы обработки команд, то длительность такта выбирается исходя из максимального времени выполнения всех этапов.

В разных процессорах количество и суть этапов различаются.

Например, пусть процессор имеет пятиступенчатый конвейер. Разбиваем команды на следующие этапы, которые могут иметь разное время выполнения:

- IF (Instruction Fetch) — считывание команды в процессор;
- ID (Instruction Decoding) — декодирование команды;
- OR (Operand Reading) — считывание операндов;
- EX (Executing) — выполнение команды;
- WB (Write Back) — запись результата.

Пусть каждый этап выполняется за определенный промежуток времени в условных единицах, представленный в табл. 6.3.

Выполнение команд в таком конвейере показано на рис. 6.1.

При последовательной обработке время выполнения 8 команд составит:

$$T_{\text{пос}} = 8 (T_{\text{IF}} + T_{\text{ID}} + T_{\text{OR}} + T_{\text{EX}} + T_{\text{WB}});$$

$$T_{\text{пос}} = 8 (20 + 15 + 20 + 25 + 30) = 880.$$

Из рис. 6.1 видно, что на выполнение всех 8 команд требуется 12 тактов.

Учитывая, что при конвейерной организации длительность такта выбирается исходя из максимального времени выполнения всех этапов, получим длительность тактов в условных единицах, необходимых для выполнения 8 команд (табл. 6.4).

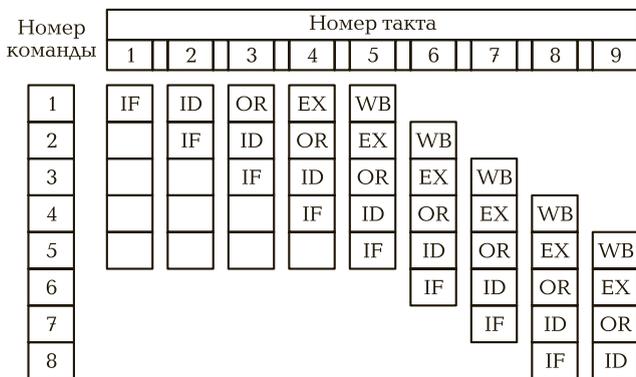


Рис. 6.1. Работа пятиступенчатого конвейера за 9 тактов

Мы видим, что при конвейерной организации время выполнения 8 команд (325 единиц) меньше, чем при последовательной организации (880 единиц).

Очевидно, что при достаточно длительной работе конвейера его быстродействие будет существенно превышать быстродействие, достигаемое при последовательной обработке команд. Это увеличение будет тем больше, чем меньше длительность такта конвейера и чем больше количество выполненных команд. Сокращение длительности такта достигается, в частности, разбиением выполнения команды на большое число этапов, каждый из которых включает в себя относительно простые операции и поэтому может выполняться за короткий промежуток времени. Так, если в микропроцессоре Pentium длина конвейера составляла 5 ступеней, то в Pentium-4 — уже 20 ступеней.

Архитектура процессора с одним конвейером называется *скалярной*, а архитектура с несколькими конвейерами называется *суперскалярной*. Суперскалярная архитектура — это такая архитектура процессора, которая позволяет совершать выполнение сразу нескольких операций за один такт, или, по-другому, важно выполнение нескольких команд одновременно. Почти все современные архитектуры процессоров, включая Pentium, PowerPC, Alpha и SPARC, являются суперскалярными.

Таблица 6.4

Такты	1	2	3	4	5	6	7	8	9	10	11	12	Всего
Время	20	20	20	25	30	30	30	30	30	30	30	30	325

Суперскалярная архитектура обычно ассоциируется с микросхемами RISC. Процессор Pentium имеет архитектуру набора команд CISC, в котором применяется суперскалярная технология, реализованная во всех процессорах пятого и последующих поколений.

В процессорах Pentium команды распределяются по двум независимым исполнительным конвейерам (U и V). Конвейер U может выполнять любые команды этих процессоров, включая целочисленные команды и команды с плавающей точкой. Конвейер V предназначен для выполнения простых целочисленных команд и некоторых команд с плавающей точкой. Команды могут направляться в каждое из этих устройств одновременно, причем при выдаче устройством управления в одном такте пары команд более сложная команда поступает в конвейер U , а менее сложная — в конвейер V . Однако такая парная обработка команд возможна только для ограниченного подмножества целочисленных команд. Команды вещественной арифметики не могут запускаться в паре с целочисленными командами. Одновременная выдача двух команд возможна только при отсутствии зависимостей по регистрам.

Современные процессоры имеют несколько внутренних конвейеров для выполнения команд, т. е. эти процессоры могут выполнять несколько команд за один цикл.

Соотношение тактовых частот процессора и материнской платы.

Тактовая частота системной платы отличается от тактовой частоты процессора. Это отличие выражено в некотором множителе (коэффициенте). Обычно тактовую частоту системной платы и множитель можно установить с помощью переключателей или других процедур конфигурирования системной платы (например, с помощью установки параметров BIOS). Некоторые примеры соотношения тактовых частот процессора и системной платы приведены в табл. 6.5.

Из табл. 6.5 видно, что быстродействие определяется несколькими параметрами. Например, компьютер с более низкой тактовой частотой может работать быстрее, чем вы ожидаете, а быстродействие системы с более высоким значением номинальной тактовой частоты будет ниже, чем следовало бы. Определяющими факторами при этом являются архитектура, конструкция и элементная база оперативной памяти системы.

Для увеличения быстродействия иногда делают разгон процессора. Но часто после установки больших значений частоты процессора снижается устойчивость его работы. При этом большинство современных процессоров Intel имеют фиксированный коэффициент умножения частоты и нужно делать только изменение частоты

Таблица 6.5

Тип процессора	Быстродействие, МГц	Множитель тактовой частоты процессора	Тактовая частота системной платы, МГц
Pentium	60	1x	60
Pentium/Pentium Pro	180	3x	60
Pentium/Pentium Pro/MMX	200	3x	66
Pentium II/Celeron	366	5,5x	66
Pentium III/Xeon	855	8,5x	100
Pentium III/Xeon	800	6x	133
Pentium III/Xeon	1 200	9x	133

системной шины. Нужно учитывать, что если многие системные платы Intel поддерживают только несколько значений частоты системной шины, то другие производители допускают большой диапазон частот системной шины. Например, плата Asus P3V4X поддерживает следующие частоты системной шины: 66, 75, 83, 90, 95, 100, 103, 105, 110, 112, 115, 120, 124, 133, 140 и 150 МГц. Установив на эту плату процессор, можно плавно увеличивать частоту системной шины.

Обычно допускается 10—20%-ное увеличение частоты системной шины без последствий для процессора, т. е. такое увеличение не сказывается на стабильности работы системы.

Можно делать разгон, увеличивая параметры напряжения питания процессора, если производители допускают ручное изменение напряжения. Но при этом необходимо помнить о том, что увеличение напряжения в лучшем случае может нарушить стабильную работу системы, а в худшем — вывести процессор из строя. Занимаясь разгоном, необходимо установить дополнительные теплоотводы на процессор и дополнительные вентиляторы (если позволяет конструкция) внутри корпуса системы.

Шина данных. Любую линию передачи сигнала, имеющую более одного параллельного вывода, можно назвать шиной, причем количество линий (разрядность) не имеет значения. Эти выводы имеют одинаковые параметры. Например, два электрических провода в одном помещении, имеющие розетки. Независимо от того, в какую розетку будет вставлена вилка, результат будет одинаков. В обычном компьютере есть несколько внутренних и внешних шин, а в каждом процессоре — три основные шины:

- шина управления для передачи сигналов управления, которые сопровождают любую передачу адреса или данных;
- шина для обмена данными с памятью (шина данных);
- шина для передачи адреса памяти (шина адреса).

Когда говорят о шине процессора, чаще всего имеют в виду шину данных, или внешнюю шину данных. Чем выше разрядность шины, тем больше данных передается по ней за определенный интервал времени и тем быстрее она работает.

Данные в компьютере передаются в виде сигналов через одинаковые промежутки времени. Для передачи по одной линии одного бита данных в определенный интервал времени посылается сигнал напряжения высокого уровня (около 5 В), а для передачи нулевого бита данных — сигнал напряжения низкого уровня (около 0 В). Чем больше линий, тем больше битов можно передать за единицу времени. Например, в процессоре 286 шина данных — 16-разрядная, а в процессорах Pentium уже 64 разряда.

Если в руководстве или в техническом описании говорится о разрядности компьютера, то обычно имеется в виду разрядность шины данных процессора. По ней можно приблизительно оценить производительность процессора, а значит, и всего компьютера.

Разрядность шины данных процессора определяет также разрядность банка памяти. Если взять SIMM-модуль, то он имеет разрядность 32, и если в ПК имеется 32-разрядный процессор, например класса 486, то устанавливается один модуль SIMM, а в ПК с процессором класса Pentium (64-разрядный) — по два модуля одновременно. Разрядность модулей памяти DIMM равна 64, поэтому в системах класса Pentium устанавливают по одному модулю, что облегчает процесс конфигурирования системы, так как эти модули можно устанавливать или удалять по одному.

Шина адреса. Шина адреса предназначена для передачи адреса ячейки памяти, в которую или из которой пересылаются данные. По одной линии передается один бит адреса. Увеличение числа линий (разрядов), используемых для формирования адреса, позволяет увеличить количество адресуемых ячеек. Разрядность шины адреса определяет максимальный объем памяти, адресуемой процессором. Если количество линий равно n , то максимальный адрес равен 2^n . Например, если в процессоре используется 32-разрядная шина адреса, то максимальный адрес равен 232 (4 Гбайт).

Шины данных и шины адреса независимы, разработчики микросхем выбирают их разрядность по своему усмотрению, но чем больше разрядов в шине данных, тем больше их и в шине адреса.

Разрядность этих шин является показателем возможностей процессора: количество разрядов в шине данных определяет способность процессора обмениваться информацией, а разрядность шины адреса — объем памяти, с которым он может работать.

Внутренние регистры. Ранее говорилось, что регистр — это ячейки памяти внутри процессора. Их в процессоре несколько, и они имеют разные назначения. Например, процессор может складывать числа, записанные в двух разных регистрах, а результат сохранять в третьем регистре.

Количество битов данных, которые может обработать процессор за один прием, характеризуется разрядностью внутренних регистров. Разрядность регистра определяет количество разрядов обрабатываемых процессором данных и определяет характеристики программного обеспечения и команд. Например, процессоры с 32-разрядными внутренними регистрами могут выполнять 32-разрядные команды, которые обрабатывают данные 32-разрядными порциями, а процессоры с 16-разрядными регистрами этого делать не могут.

Для передачи данных внутри процессора существует внутренняя шина данных. В некоторых процессорах внутренняя разрядность шины данных больше, чем разрядность внешней шины данных. Такие процессоры часто называют половинчатыми или гибридными. Они используются в более дешевых системных платах. В современных ПК, наоборот, разрядность внешней шины данных больше, чем разрядность внутренних регистров. Так, в процессорах Pentium внешняя шина данных 64-разрядная, а регистры 32-разрядные. В этих процессорах для обработки информации служат два 32-разрядных параллельных конвейера. Pentium во многом подобен двум 32-разрядным процессорам, объединенным в одном корпусе, а 64-разрядная шина данных позволяет быстрее заполнить рабочие регистры.

Кэш-память. В качестве элементной базы основной памяти в большинстве ПК используются микросхемы DIMM, на порядок уступающие по быстродействию процессору. В результате процессор вынужден простаивать несколько периодов тактовой частоты, пока получит информацию из памяти. Если же оперативную память выполнить на SIMM, стоимость ПК существенно возрастет.

Экономически приемлемое решение этой проблемы возможно при использовании нескольких уровней памяти, когда между основной памятью и процессором размещаются небольшие, но быстродействующие виды памяти. Это и есть кэш-память. Реальная эффективность использования кэш-памяти зависит от характера ре-

шаемых задач. Невозможно определить заранее, какой ее объем будет действительно оптимальным.

Использование кэш-памяти основывается на принципах пространственной и временной локальности. Основная память разбивается на блоки с фиксированным числом слов и обмен данными между основной памятью и кэш-памятью выполняется блоками. При доступе к некоторому адресу процессор должен вначале определить, содержит ли кэш-память копию блока с указанным адресом, и если содержит, то определить, с какого адреса кэш-памяти начинается этот блок. Эту информацию процессор получает с помощью механизма преобразования адресов. В зависимости от способа размещения данных основной памяти в кэш-памяти существуют три типа кэш-памяти:

- с прямым отображением (размещением);
- полностью ассоциативный;
- множественно-ассоциативный, или частично-ассоциативный.

В кэш-памяти с прямым отображением адрес памяти однозначно определяет строку кэша, в которую будет помещен блок информации. Предполагается, что оперативная память разбита на блоки и каждому такому блоку в кэш-памяти отводится всего одна строка. Это простой и недорогой в реализации способ отображения. Основной его недостаток — жесткое закрепление за определенными блоками памяти одной строки в кэш-памяти.

Кэш с полностью ассоциативным отображением позволяет преодолеть недостаток прямого, разрешая загрузку любого блока памяти в любую строку кэш-памяти.

Множественно-ассоциативный, или частично-ассоциативный, тип отображения — это один из возможных компромиссов, сочетающий достоинства прямого и ассоциативного способов. Кэш-память разбивается на некоторое количество модулей. Зависимость между модулем и блоками памяти такая же жесткая, как и при прямом отображении. А вот размещение блоков происходит по строкам модуля. Этот способ отображения наиболее широко распространен в современных процессорах.

Вначале в L1 (внутренняя кэш-память) размещались и команды, и данные. Такая память называлась смешанной. Сейчас используется отдельная кэш-память, т. е. есть две части: отдельно для инструкций и отдельно для данных.

Преимуществом смешанной кэш-памяти является то, что при заданном объеме ей свойственна более высокая вероятность попаданий по сравнению с разделенной кэш-памятью, поскольку в

ней автоматически устанавливается оптимальный баланс между командами и данными. В то же время при раздельной кэш-памяти выборка команд и данных может производиться одновременно, при этом исключаются возможные конфликты. Последнее особенно существенно в системах, использующих конвейеризацию команд, где процессор извлекает команды с опережением и заполняет ими буфер или конвейер.

Например, в процессорах 486 DX2 применялась смешанная кэш-память, а в Pentium и в Athlon — раздельная. Более того, в этих процессорах, помимо кэш-памяти команд и кэш-памяти данных, используется также и адресная кэш-память. Этот вид кэша используется в устройствах управления памятью, в том числе, для преобразования виртуальных адресов в физические.

Кэш-память имеет несколько уровней.

Например, процессор Intel® Xeon™ имеет следующие уровни:

- L1 — кэш-память первого уровня, которая включает кэш-память данных объемом 8 Кбайт и кэш-память команд, которая хранит до 12 000 декодированных микроопераций в порядке их выполнения;
- L2 — кэш-память второго уровня объемом 512 Кбайт, которая состоит из 256-битного (32-байтного) интерфейса, передающего данные на каждый такт частоты ядра процессора;
- L3 — кэш-память третьего уровня объемом 1 или 2 Мбайт, которая находится на кристалле процессора. Эта кэш-память в сочетании с 400 МГц системной шиной обеспечивает высокопропускной канал обмена данными с системной памятью;
- L3 широко применяется и в других процессорах. Так, процессор Pentium 4 Extreme Edition с тактовой частотой 3,46 ГГц оснащен 2 Мбайт кэш-памяти третьего уровня, а вся кэш-память в сумме у Pentium 4 Extreme Edition имеет объем 2,5 Мбайт.

Компания Intel опубликовала в собственном издании Intel Technical Journal подборку материалов, освещающих работу компании над будущими многоядерными программируемыми архитектурами.

В некоторых материалах номера дан анализ будущих многоядерных приложений. Чтобы эффективно использовать этот ресурс, утверждают исследователи, необходимо изменить архитектуру памяти. В частности, перейти к иерархической модели совместно используемой кэш-памяти; добавить новый кэш четвертого уровня (L4) с высокой пропускной способностью и оптимизировать одновременное использование кэш-памяти несколькими потоками.

Еще две статьи фокусируются на аппаратном обеспечении. В них раскрыты вопросы интеграции кэш-памяти L4 и другие детали устройства многоядерного кристалла. Интересно, например, что Intel рассматривает возможность обеспечения высокой пропускной способности за счет размещения кэш-памяти поверх основного кристалла процессора.

В оставшихся материалах речь идет о разработке и интеграции кэш-памяти, совместно используемой ядрами; о внутреннем соединении между ядрами и других интегрируемых компонентах, не относящихся непосредственно к ядрам — контроллерах памяти, мостах ввода-вывода.

6.3. РЕЖИМЫ РАБОТЫ ПРОЦЕССОРА

Все 32-разрядные и более поздние процессоры Intel, начиная с 386, могут выполнять программы в нескольких режимах. Режимы процессора предназначены для выполнения программ в различных средах. В зависимости от режима процессора изменяется схема управления памятью системы и задачами.

Процессоры могут работать в трех режимах: реальном, защищенном, виртуальном.

Реальный режим. В первоначальном IBM PC использовался процессор 8088, который мог выполнять 16-разрядные команды, применяя 16-разрядные внутренние регистры, а адресовать только 1 Мбайт памяти, используя 20 разрядов для адреса. Все программное обеспечение PC первоначально было предназначено для этого процессора; оно было разработано на основе 16-разрядной системы команд и модели памяти объемом 1 Мбайт. Шестнадцатиразрядный режим, в котором выполнялись команды процессоров 8088 и 286, был назван реальным режимом. Все программы, выполняющиеся в реальном режиме, должны использовать только 16-разрядные команды, 20-разрядные адреса и поддерживаться архитектурой памяти, рассчитанной на емкость до 1 Мбайт. Для программного обеспечения этого типа обычно используется однозадачный режим, т. е. одновременно может выполняться только одна программа.

Защищенный режим. После появления 32-разрядных процессоров типа 386 были необходимы: 32-разрядная операционная система и 32-разрядные приложения. Этот новый режим назывался защищенным, так как одновременно выполняющиеся в нем программы защищены от перезаписи своих областей памяти другими программами.

Intel предусмотрел в процессоре 386 возможность работы в реальном режиме. Благодаря этому процессор 386 мог выполнять немодифицированные 16-разрядные операционные системы и приложения. При этом процессоры 386 и выше имеют преимущество в быстродействии при выполнении 16-разрядных программ; хотя они могут выполнять только 16-разрядные команды и обращаться к памяти в пределах все того же 1 Мбайт. Поэтому при выполнении Windows 3. x или DOS на ПК с процессором, например Pentium III и оперативной памятью объемом 128 Мбайт, в действительности используется только первый мегабайт памяти, а остальные 127 практически не применяются.

В августе 1995 г. Microsoft разработал Windows 95, как промежуточную систему для перехода в 32-разрядный мир. Windows 95 — в основном 32-разрядная операционная система, но в ней можно выполнять старые 16-разрядные приложения.

Виртуальный режим. Виртуальный режим является режимом выполнения 16-разрядной среды (реальный режим), которое реализовано внутри 32-разрядного защищенного режима. Поскольку защищенный режим является многозадачным, можно выполнять несколько сеансов реального режима одновременно, причем в каждом сеансе собственное программное обеспечение выполняется на виртуальном компьютере. И все эти приложения могут выполняться одновременно, даже во время выполнения других 32-разрядных программ. Каждая программа в виртуальном режиме занимает до 1 Мбайт памяти, причем для каждой такой программы это будет свой единственный мегабайт памяти в системе и собственный экземпляр реальных аппаратных подпрограмм управления аппаратурой (базовую систему ввода-вывода), причем при этом эмулируются все регистры и возможности реального режима.

Все процессоры Intel (а также Intel-совместимые AMD и Cyrix) при включении питания начинают работать в реальном режиме. При загрузке 32-разрядная операционная система автоматически переключает процессор в 32-разрядный режим и управляет им в этом режиме.

Некоторые приложения DOS и Windows 3. x не поддерживаются даже в виртуальном реальном режиме. Чтобы запустить такое программное обеспечение в реальном режиме, необходимо просто загрузить DOS. Это можно выполнить в Windows, нажимая клавишу <F8>, когда на экране появляется подсказка Starting Windows.... Затем, когда появится загрузочное меню, в нем нужно выбрать команду загрузки простой 16-разрядной операционной системы

реального режима DOS, например, выбрать Safe mode command prompt.

6.4. КОРПУСА ПРОЦЕССОРОВ

Процессоры представляют собой набор микросхем и шин, помещенных в корпус. Корпуса бывают нескольких видов.

1. Корпус типа PGA до недавнего времени был самым распространенным. Он использовался начиная с 1980-х гг. для процессоров 286, сегодня применяется для процессоров типа Pentium.

PGA (Pin Grid Array) — квадратный или прямоугольный корпус с матрицей выводов, где штырьки на нижней стороне чипа расположены по строкам и столбцам. В современных процессорах контакты расположены в шахматном порядке SPGA (Staggered PGA). Это было сделано для того, чтобы разместить штырьки ближе друг к другу и уменьшить занимаемую микросхемой площадь.

В зависимости от материала корпуса выделяют три варианта исполнения:

- PPGA (Plastic PGA) — пластиковый корпус;
- CPGA (Ceramic PGA) — керамический корпус;
- OPGA (Organic PGA) — корпус из органического материала.

Существуют следующие модификации корпуса PGA:

- FCPGA (Flip-Chip PGA) — открытый кристалл процессора расположен на верхней части корпуса;
- FCPGA2 (Flip-Chip PGA 2) — отличается от FCPGA наличием теплораспределителя, закрывающего кристалл процессора FCPGA2;
- μ FCPGA (Micro Flip-Chip PGA) — компактный вариант корпуса FCPGA;
- μ PGA (Micro PGA) — компактный вариант корпуса FCPGA2.

Корпус PGA вставляется в гнездо типа ZIF (Zero Insertion Force — нулевая сила вставки). Гнездо ZIF имеет рычаг для упрощения процедуры установки и удаления чипа.

2. Корпус типа SEC (Single Edge Cartridge) — корпус с односторонним контактом представляет собой конструкцию, включающую в себя рабочую шину процессора и внешнюю кэш-память второго уровня. Этот корпус использовался в качестве оптимального мето-

да интегрирования кэш-памяти второго уровня в процессор до появления возможности включения кэш-памяти непосредственно в кристалл процессора. Этот корпус появился при проектировании корпуса процессора Pentium II.

3. Корпус типа SEP (Single Edge Processor) — корпус с одним процессором является более дешевой разновидностью корпуса SEC. В корпусе SEP нет верхней пластмассовой крышки, а также может не устанавливаться кэш-память второго уровня (или же устанавливается меньший объем). Чаще всего в корпус SEP помещают недорогие процессоры, например Celeron.

4. Корпуса типа SECC и SECC2 (Single Edge Contact Cartridge) предназначаются для процессоров Pentium II/III. Эти корпуса являются разновидностью корпуса SEC. Различие между SECC и SECC2 в отсутствии у последнего теплопроводящей пластины между процессором и радиатором, что обеспечивает лучший отвод тепла от процессора, но не от чипов кэша SRAM.

Все процессоры Pentium II от 233 до 333 МГц выполнены в старом SECC корпусе. Pentium II с 350 до 450 МГц выполнены как в SECC, так и в SECC2 корпусе. Все новые процессоры выпускаются в корпусе SECC2. Все Pentium III выпускаются в корпусе SECC2. В корпусе SECC2 видны чип и микросхемы кэш-памяти, а на корпусе SECC можно увидеть только черную теплопроводящую пластину.

SECC2 выпускается в двух версиях:

- PLGA (Plastic Land Grid Array) — корпус сделан из пластика;
- OLGA (Organic Land Grid Array) — корпус сделан из органического материала. OLGA имеет лучшую конструкцию для теплоотвода. Все новые SECC2 процессоры делаются по технологии OLGA.

5. Корпуса типа FC-PGA и FC-PGA2 (Flip Chip Pin Grid Array — матрица со штырьково-шариковыми выводами), это новый тип корпуса, используемый фирмой Intel для установки процессоров Pentium III, для получения хороших электрических характеристик при высоких тактовых частотах и высокой плотности контактов на стыке кристалл-корпус. При этом сам кристалл оказывается перевернут подложкой вверх — отсюда и упоминание термина Flip-Chip (перевернутый кристалл) в названии корпуса. Удачная конструкция, при которой охлаждающий вентилятор примыкает непосредственно к самому кристаллу процессора, обеспечивает эффективный теплообмен. На сегодня конструктив FC-PGA используется при изготовлении всех новых процессоров компании Intel.

Новый процессор Intel Pentium 4 выпускается в корпусе FC-PGA2, который имеет еще лучшие термические характеристики и по сути

является доработанной с учетом особенностей нового процессора модификацией конструктива FC-PGA.

6. Пленочный корпус (Tape Carrier Packaging — TSP) используется для процессоров, которые не устанавливаются в керамический или пластиковый корпус, а покрываются тонкой защитной пластиковой пленкой. Процессор имеет толщину менее 1 мм и весит меньше 1 г. Процессор в корпусе TSP припаивается непосредственно на системную плату специальным устройством. Поскольку он легче, а его корпус меньше, улучшается распределение температуры и снижается энергопотребление. Специально впаянные разъемы на плате, расположенной прямо под процессором, в портативных компьютерах прекрасно охлаждаются и без вентиляторов.

6.5. РАЗЪЕМЫ ПРОЦЕССОРОВ

Разъем процессора (гнездовой или щелевой) предназначен для облегчения установки процессора. Использование разъема вместо прямого распайки процессора на материнской плате упрощает замену процессора для модернизации или ремонта компьютера. Каждый разъем допускает установку процессоров только определенного типа.

Фирмы Intel и AMD разработали несколько типов гнезд, рассчитанных на установку собственных процессоров (табл. 6.6). Их названия и некоторые характеристики приведены в табл. 6.7.

Гнезда Socket 1, Socket 2, Socket 3 и Socket 6 предназначены для процессора 486, причем гнездо Socket 6 никогда не устанавливалось в какую-либо систему.

Гнезда Socket 4, Socket 5, Socket 7 и Socket 8 предназначены для процессоров Pentium и Pentium Pro.

Таблица 6.6

Intel	Socket 1	Socket 2	Socket 3	Socket 4	Socket 5
	Socket 6	Socket 7	Socket 8	Socket 370	Socket 423
	Socket 478	Socket 479	Socket 480	Socket 603/604	Socket T (LGA 775)
	Slot 1	Slot 2			
AMD	Super Socket 7	Slot A	Socket 462 (Socket A)	Socket 754	Socket 939
	Socket 940	Socket AM2	Socket 1207	Socket S1	

Таблица 6.7

Тип гнезда	Число контактов	Расположение контактов
Socket 1	169	17x17 PGA
Socket 2	238	19x19 PGA
Socket 3	237	19x19 PGA
Socket 4	273	21x21 PGA
Socket 5	320	37x37 SPGA
Socket 6	235	19x19 PGA
Socket 7	321	37x37 SPGA
Socket 8	387	Двойной корпус SPGA
Socket 370 (PGA 370)	370	37x37 SPGA
Slot A	242	Slot
Socket A (Socket 462)	462	PGA Socket
Slot 1 (SC242)	242	Slot
Slot 2 (SC330)	330	Slot

Гнезда типа Socket 5 и Socket 7 внешне похожи, только у Socket 7 есть один дополнительный ключевой вывод во внутреннем углу ключевого контакта. Но это различие внешнее, фактически Socket 7 имеет сопутствующий блок регулирования напряжения питания VRM (Voltage Regulator Module), который предназначен для понижения напряжения питания с 5 В до величины, необходимой для питания процессора.

Причиной появления блока регулирования напряжения стало создание фирмой Intel новых процессоров Pentium и фирмами AMD и Cyrix процессоров, работающих на напряжениях: 3,3; 3,465; 3,1; 2,8 и 2,45 В и др. Такое количество процессоров побудило производителей системных плат устанавливать блок регулирования напряжения непосредственно на системной плате.

Фирма AMD доработала гнездо Intel Socket 7 и назвала его Super Socket 7 (Super 7). Это гнездо поддерживает процессоры, работающие на частотах от 66 до 100 МГц. Его стали активно использовать производители системных плат Acer Laboratories Inc. (ALi), VIA Technologies и SiS. По быстродействию эти платы не уступают аналогичным моделям с использованием разъемов Slot 1 и Socket 370.

Socket 8 разработано специально для процессора Pentium Pro. Дополнительные штырьки должны позволить набору микросхем системной логики управлять кэш-памятью второго уровня, которая интегрирована в один корпус с процессором.

Ответом Intel на создание фирмой AMD гнезда Super 7 явилось создание в 1999 г. гнезда Socket 370 (PGA-370) для недорогих версий процессоров Celeron и Pentium II в исполнении PGA (Pin Grid Array). Некоторые системные платы, имеющие Socket 370, не поддерживают новые процессоры Pentium III и Celeron в корпусе FC-PGA.

В июне 2000 г. фирмой AMD был разработан новый вид гнезда — Socket A (Socket 462), который поддерживает процессоры Athlon и Duron в корпусах PGA. Это гнездо пришло на смену Slot A.

Socket A поддерживает 32 значения напряжения питания в диапазоне 1,100 — 1,850 В с шагом 0,025 В. Блок регулирования напряжения питания встроен в системную плату. Фирма AMD объявила о том, что все новые версии процессоров Athlon и Duron будут выпускаться только для гнезда Socket A.

При установке процессоров в гнезда возникла следующая проблема: от прилагаемого усилия возможна поломка микросхемы, платы или гнезда. Так, по спецификации гнезда Socket 1 для установки процессора в стандартное гнездо Socket 1 нужно приложить усилие (сила вставки), равное 45 кг. Учитывая этот факт, некоторые изготовители системных плат стали использовать гнездо LIF (Low Insertion Force — небольшая сила вставки); для установки в это гнездо микросхемы со 169 контактами обычно требовалось усилие в 27 кг. Однако и это усилие может повредить системную плату, кроме того, требуется специальный инструмент для удаления микросхемы из гнезда такого типа.

Во избежание любой возможной поломки было создано специальное гнездо ZIF (Zero Insertion Force — нулевая сила вставки). Его начали применять в системных платах вместо гнезда Socket 1.

В настоящее время почти все изготовители системных плат используют гнезда типа ZIF. Большинство гнезд ZIF имеют рычаг; нужно просто поднять рычаг, опустить процессор в гнездо, а затем опустить рычаг. Заменить процессор при такой конструкции — элементарная задача.

6.6. ТРЕТЬЕ ПОКОЛЕНИЕ ПРОЦЕССОРОВ: P3 (386)

В 1985 г. Intel выпустила процессор 386, а системы на его основе, например Compaq Deskpro 386 и некоторые другие, появились в конце 1986 — начале 1987 г.; несколько позже IBM выпустила компьютер класса PS/2 модели 80. Это был полностью 32-разрядный

процессор, который мог работать с многозадачными операционными системами. В реальном режиме процессор 386 может выполнять команды процессоров 8086 и 8088, затрачивая на них меньше тактов. Среднее количество тактов на команду, как и у 286-го, равно 4,5. Таким образом, «чистая» производительность компьютеров с процессорами 386 и 286 при равных тактовых частотах одинакова. Повышение реальной производительности процессора 386 было достигнуто за счет введения дополнительных программных возможностей (режимов) и значительного усовершенствования диспетчера памяти MMU (Memory Management Unit).

Процессор 386 может программно переключаться в защищенный режим и обратно без общей перезагрузки компьютера. Кроме того, в нем предусмотрен виртуальный режим, в котором может выполняться сразу несколько защищенных одна от другой программ в реальных режимах.

Защищенный режим процессора 386 полностью совместим с защищенным режимом 286. Дополнительные возможности адресации памяти в защищенном режиме появились благодаря разработке нового диспетчера памяти MMU, в котором реализованы более эффективная страничная организация памяти и программные переключения. Поскольку новый MMU создавался на базе аналогичного узла процессора 286, система команд процессора 386 полностью совместима с 286.

Нововведение, появившееся в процессоре 386, — виртуальный режим, в котором имитируется работа процессора 8086. При этом несколько экземпляров DOS или других операционных систем могут работать одновременно, используя свои защищенные области памяти.

Сбой или зависание программы в одной области не влияет на отдельные части системы. Испорченный экземпляр можно перезагрузить.

Существует довольно много разновидностей процессоров 386, отличающихся производительностью, потребляемой мощностью и т. п., например, 386DX, 386SX, 386SL.

Все микросхемы 387 производятся по CMOS-технологии и отличаются малым потреблением мощности. Существует две разновидности сопроцессора:

- 387DX для 386DX процессора;
- 387SX для 386SX, SL и SLC процессоров.

Некоторые фирмы разработали собственные варианты сопроцессоров 387. Все они, кроме Weitek 1167, полностью совместимы с упомянутыми сопроцессорами.

6.7. ЧЕТВЕРТОЕ ПОКОЛЕНИЕ ПРОЦЕССОРОВ: P4 (486)

В 1989 г. фирма Intel выпустила первый процессор 486, а первые компьютеры на его основе — в 1990 г.

При одной и той же тактовой частоте процессор 486 имел вдвое большую производительность по сравнению с 386 благодаря целому ряду нововведений:

- уменьшение времени выполнения команд. В среднем одна команда в процессоре 486 выполняется всего за 2 такта. В процессоре 386 — за 4,5;
- встроенная кэш-память первого уровня. Встроенная кэш-память обеспечивает коэффициент попадания 90—95 %;
- укороченные циклы памяти. 2—1—1—1. Первый 32-разрядный обмен с памятью происходит за 2 такта, а затем три следующих обмена по одному такту. В результате 16 последовательных байтов данных передаются за пять тактов;
- встроенный сопроцессор. В некоторых моделях появился встроенный сопроцессор, который работает на той же тактовой частоте, что и основной процессор, поэтому на выполнение математических операций затрачивается меньше циклов, чем в предыдущих сопроцессорах. Производительность встроенного сопроцессора в среднем в 2—3 раза выше по сравнению с внешним 80387.

Процессоры 486 выпускались разных типов: с сопроцессором и без него, с тактовыми частотами от 16 до 120 МГц, с устройствами снижения энергопотребления и т. д.

В результате образовалось целое семейство подобных процессоров с одинаковой 32-разрядной архитектурой и наличием встроенной кэш-памяти, но с разным быстродействием и разводкой выводов. Можно выделить следующие группы:

- 486SX без сопроцессора;
- 486DX с сопроцессором;
- 486DX2 с удвоенным быстродействием (OverDrive) и сопроцессором;
- 486DX4 с утроенным быстродействием и сопроцессором.

Процессоры 486 различаются и разводкой выводов. Например, DX, DX2 и SX выпускаются практически в одинаковых 168-контактных корпусах. Микросхемы OverDrive выпускаются в обычном

168-контактном варианте либо в модифицированном 169-контактном варианте.

Фирма AMD также выпускала 486-совместимые процессоры, которые устанавливаются в стандартные системные платы для процессора 486. Процессоры AMD являются самыми быстрыми в классе 486 и называются Am5x86(TM)-P75. Это процессор 486, но с большим множителем тактовой частоты (4x), т. е. он работает на тактовой частоте, в четыре раза превышающей частоту системной платы для процессора 486. Производительность этого процессора приблизительно такая же, как у Pentium 75, поэтому обозначение P-75 применяется в числовой части маркировки. Не все системные платы поддерживают процессор 5x86.

Фирмой Сугіх были разработаны процессоры 486DX2/DX4, рассчитанные на рабочие частоты 100, 80, 75, 66 и 50 МГц. Как и AMD 486, процессоры Сугіх полностью совместимы с процессорами Intel 486 и могут быть установлены на большинстве системных плат для процессора 486.

6.8. ПЯТОЕ ПОКОЛЕНИЕ ПРОЦЕССОРОВ: P5 (586)

В октябре 1992 г. Intel объявила, что совместимые процессоры пятого поколения (разрабатывавшиеся под кодовым названием P5) будут называться Pentium. Первые процессоры Pentium были выпущены в марте 1993 г., а через несколько месяцев появились и первые компьютеры на их основе.

Pentium совместим с предыдущими процессорами фирмы Intel, но при этом значительно отличается от них. В процессоре Pentium имеется два конвейера, что позволяет ему выполнять сразу две команды. Intel назвала эту возможность суперскалярной технологией.

Стандартная микросхема 486 выполняет одну команду в среднем за два внутренних такта, а в процессорах DX2 и DX4 за счет удвоения частоты — за один такт. Благодаря использованию суперскалярной технологии в процессоре Pentium можно выполнять по две команды за один такт. Он практически эквивалентен двум процессорам 486, объединенным в одном корпусе.

Конвейеры данных обозначаются буквами *u* и *v* и имеют разные возможности:

- конвейер *u* (основной) может выполнять все операции над целыми числами и числами с плавающей запятой;

- конвейер *v* (вспомогательный) может выполнять только простые операции над целыми числами и частично над числами с плавающей запятой.

Одновременное выполнение двух команд в разных конвейерах называется *сдваиванием*. Не все последовательно выполняемые команды допускают сдваивание, и в этом случае используется только конвейер *u*. Чтобы достичь максимальной эффективности работы процессора Pentium, желательно перекомпилировать программы так, чтобы появилась возможность сдваивать как можно больше команд.

Intel разработала для этого новые компиляторы и продает лицензии на них фирмам, производящим программное обеспечение. Оптимизированное программное обеспечение должно повысить производительность путем выполнения еще большего количества команд сразу в обеих секциях.

Чтобы в одном или в двух конвейерах сократить время простоев, вызванных задержками выборки команд при изменении счетчика адреса в результате выполнения в программах команд ветвления, в Pentium применяется буфер адреса ветвления ВТВ (Branch Target Buffer), в котором используются алгоритмы предсказания адресов ветвления. Если переход по команде ветвления должен произойти в ближайшем будущем, программные инструкции из соответствующей ячейки памяти заранее считываются в буфер ВТВ. Предсказание адреса перехода позволяет обоим конвейерам работать с максимальным быстродействием.

Pentium полностью совместим с процессорами 386 и 486.

Некоторые характеристики процессора Pentium приведены в табл. 6.8.

Поскольку шина данных имеет разрядность 64, то и каждый банк памяти должен быть 64-разрядным. Если в ПК с процессором Pentium используются модули памяти SIMM, то, учитывая, что модули SIMM бывают 8- и 32-разрядными, необходимо устанавливать несколько модулей SIMM, добирая до разрядности 64. В специальных версиях модулей SIMM применяются коды коррекции ошибок (Error Correction Codes — ECC). В ПК с процессором Pentium применяются в основном 36-разрядные модули SIMM (32 бит данных и 4 бит четности) — по два модуля на один банк памяти. На системной плате обычно устанавливается четыре гнезда для этих модулей, т. е. для двух банков памяти.

Если в ПК с процессором Pentium используются модули памяти DIMM, то они уже 64-разрядные.

Так как внутренние регистры Pentium 32-разрядные, то при выполнении команд и обработке данных внутри процессора они предварительно разбиваются на 32-разрядные элементы.

Таблица 6.8

Характеристики	Pentium
Тактовая частота, МГц	60, 66, 75, 90, 100, 120, 133, 150, 166, 200
Кратность умножения частоты	1x — 3x
Разрядность регистров	32
Разрядность внешней шины данных	64
Разрядность шины адреса	32
Адресуемая память	4 Гбайт
Размер встроенной кэш-памяти	8 Кбайт (для кода); 8 Кбайт (для данных)
Сопроцессор	Встроенный
Корпус	273-контактный PGA; 296-контактный SPGA; пленочный корпус (TCP)

Производительность компьютеров с процессором Pentium значительно повышается при использовании внешней кэш-памяти (L2), которая обычно имеет емкость 512 Кбайт и выше и строится на основе быстродействующих микросхем статических RAM. Если процессор пытается считать данные, которых еще нет во встроенной кэш-памяти (L1), то состояния ожидания существенно замедляют его работу. Если же эти данные уже записаны во внешнюю кэш-память, процессор выполняет программу без остановок.

Процессоры Pentium работают при различных напряжениях (В) питания (табл. 6.9):

STD (стандартное);

VR — Voltage Reduced (уменьшенное);

VRE — Voltage Reduced Extended (увеличенное).

Все процессоры Pentium относятся к классу SL Enhanced, т. е. в них предусмотрена система SMM, обеспечивающая снижение энергопотребления.

Существует три разновидности процессоров Pentium, каждая из которых выпускается в нескольких модификациях.

Таблица 6.9

Тип напряжения	Min	Норма	Max
STD	3,135	3,30	3,465
VR	3,300	3,38	3,465
VRE	3,400	3,50	3,600

1. Процессоры первого поколения работают на частотах 60 и 66 МГц, имеют 273-контактный корпус PGA и рассчитаны на напряжение питания 5 В. Они работают на той же частоте, что и системная плата, т. е. кратность умножения равна 1х.

2. Процессоры второго поколения (Intel начала выпуск с 1994 г.) работают на частотах 75, 90, 100, 120 и 133, 150, 166 и 200 МГц, имеют 296-контактный корпус SPGA и рассчитаны на напряжение питания 3,3 В и ниже.

В состав микросхемы включен усовершенствованный программируемый контроллер прерываний APIC (Advanced Programmable Interrupt Controller) и интерфейс двухпроцессорного режима DP (Dual Processing). DP предназначен для организации взаимодействия между двумя процессорами Pentium второго поколения, которые установлены на одной системной плате. Многие новые системные платы выпускаются с двумя гнездами типа Socket 5 или Socket 7, что позволяет использовать «многопроцессорные» возможности новых микросхем. Некоторые операционные системы, например Windows и OS/2, позволяют организовать так называемую симметричную многопроцессорную обработку (Symmetric Multi-Processing — SMP).

Фактически для всех системных плат Pentium существует три параметра тактовой частоты: 50, 60 и 66 МГц. Процессоры Pentium были разработаны с различными коэффициентами умножения для внутренней тактовой частоты и потому могут работать с целым рядом системных плат. При этом частота, на которой работает процессор, будет кратна частоте, на которой работает системная плата. Например:

- Pentium на 90 МГц имеет коэффициент умножения 1,5х при частоте шины 60 МГц;
- Pentium на 100 МГц имеет коэффициент умножения 1,5х при частоте шины 66 МГц;
- Pentium на 100 МГц имеет коэффициент умножения 2х при частоте шины 50 МГц;
- Pentium на 200 МГц имеет коэффициент умножения 3х при частоте шины 66 МГц.

3. Процессоры третьего поколения (P55C) (Intel начала выпуск с 1997 г.) работают на частотах 166, 200, 233 и 266 МГц и рассчитаны на напряжение питания 2,8 В. Процессор P55C объединил в своей конструкции технологические решения Pentium второго поколения и технологию MMX с конвейерной обработкой команд.

Технология MMX содержит мультимедиа-расширения MMX (MultiMedia eXtensions). Мультимедиа-приложения предъявляют

повышенные требования к аппаратному обеспечению. Во многих из этих приложений присутствуют циклично повторяющиеся последовательности команд, на выполнение которых уходит основная часть процессорного времени. Разработанная Intel технология SIMD (Single Instruction Multiple Data — один поток команд на несколько потоков данных) решает эту проблему путем выявления таких циклов и выполнения одной операции (команды) над несколькими данными. Кроме этого, в архитектуру процессора введены 57 дополнительных команд, специально предназначенных для работы с видео-, графическими, и аудиоданными.

На системной плате установлено 321-контактное процессорное гнездо типа Socket 7, а также модуль VRM. На плате могут быть два процессорных гнезда, и тогда можно установить второй процессор Pentium, обеспечив тем самым доступность всех возможностей некоторых новейших операционных систем, поддерживающих симметричную многопроцессорную обработку.

Кроме процессоров, разработанных фирмой Intel, существуют другие Pentium-совместимые процессоры.

1. AMD-K5 разработан AMD, маркируется как PR75, PR90, PR100, PR120, PR133 и PR166.

AMD-K5 имеет некоторые усовершенствованные средства:

- кэш-память команд — 16 Кбайт;
- кэш-память данных — 8 Кбайт;
- высокоэффективный сопроцессор для выполнения операций над числами с плавающей запятой;
- контакты для выбора множителя тактовой частоты (1,5x и 2x).

Число на маркере микросхемы указывает не истинную тактовую частоту, а оценочное значение. Например, процессор PR-166 фактически работает на тактовой частоте 117 МГц.

AMD-K5 работает при напряжении 3,52 В (VRE).

2. IDT Centaur C 6 Winchip устанавливается в гнездо типа Socket 7, содержит расширения MMX и работает на тактовых частотах 180, 200, 225 и 240 МГц и не имеет суперскалярную архитектуру. C6 содержит две кэш-памяти (для команд и данных), каждая объемом 32 Кбайт.

6.9. ШЕСТОЕ ПОКОЛЕНИЕ ПРОЦЕССОРОВ: P6 (686)

От процессоров пятого поколения эти процессоры в основном отличаются следующим:

- изменения порядка исполнения инструкций (динамическое исполнение); основные особенности динамического выполнения;
- предсказание значения счетчика команд при выполнении команд ветвления (с вероятностью >90 % можно предсказать 10—15 ближайших переходов);
- предсказание значения счетчика команд, согласно которому выполняются команды, результаты которых возможно вскоре понадобятся;
- анализ потока данных для планирования выполнения команд, независимо от их порядка в программе (на 20—30 шагов вперед просмотреть программу и определить зависимость команд по данным или ресурсам);
- архитектура двойной независимой шины. Для L2, при их наличии, выделяется отдельная высокоскоростная магистраль;
- расширение MMX. Одновременное исполнение одной инструкции над группой операндов, включая инструкции с плавающей точкой: SSE (Streaming SIMD EXtensions).

Перечень основных представителей семейства процессоров P6 и некоторые их характеристики приведены в табл. 6.10.

Таблица 6.10	
Процессоры	Характеристики
Pentium Pro	Кэш-память второго уровня объемом 256 Кбайт, 512 Кбайт, 1 Мбайт и 2 Мбайт. Работает на частоте процессора
Pentium II	Кэш-память второго уровня объемом 512 Кбайт. Работает на половине частоты процессора
Pentium II Xeon	Кэш-память второго уровня объемом 512 Кбайт, 1 или 2 Мбайт. Работает на частоте процессора
Celeron	Кэш-память второго уровня отсутствует
Celeron-A	Кэш-память второго уровня объемом 128 Кбайт. Работает на частоте процессора
Pentium III	Кэш-память второго уровня объемом 512 Кбайт. Работает на половине частоты процессора. Набор инструкций SSE (MMX2)
Pentium III PE	Кэш-память второго уровня объемом 256 Кбайт. Работает на частоте процессора
Pentium III Xeon	Кэш-память второго уровня объемом 512 Кбайт, 1 или 2 Мбайт. Работает на частоте процессора. Набор инструкций SSE (MMX2)

Pentium Pro. Процессор Pentium Pro появился в 1995 г. Основные характеристики процессора Pentium Pro приведены в табл. 6.11.

Pentium II. Процессор Pentium II появился в 1997 г. Процессор Pentium II можно рассматривать как комбинацию Pentium Pro и технологии MMX.

Основные характеристики процессора Pentium II приведены в табл. 6.12.

Как и в Pentium Pro, в Pentium II используются динамическое выполнение программ и архитектура двойной независимой шины (шина для L2 и системная шина). Причем быстродействие кэш-памяти второго уровня возросло, а системная шина имеет конвейерную организацию.

Семейство Pentium II состоит из следующих моделей:

- Pentium II MMX 223, 266, 300 и 333 МГц с 1997 г.;
- Pentium II MMX — 350, 400 и 450 МГц с 1998 г.;
- Pentium II — 266, 300, 333 и 366 МГц с 1999 г.;
- Pentium II OverDrive — 300 и 333 МГц с 1998 г.

Во всех процессорах Pentium II сигналы запроса и выдачи адреса на шину защищены контролем четности. Имеются версии

Таблица 6.11

Характеристики	Pentium Pro
Тактовая частота	150, 166, 180, 200 МГц
Кратность умножения частоты	2,5х, 3х
Частота системной шины	60 и 66 МГц
Разрядность регистров	32
Разрядность внешней шины данных	64
Разрядность шины адреса	36
Адресуемая память	64 Гбайт
L1	8 Кбайт (для кода), 8 Кбайт (для данных)
L2	256 Кбайт, 512 Кбайт, 1 Мбайт и 2 Мбайт
Сопроцессор	Встроенный
Разъем	Socket 8
Корпус	387-контактный корпус PGA, в котором имеются две микросхемы: процессор Pentium Pro и L2
Напряжение	3,1 В или 3,3 В

Таблица 6.12

Характеристики	Pentium II
Тактовая частота	233, 266, 300, 333, 350, 400, 450 МГц
Кратность умножения частоты	3,5х — 5х
Частота системной шины	60, 66 и 100 МГц
Разрядность регистров	32
Разрядность внешней шины данных	64
Разрядность шины адреса	36
Адресуемая память	64 Гбайт
L1	32 Кбайт (16 + 16)
L2	256 Кбайт, 512 Кбайт, 1 Мбайт и 2 Мбайт
Сопроцессор	Встроенный
Разъем	Slot 1 — штекерной разъем с 242 контактами. Переименован в SC242. Socket 8 — для Pentium II OverDrive
Корпус	SECC, SECC2
Напряжение	2,0 В или 2,8 В

Pentium II с кодами коррекции ошибок (ECC) на шине кэш-памяти второго уровня (L2). Используются в обычных компьютерах, серверах и рабочих станциях начального уровня — в одно- и многопроцессорных системах.

Таблица 6.13

Характеристики	Celeron
Тактовая частота	На основе ядра Pentium II: 266-533 МГц. На основе ядра Pentium III: 533 МГц и выше
Частота системной шины	66 и 100 МГц
L1	32 Кбайт (16 + 16)
L2	128 Кбайт устанавливается в процессорах Celeron 300A и выше
Корпус и разъем	SEPP (до 433 МГц) — помещается в разъем Slot 1; PPGA и FCPGA (300 МГц и выше) — помещается в разъем Socket 370 (PGA-370)
Выполнение программ	Динамическое
Набор инструкций	SSE и MMX

Celeron. Процессоры Celeron построены на основе ядер Pentium II и Pentium III. Основные различия между этими типами процессоров существуют в объеме кэш-памяти второго уровня. Основные характеристики процессора Celeron приведены в табл. 6.13.

Для использования системных плат класса Pentium II с разъемом Slot 1 для процессоров Celeron в корпусе PPGA разработан переходник Slot 1 — Socket 370.

Pentium III. Intel Pentium III унаследовал лучшие качества процессоров микроархитектуры P6. Появился в 1999 г. Основные характеристики процессора Pentium III приведены в табл. 6.14.

Pentium II/III Xeon. Семейство процессоров Pentium II/III содержит модели для рабочих станций и серверов высшего уровня, называемые Xeon. От обычных процессоров Pentium II/III семейство

Таблица 6.14

Характеристики	Pentium III
Тактовая частота	450 — 1400 МГц (тактовую частоту процессора Pentium III изменить нельзя)
Частота системной шины	100 или 133 МГц
L1	32 Кбайт (16 + 16)
L2	256 или 512 Кбайт, работающих на половинной или полной частоте процессора
Корпус и разъем	SEPP (до 433 МГц) — помещается в разъем Slot 1; PPGA и FCPGA (300 МГц и выше) — помещается в разъем Socket 370 (PGA-370)
Выполнение программ	Динамическое
Набор инструкций	MMX и добавлено 70 новых SIMD-инструкций, улучшающих работу с приложениями трехмерной графики, поточного аудио, видео и распознавания речи
Возможности архитектуры	Может использоваться в двухпроцессорных системах с объемом памяти 64 Гбайт. Использование архитектуры двойной независимой шины. Имеется функция серийного номера процессора, что является первым компонентом системы обеспечения безопасности PC, предлагаемой корпорацией Intel
Корпус и разъем	SECC2 — для установки в 242-контактный щелевой разъем Slot 1. FCPGA или FCPGA2 — для установки в 370-контактный гнездовой разъем Socket 370

Xeon отличается следующими параметрами: тип корпуса, объем кэш-памяти и скорость ее работы.

Основные отличия Pentium II/III Xeon от Pentium II/III:

- корпус тип SEC;
- кэш-память второго уровня: 512 Кбайт, 1 и 2 Мбайт (работает на частоте процессора);
- устанавливаются в Slot 2 (SC330) с числом контактов 330;
- имеется термодатчик (термодиод на кристалле ядра) с программируемым устройством контроля температуры;
- используются в средних и высокопроизводительных серверах, а также в рабочих станциях с большим объемом кэш-памяти второго уровня.

Некоторые процессоры, относящиеся к шестому поколению.

Кроме P5 и P6 существуют процессоры, разработанные для систем пятого поколения, но наделенные многими возможностями P6.

1. Процессор Nx586 по уровню эффективности занимает промежуточное место между Pentium и Pentium II. Nx586 имеет некоторые свойства процессоров пятого поколения:

- суперскалярная архитектура с двумя внутренними конвейерами;
- встроенная кэш-память первого уровня объемом 32 Кбайт (для команд — 16 Кбайт и для данных — 16 Кбайт).

Из свойств процессоров шестого поколения можно указать на предсказание переходов.

Процессор Nx586 устанавливается на системных платах для процессоров P5 в гнезда типа Socket 7.

2. Процессоры AMD-K6, AMD-K6-2 и AMD-K6-3 по производительности находятся на уровне процессоров Celeron и Pentium II.

Некоторые технические характеристики процессора AMD-K6:

- внутренняя архитектура шестого поколения;
- внешний интерфейс пятого поколения;
- суперскалярные модули выполнения команд;
- динамическое выполнение;
- кэш-память объемом 64 Кбайт (для команд — 32 Кбайт и для данных — 32 Кбайт);
- встроенный модуль для выполнения операций над числами с плавающей запятой;
- поддержка команд MMX;
- режим SMM;
- корпус PGA для гнезда Socket 7.

В процессоре AMD-K6-2 добавлены некоторые усовершенствования, включая 3DNow — 21-я новая инструкция для работы с графикой и мультимедиа. В процессоре AMD-K6-3 добавлена кэш-память второго уровня объемом 256 Кбайт, работающая на частоте процессора. Процессор AMD-K6 полностью совместим по двоичному коду с x86, т. е. выполняет все программное обеспечение Intel, включая команды MMX. Процессоры типа AMD-K6 работают при разных напряжениях, например, AMD-K6 200 МГц работает при напряжении в 2,9 В, а AMD-K6 233 МГц работает при напряжении 3,2 В.

Тактовые частоты семейства AMD-K6:

- AMD-K6: 166, 200, 233, 266 и 300 МГц;
- AMD-K6-2: 266, 300, 333, 350, 366, 380, 400, 450, 475 МГц;
- AMD-K6-3: 400, 450.

Частоты шин семейства AMD-K6: 66, 95, 100.

3. Процессор Athlon — это абсолютно новая разработка фирмы AMD и является конкурентом семейству процессоров Pentium III.

Первые процессоры Athlon имели 512 Кбайт кэш-памяти второго уровня. Эта память работала на частоте половины, двух пятых или трети частоты ядра и располагалась в картридже процессора. Для этих процессоров был разработан корпус, подобный корпусам Pentium II/III, который устанавливался в разъем Slot A.

С 2000 г. фирма AMD стала выпускать обновленную версию Athlon. Теперь кэш-память второго уровня объемом 256 Кбайт находилась непосредственно на одном кристалле с ядром процессора, работая на частоте ядра процессора. Для этих процессоров был создан новый корпус типа PGA — Socket A.

Разъемы Slot A и Slot 1, Socket A и Socket 370 несовместимы.

Некоторые технические характеристики процессора Athlon:

- тактовые частоты: от 550 до 1 000 МГц;
- частоты шины — 200 МГц;
- кэш-память первого уровня: 128;
- поддержка инструкции MMX;
- поддержка инструкции Enhanced 3Dnow.

Процессор Duron выпускается фирмой AMD с 2000 г. и предназначен для недорогих систем. Процессор Duron аналогичен семейству Celeron фирмы Intel.

Процессор Duron почти идентичен Athlon, кроме объема кэш-памяти второго уровня, равного 64 Кбайт. Разъем для процессора Duron — Socket A.

6.10. СЕДЬМОЕ ПОКОЛЕНИЕ ПРОЦЕССОРОВ: P7 (786)

К седьмому поколению относится процессор Intel Pentium 4, выпущенный в 2000 г. Было выпущено много моделей Pentium 4. С выходом новой модели к названию процессора добавлялись либо новая буква, либо еще какие-нибудь цифры, а иногда и то, и другое. Микроархитектура процессора была полностью изменена по сравнению с предыдущими поколениями процессоров. Архитектура, заложенная в процессоре, получила название Intel NetBurst.

К семейству Pentium 4 относятся процессоры:

- Pentium 4: от 1,3 до 2 ГГц — 2000 и 2001 гг.;
- Pentium 4A и Pentium 4B: до 3,4 ГГц — 2001 и 2002 гг.;
- Pentium 4: 3,06 ГГц с поддержкой технологии Hyper-Threading, подразумевающей под собой наличие двух логических процессоров — 2002 г.;
- Pentium 4C с частотой FSB — 200 МГц и поддержкой технологии Hyper-Threading — 2003 г.;
- Pentium 4E с частотами: 2,8; 3,0; 3,2; 3,4 ГГц. В архитектуре NetBurst были сделаны некоторые изменения (например, 31 ступень в конвейере) — 2004 г. В этом же году были выпущены новые процессоры, продолжающие линейку процессоров E-серии. Эти процессоры выпускались в новом типе корпуса — FC-LGA4. Данный корпус отличался от предыдущего поколения корпусов тем, что был лишен контактных ножек. Также новые процессоры устанавливаются в новый разъем — LGA775 (другие названия Socket T или Socket 775). Кроме того, новые процессоры использовали новую систему нумерации. Все выпущенные процессоры были отнесены к семейству Pentium 5x0. Были выпущены модели с номерами 520, 530, 540, 550, 560;
- Pentium 4 2,8 A — без поддержки Hyper-Threading — 2004 г.;
- Pentium 4F поддерживает EM64T, ничем другим от своих предшественников они не отличались. Первоначально были доступны модели с частотами 3,2; 3,4; 3,6 ГГц — 2004 г.;
- Pentium 5x0J отличались от своих предшественников (процессоров серии 5x0) тем, что имели поддержку технологии под названием EDB (Execute Disabled Bit), иногда называемой XD Bit (eXecute Disable Bit) — 2004 г.;
- Процессоры Pentium серии 5x5, 5x5J и 5x9J продолжали линию процессоров A-серии (частота FSB 133 МГц) для Socket 775, но

процессоры с индексом «J» имели поддержку технологии EDB — 2004 г.

Процессоры Pentium серии 5x1 объединили в себе серии 5x0 и 5x0J.

Процессоры Pentium серии 5x6 объединили в себе серии 5x5 и 5x5J.

Некоторые отличительные характеристики семейства процессоров Pentium 4:

- кэш-память второго уровня (название — Advanced Transfer Cache): 256, 512 и 1 024 Кбайт;
- ступеней в конвейере: 20 и 31;
- инструкции поступают в предпроцессор из кэша L2;
- системная шина: 128-битная с двумя 64-битными линиями;
- частота системной шины (FSB) — 100, 133 и 200 МГц;
- за 1 такт одновременно передается 4 пакета (QPB — Quad Pumped Bus);
- кэш L1 разделен на две части: для команд и для данных. В кэш-памяти хранятся декодированные команды с отслеживанием исполнения и располагаются в порядке их выполнения (технология Trace Cache);
- модуль предсказания переходов (ветвлений) позволил предсказывать правильность перехода с вероятностью до 95 %;
- математический сопроцессор содержит два модуля для операций с плавающей запятой;
- добавлены новые наборы SIMD-расширений:
- SSE2 — 144 новых инструкций (68 целочисленных инструкций и 76 инструкций для вычислений с плавающей запятой);
- SSE3 — 13 новых инструкций;
- набор команд EM64T аналогичного AMD x86-64;
- корпуса: FC-PGA2, FC-LGA4;
- разъемы Socket 423, Socket 478; LGA775 (другие названия Socket T или Socket 755).

6.11. МНОГОЯДЕРНЫЕ ПРОЦЕССОРЫ

Реальный мир отличается от компьютерного. Но развитие полупроводниковой промышленности, расширение и удешевление сетевых услуг, развитие беспроводных технологий связи приводит

к слиянию компьютерного и реального миров. Компьютер перестал быть просто ЭВМ с его последовательной обработкой данных. Реальный мир во всех его проявлениях параллелен, и попытки распараллеливания работы ЭВМ (например, конвейеризация) требуют сложных решений.

В последние годы производительность процессоров в пересчете на число транзисторов резко упала на несколько порядков. Дальнейшее развитие полупроводниковых технологий по закону Мура не может компенсировать неэффективность современных процессоров. Диспропорцию между числом транзисторов на кристалле и удельной производительностью, которая выражена в скорости выполнения, отнесенной к площади, иногда называют «дефицитом Мура». Показатели быстродействия процессоров (в частности, тактовые частоты) достигли практически граничных показателей, плотность энергии увеличивается пропорционально уменьшению размеров транзисторов, и, соответственно, возникают проблемы с теплоотводом. Поэтому если нельзя использовать возможности закона Мура на одном ядре из-за исключительной сложности такого ядра, то следует пойти по пути увеличения числа ядер.

Существуют две тенденции в процессе увеличения числа ядер: мультиядерность (multi-core) и многоядерность (many-core).

Мультиядерность предполагает наличие нескольких высокопроизводительных ядер. Сейчас число ядер достигает четырех, и согласно закону Мура оно будет периодически удваиваться.

Мультиядерные процессоры развиваются в основном по следующим направлениям: со специализированными ядрами (асимметричные процессоры); для мобильных устройств (процессоры).

Недостатки мультиядерности — это высокое энергопотребление, сложность чипа и низкий процент выхода готовой продукции.

Многоядерность предполагает наличие большого числа ядер, имеющих простую структуру и низкое энергопотребление. Сейчас количество ядер варьируется от 40 до 200, и если закон Мура будет выполняться и для них, то можно ожидать появления процессоров с тысячами и десятками тысяч ядер.

Многоядерные процессоры развиваются в основном по двум направлениям:

- специализированные многоядерные процессоры — процессоры с относительно простыми ядрами небольшой разрядности, с эффективной системой управления энергопотреблением;
- многоядерные процессоры общего назначения — их ядра по сложности приближаются к ядрам процессоров общего назна-

чения, имеют развитую систему кэш-памяти, высокопроизводительную систему связей между ядрами.

Главный недостаток многоядерных процессоров заключается в программировании. Программы должны быть написаны так, чтобы решаемые ими задачи можно было разбивать на подзадачи, выполняемые на нескольких ядрах параллельно. Пока ни одна из современных школ программирования не в состоянии полноценно справиться с грядущими проблемами работы тысяч ядер.

Главное достоинство многоядерных процессоров, при наличии соответствующего программного обеспечения, — это возможность организации параллельной работы и малое энергопотребление. Отсюда следуют области их использования — обработка больших массивов данных, адресация больших объемов памяти, работа с большим числом пользователей.

Малое энергопотребление решает следующие вопросы:

- создание компактных высокопроизводительных устройств с низким тепловым излучением;
- организация серверных помещений, позволяющих снизить расход электроэнергии и требования к кондиционированию воздуха;
- выпуск мобильных ПК с увеличенным временем автономной работы батарей;
- решение проблем работы ЭВМ для дома и офиса, реализация которых раньше была физически невозможна при использовании процессоров предыдущих поколений.

Все многоядерные процессоры можно условно разделить на следующие классы:

- процессоры, предназначенные в основном для встраиваемых и мобильных приложений, в которых большое внимание было уделено средствам и методам снижения энергопотребления;
- процессоры для вычислительных или графических станций;
- процессоры для серверных, рабочих станций и персональных компьютеров.

К первому классу относятся процессоры следующих семейств: SEAForth (SEAForth24, SEAForth40); Tile (Tile36, Tile64, Tile64pro); ASAP-II, CSX700.

Ко второму классу относятся следующие процессоры: серии G80 от NVIDIA; проект Larrabee от Intel; Cell от IBM.

Третий класс составляют процессоры фирм AMD, Intel, Sun.

Таблица 6.15

Наименование процессора	Число ядер	Миллионов операций в секунду (общее)	Потребляемая мощность, Вт
SEAforth40	40	26 000	0,5
Tile64pro	64	443 000	20
Tile-Gx100	100	750 000	10—50
ASAP	167	10 824—196 800	0,01—10
CSX700	192	48 000	9
Cell Broadband	9	17 000	80
AMD Opteron	4/6/12	21 600—46 800	40—75
Sun Ultra Spark T2	4/6/8	7 200—22 400	46/57/91
Intel Core i7	4/8	38 400—105 600	90—130
MC-24	2	640	1,5

Основные характеристики некоторых многоядерных процессоров приведены в табл. 6.15.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. В чем заключается значение законов Мура?
2. Как организована конвейерная работа процессора?
3. Назовите основные характеристики процессоров.
4. Назовите типы корпусов процессоров.
5. Назовите основные характеристики третьего поколения процессоров.
6. Назовите основные характеристики четвертого поколения процессоров.
7. Назовите основные характеристики пятого поколения процессоров.
8. Назовите основные характеристики шестого поколения процессоров.
9. Назовите основные характеристики седьмого поколения процессоров.
10. В чем отличие мультиядерности (multi-core) от многоядерности (many-core)?

УСТРОЙСТВО УПРАВЛЕНИЯ И ШИНЫ

7.1. ШИНЫ

Шина процессора. Поскольку шина процессора должна обмениваться информацией с процессором с максимально высокой скоростью, в компьютере она функционирует намного быстрее любой другой шины.

Эта шина работает на частотах 66—200 МГц. Используется для передачи данных между процессором и основной системной шиной или между процессором и внешней кэш-памятью в системах на базе процессоров пятого поколения.

При переносе L2 ближе к процессору были внесены конструктивные изменения в гнездо крепления процессора. Так появились гнезда Socket 8, Slot 1 и Socket 7 (Super 7).

Линии электрической связи, представляющие шину, предназначены для передачи данных, адресов и сигналов управления между отдельными компонентами компьютера.

Для определения скорости передачи данных по шине процессора необходимо умножить разрядность шины данных на тактовую частоту шины. Эта величина характеризует скорость передачи данных, называемую также полосой пропускания шины, и является максимальной. Как и все максимальные величины, она не соответствует средней рабочей скорости шины, которая приблизительно на 25 % меньше. Средняя скорость обмена снижается вследствие влияния многих факторов, например из-за ограниченной скорости поступления информации с системной шины на шину процессора.

Шина памяти. Шина памяти предназначена для передачи информации между процессором и основной памятью. Память типа FPM и EDO работала на частоте 16 МГц (время доступа 60 нс). Память типа SDRAM работает на частоте 66 МГц (время доступа 15 нс) или 100 МГц (время доступа 10 нс).

Разрядность шины памяти всегда кратна разрядности шины процессора. Разрядность шины определяет размер банка памяти.

Шина ввода-вывода. Шина ввода-вывода позволяет процессору взаимодействовать с периферийными устройствами. Эта шина

и подключенные к ней разъемы расширения предназначены для того, чтобы компьютер мог выполнить все предъявляемые запросы. Шина ввода-вывода позволяет подключать к компьютеру дополнительные устройства для расширения его возможностей. В разъемы расширения устанавливаются такие жизненно важные узлы, как контроллеры накопителей на жестких дисках и платы видеоадаптеров; к ним можно подключить и более специализированные устройства, например, звуковые платы, сетевые интерфейсные платы, адаптеры SCSI и др.

Чтобы улучшить каждый из этих параметров, нужна шина ввода-вывода с максимальным быстродействием. Шины ввода-вывода различаются архитектурой. Основными на сегодняшний день являются следующие:

- ISA (Industry Standard Architecture);
- MCA (Micro Channel Architecture);
- EISA (Extended Industry Standard Architecture);
- VESA (также называемая VL-Bus или VLB);
- PCI;
- AGP;
- PC Card (или PCMCIA);
- FireWire (IEEE-1394);
- USB (Universal Serial Bus).

Различия между этими шинами в основном связаны с объемом одновременно передаваемых данных (разрядностью) и скоростью передачи (быстродействием). Каждая шина строится на основе специальных микросхем, которые подключаются к шине процессора. Обычно эти же микросхемы используются и для управления шиной памяти.

Шина PCI. Шины ISA, MCA и EISA имеют один общий недостаток — сравнительно низкое быстродействие, что мешает только в подсистемах, где важна высокая скорость обмена данными, например в видеоконтроллерах.

Для ускорения передачи данных необходимо расположить дополнительные разъемы ввода-вывода на шине процессора. В современном настольном компьютере обычно имеются разъемы ISA, PCI и AGP. Однако согласно спецификации PC 99 в компьютерах должны использоваться только две шины — PCI и AGP.

Шина PCI (Peripheral Component Interconnect bus — шина взаимосвязи периферийных компонентов) появилась в 1992 г. В 1993 г. она была модернизирована (версия 2.0). В 1995 г. появилась очередная версия (версия 2.1). Компьютеры с шиной PCI появились в

середине 1993 г., и вскоре она стала неотъемлемой частью компьютеров высокого класса.

При использовании 64-разрядного процессора пропускная способность шины может составить 264 Мбайт/с. Высокая пропускная способность объясняется тем, что PCI может работать параллельно с шиной процессора, не обращая к ней со своими запросами. Для подключения адаптеров шины PCI используется как 32-, так и 64-разрядный специальный разъем. Эти разъемы легко распознать, так как они обычно устанавливаются отдельно от разъемов шин ISA, MCA или EISA. Другим важным свойством платы PCI является то, что она удовлетворяет спецификации Plug and Play фирмы Intel, т. е. может настраиваться с помощью специальной программы настройки. С конца 1995 г. в большинстве компьютеров устанавливается BIOS, удовлетворяющая спецификации Plug and Play, которая обеспечивает автоматическую настройку.

Шина AGP. Для повышения эффективности работы с видео и графикой фирма Intel в 1996 г. разработала новую шину — шину AGP (Accelerated Graphics Port — ускоренный графический порт). AGP похожа на PCI, но она не зависит от PCI. Например, разъем AGP подобен разъему PCI, но имеет контакты для дополнительных сигналов и другую разводку контактов. AGP — высокоэффективное соединение, разработанное специально для видеоадаптера, причем в системе для одного видеоадаптера допускается только один разъем AGP.

Спецификация AGP 1.0 предусматривает режимы: 1x или 2x. В режиме 1x тактовая частота 66 МГц. Версия AGP 2.0 была выпущена в 1998 г., в ней был добавлен режим 4x.

В основном режиме AGP, называемом 1x, выполняется одиночная передача за каждый цикл. Поскольку ширина шины AGP равна 32 бит (4 байт), при 66 млн тактов в секунду по ней можно передавать данные со скоростью приблизительно 266 млн байт в секунду.

В режиме 2x, при котором в каждом цикле осуществляются две передачи, что соответствует скорости 533 Мбайт/с. В настоящее время практически все современные системные платы поддерживают этот режим.

В режиме 4x, в котором данные передаются четыре раза за цикл, скорость передачи данных равняется 1 066 Мбайт/с.

Помимо повышения эффективности работы видеоадаптера AGP позволяет получать быстрый доступ непосредственно к системной оперативной памяти. Благодаря этому видеоадаптер AGP может использовать оперативную память, что уменьшает потребность в видеопамяти. Это особенно важно при работе с трехмерными видеоприложениями, интенсивно использующими большие объемы памяти.

7.2. СИСТЕМНЫЕ РЕСУРСЫ

Для обмена данными с помощью шин ПК использует коммуникационные каналы, адреса и сигналы, что называется системными ресурсами. Под системными ресурсами подразумевают:

- адреса памяти;
- каналы запросов прерываний (IRQ);
- каналы прямого доступа к памяти (DMA);
- адреса портов ввода-вывода.

Наиболее распространенные проблемы связаны с ресурсами памяти. Конфликтов, связанных с ресурсами IRQ, больше, чем с ресурсами DMA, поскольку прерывания запрашиваются чаще. Порты ввода-вывода используются во всех подключенных к шине устройствах, но 64 Кбайт памяти, отведенной под порты, обычно хватает, чтобы избежать конфликтных ситуаций.

Общим для всех видов ресурсов является то, что любая установленная в компьютере плата (устройство) должна использовать уникальный системный ресурс, иначе отдельные компоненты компьютера не смогут разделить ресурсы между собой и произойдет конфликт, поэтому при установке дополнительных плат, в компьютере растет вероятность конфликтов, связанных с использованием ресурсов. Конфликт возникает при установке двух или более плат, каждой из которых требуется линия IRQ или адрес порта ввода-вывода.

В операционных системах, удовлетворяющих спецификации Plug and Play, установка правильных параметров осуществляется на этапе инсталляции оборудования.

Прерывания. Прерывание — это прекращение выполнения текущей команды или текущей последовательности команд для обработки некоторого события специальной программой — обработчиком прерывания, с последующим возвратом к выполнению прерванной программы. Событие может быть вызвано особой ситуацией, сложившейся при выполнении программы, или сигналом от внешнего устройства. Прерывание используется для быстрой реакции процессора на особые ситуации, возникающие при выполнении программы и взаимодействии с внешними устройствами.

Механизм прерывания обеспечивается соответствующими аппаратно-программными средствами компьютера. Любая особая ситуация, вызывающая прерывание, сопровождается сигналом, называемым *запросом прерывания* (IRQ). Запросы прерываний от внешних устройств поступают в процессор по специальным линиям (каналам запросов прерывания), а запросы, возникающие в

процессе выполнения программы, поступают непосредственно изнутри процессора.

Каналы прерываний представляют собой проводники на системной плате и соответствующие контакты в разъемах.

После получения IRQ компьютер приступает к выполнению специальных процедур его обработки:

- сохранению в стеке содержимого регистров процессора;
- обращению к таблице векторов прерываний, в которой содержится список адресов памяти, по которым записаны программы-драйверы для обслуживания платы, пославшей запрос, соответствующих определенным номерам (каналам) прерываний;
- после выполнения необходимых действий по обслуживанию устройства, пославшего запрос, процедура обработки прерывания восстанавливает содержимое регистров процессора (извлекая его из стека) и возвращает управление компьютером той программе, которая выполнялась до возникновения прерывания.

Аппаратные прерывания имеют иерархию приоритетов: чем меньше номер прерывания, тем выше приоритет. Прерывания с более высоким приоритетом обладают преимуществом и могут «прерывать прерывания». В результате в компьютере может возникнуть несколько «вложенных» прерываний. При генерации большого количества прерываний стек может переполниться и компьютер зависнет.

Все системные BIOS, удовлетворяющие спецификации Plug and Play, а также операционные системы, начиная с Windows 95 OSR 2, поддерживают функцию управления прерываниями.

Чаще всего конфликты IRQ возникают между последовательными портами COM, так как максимальное их количество равно четырем, а прерывание IRQ 3 предназначено для всех портов COM с четными номерами и IRQ 4 — для всех портов COM с нечетными номерами. Проблемы появляются при установке в компьютере последовательных портов более двух. В результате порты COM2 и COM4 используют одну линию IRQ 3, а порты COM1 и COM3 — IRQ 4. Следовательно, использовать одновременно COM1 и COM3 невозможно; то же самое относится и к портам COM2 и COM4.

Для того чтобы в компьютере было более двух параллельных портов COM, необходима многопортовая плата, которая помимо прерываний с номерами 3 и 4 позволяет использовать дополнительные прерывания.

Каналы прямого доступа к памяти. Каналы прямого доступа к памяти (DMA) используются устройствами, осуществляющими

высокоскоростной обмен данными, например, звуковая плата или адаптер SCSI. Последовательный и параллельный порты не используют DMA. Один и тот же канал DMA может использоваться разными устройствами, но не одновременно.

Адреса портов ввода/вывода. Через порты ввода-вывода к компьютеру можно подключать разнообразные устройства, например, принтер — через один из параллельных портов LPT, модем — через один из последовательных портов COM.

Порты ввода-вывода позволяют установить связь между устройствами и программным обеспечением в компьютере, при этом обмен информацией в ту и другую сторону происходит по одному и тому же каналу.

В большинстве компьютеров имеются хотя бы два последовательных порта (COM1 и COM2) и один параллельный (LPT1). А всего в компьютере можно установить до четырех последовательных (COM1 — COM4) и трех параллельных (LPT1-LPT3) портов. Вообще существует 65 535 портов, пронумерованных от 0000h до FFFFh, включая уже указанные. При выборе порта для подключаемого устройства нужно следить, чтобы двум устройствам случайно не назначить один и тот же порт.

Системы, поддерживающие спецификацию Plug and Play, автоматически разрешают любые конфликты из-за портов, выбирая альтернативные порты для одного из конфликтующих устройств.

Устройства на шине обычно используют адреса, начиная с 100h. Большинство из них стандартизировано, поэтому, как правило, не возникает каких-либо конфликтов или проблем с адресами портов для этих устройств.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какие основные типы шин используются в ПК?
2. Для чего предназначена шина процессора?
3. Для чего предназначена шина памяти?
4. Для чего предназначена шина ввода-вывода?
5. Назовите характеристики шины PCI.
6. Назовите свойства шины AGP.
7. В чем заключаются системные ресурсы ПК?
8. Для чего нужны прерывания?
9. Какие устройства используют каналы прямого доступа к памяти?
10. Для чего нужны адреса портов ввода-вывода?

ВВОД-ВЫВОД

8.1. ПОСЛЕДОВАТЕЛЬНЫЕ ПОРТЫ

К последовательным портам чаще подключаются двунаправленные устройства, которые должны как передавать информацию в компьютер, так и принимать ее.

Асинхронный последовательный интерфейс — это основной тип интерфейса, с помощью которого осуществляется взаимодействие между компьютерами. Термин «асинхронный» означает, что при передаче данных не используются никакие синхронизирующие сигналы и отдельные символы могут передаваться с произвольными интервалами, как, например, при вводе данных с клавиатуры.

К каждому символу, передаваемому через последовательное соединение, добавляются два или три сигнала:

- перед символом — стандартный стартовый сигнал. Стартовый сигнал — это нулевой бит, называемый стартовым битом;
- после символа — стоповый сигнал. Может быть два стоповых сигнала.

В принимающем устройстве символы распознаются по появлению стартовых и стоповых сигналов, а не по моменту их передачи. Данные передаются по одиночному проводнику, а биты — последовательно один за другим. К последовательным портам можно подключить самые разнообразные устройства: модемы, плоттеры, принтеры, сканеры, другие компьютеры, устройства считывания штрихкода или схему управления устройствами.

В основном во всех устройствах, для которых необходима двунаправленная связь с компьютером, используется ставший стандартом последовательный порт RS-232C (Reference Standard number 232 revision C — стандарт обмена номер 232 версии C), который позволяет передавать данные между несовместимыми устройствами.

Последовательные порты ПК и подключаемые устройства соединяются кабелем. Максимальная длина кабеля рекомендуется не более 15 м, но разработаны специальные кабели длиной 150 м и более.

8.2. ПАРАЛЛЕЛЬНЫЕ ПОРТЫ

В параллельных портах для одновременной передачи байта информации используется восемь линий. Этот интерфейс отличается высоким быстродействием, часто применяется для подключения к компьютеру принтера, а также для соединения компьютеров. Существенным недостатком параллельного порта является то, что соединительные провода не могут быть слишком длинными. При большой длине соединительного кабеля в него приходится вводить промежуточные усилители сигналов, так как в противном случае возникает множество помех.

В 1994 г. был утвержден стандарт IEEE 1284. Он определяет физические характеристики параллельных портов, но не содержит требований к программному обеспечению, работающему с параллельными портами. Поэтому вскоре был разработан стандарт, определяющий требования к такому программному обеспечению и направленный на устранение различий между микросхемами параллельных портов разных производителей.

Стандартом IEEE 1284 предусмотрена более высокая пропускная способность соединения между компьютером и принтером или двумя компьютерами. Для реализации этой возможности стандартный кабель принтера не подходит, а требуется витая пара.

В стандарте IEEE 1284 определены новые разъемы: DB25; Centronics 36; разъем высокой плотности.

Стандарт IEEE 1284 определяет четыре типа параллельного порта:

- стандартный параллельный порт;
- двунаправленный порт;
- усовершенствованный параллельный порт (EPP);
- порт с расширенными возможностями (ECP).

В первых компьютерах параллельные порты использовались для передачи информации от ПК к какому-либо устройству, например к принтеру. Однонаправленность этого порта вполне соответствовала его основному назначению — передаче данных на принтер.

Стандартные параллельные порты были построены с помощью специальных схем и однонаправленного параллельного порта, при этом можно было обеспечить 8-разрядный вывод и 4-разрядный ввод. В настоящее время этот тип портов используется довольно редко. Стандартный параллельный порт обеспечивает скорость передачи данных 50 Кбайт/с, но при использовании различных усовершенствований пропускную способность можно увеличить до 150 Кбайт/с.

Двунаправленный параллельный порт впервые появился в 1987 г. в компьютерах PS/2. Сегодня во многих компьютерах можно найти порты, которые обычно обозначаются как параллельные «типа PS/2». Благодаря такому порту появилась возможность организовать двусторонний обмен данными между компьютером и различными периферийными устройствами. Двунаправленные порты могут работать с 8-разрядным вводом и выводом, используя для этого восемь стандартных линий передачи данных, пропускная способность которых при подключении внешних устройств значительно выше, чем для 4-разрядных портов. Скорость передачи данных при работе через двунаправленный порт около 150 Кбайт/с.

EPP (Enhanced Parallel Port) — выпущен в 1991 г. Это новый тип быстродействующего параллельного порта. EPP работает практически на всех скоростях, поддерживаемых шиной ISA, и предлагает десятикратное увеличение пропускной способности по сравнению с обычным параллельным портом. Этот тип портов разработан специально для таких подключаемых к параллельному порту устройств, как сетевые адаптеры, дисководы и накопители на магнитной ленте. Усовершенствованный параллельный порт соответствует требованиям нового стандарта IEEE 1284 для параллельных портов и передает данные со скоростью до 2 Мбайт/с.

Существует два вида EPP: версия 1.7 порта EPP, которая не поддерживает стандарт IEEE 1284; часть стандарта IEEE 1284.

Периферийное оборудование поддерживает оба стандарта, но в некоторых случаях устройства для EPP 1.7 могут не работать с портами IEEE 1284.

Другой тип высокоскоростного параллельного порта, называемый портом ECP (Enhanced Capabilities Port — порт с расширенными возможностями), был выпущен в 1992 г.

Порт ECP соответствует требованиям стандарта IEEE 1284. Основная цель разработки и выпуска этого типа параллельных портов — подключение высокоскоростных принтеров. Большинство компьютеров, в которых установлены новейшие микросхемы, могут работать как в режиме ECP, так и в EPP, однако при взаимодействии с устройствами, подключаемыми к параллельным портам, режим EPP работает лучше.

8.3. ПОРТЫ USB И IEEE-1394

В настоящее время разработано два высокоскоростных устройства с последовательной шиной: USB (Universal Serial Bus — универсальная последовательная шина); IEEE-1394 (i.Link или FireWire).

Эти высокоскоростные коммуникационные порты отличаются от стандартных параллельных и последовательных портов более широкими возможностями. К ним можно подсоединять все типы внешних периферийных устройств. В USB реализована возможность подключения к компьютеру большого количества периферийных устройств. При подключении устройств к USB его настройка происходит автоматически, сразу после физического подключения, без перезагрузки или установки.

Существует несколько версий USB. В спецификации USB 2.0 скорость передачи данных в 40 раз выше, чем в первоначальной версии USB 1.0; кроме того, обеспечивается полная обратная совместимость устройств.

Эта шина поддерживает до 127 подключаемых устройств. Для таких низкоскоростных периферийных устройств, как клавиатура и мышь, в универсальной последовательной шине предусмотрен более «медленный» подканал. Для одновременного подключения нескольких устройств USB необходимо использовать концентратор. С помощью концентратора к одному порту USB можно подключить клавиатуру, мышь, цифровую камеру, принтер, телефон и т.д.

Максимальная длина кабеля между двумя работающими на предельной скорости устройствами или устройством и концентратором 5 м. Максимальная длина кабеля для низкоскоростных устройств при использовании нескрученной пары проводов 3 м. USB 2.0 работает на скорости 480 Мбит/с (60 Мбайт/с).

USB удовлетворяет требованиям технологии Plug and Play фирмы Intel, в том числе требованию горячего подключения, при котором устройство может подсоединяться к компьютеру без выключения питания и перезагрузки системы. Нужно просто подключить устройство, после чего контроллер USB, установленный в компьютере, самостоятельно его обнаружит, а также добавит необходимые для работы ресурсы и драйверы.

В настоящее время выпущено несколько уникальных устройств USB:

- USB-параллельный порт;
- USB-Ethernet;
- USB-SCSI;
- USB-PS/2 (стандартный порт клавиатуры и мыши);
- мосты прямого соединения USB, позволяющие напрямую подключить две системы через USB.

Устройства USB-параллельный порт или USB-Ethernet позволяют подключить периферийное оборудование с интерфейсом RS232 или

Centronics к порту USB. Преобразователь USB-Ethernet обеспечивает подключение к локальной сети через порт USB.

IEEE-1394 (FireWire или i.Link) — это высокоскоростная локальная последовательная шина, способная передавать данные со скоростью 100, 200 и 400 Мбит/с (12,5, 25 и 50 Мбайт/с), а при работе с некоторыми типами файлов — до 1 Гбит/с. Стандарт на шину IEEE-1394 опубликован в конце 1995 г. Он разработан на основе FireWire, представленной фирмами Apple и Texas Instruments, и является частью нового стандарта Serial SCSI.

Эта шина использует простой 6-проводной кабель из двух различных пар линий, предназначенных для передачи тактовых импульсов и информации, а также двух линий питания. Как и USB, IEEE-1394 полностью поддерживает технологию Plug and Play, включая возможность горячего подключения (установка и извлечение компонентов без отключения питания системы).

Шина IEEE-1394 построена на разветвляющейся топологии и позволяет использовать до 63 узлов в цепочке и подсоединять при этом к каждому узлу до 16 устройств. Если этого недостаточно, то можно дополнительно подключить до 1 023 шинных перемычек, которые могут соединять более 64 000 узлов. Кроме того, шина IEEE-1394 может поддерживать устройства, построенные на одной шине, но работающие на разных скоростях передачи данных, как и SCSI.

Подключить к компьютеру через шину 1394 можно практически все устройства, которые могут работать с SCSI. Сюда входят все виды дисковых накопителей, включая жесткие, оптические, CD- и DVD-ROM. К шине 1394 могут подключаться цифровые видеокамеры, устройства с записью на магнитную ленту и многие другие высокоскоростные периферийные устройства.

8.4. ПОРТЫ SCSI

SCSI (Small Computer System Interface — интерфейс малых компьютерных систем) — шина, которая может обеспечить работу восьми или шестнадцати устройств. Некоторые адаптеры позволяют подключить и больше устройств.

Одно из устройств, называемое основным (host) адаптером, выполняет роль связующего звена между шиной SCSI и системной шиной персонального компьютера. Шина SCSI взаимодействует не с самими устройствами (например, с жесткими дисками), а со встроенными в них контроллерами.

Каждый присоединяемый модуль получает идентификационный номер — SCSI ID. Один из модулей является платой адаптера, установленной в компьютере; остальные семь — периферийными устройствами. К одному и тому же основному адаптеру можно подключать жесткие диски, накопители на магнитной ленте, CD-ROM, сканеры и другие устройства (не больше семи или пятнадцати).

Подсистема SCSI связывается с компьютером с помощью программ-драйверов.

Интерфейс SCSI принят в качестве стандарта и используется практически во всех высококачественных компьютерах.

8.5. ПОРТЫ IDE

Основной интерфейс, используемый для подключения жесткого диска к современному PC, называется IDE (Integrated Drive Electronics). Фактически он представляет собой связь между системной платой и электроникой или контроллером, встроенными в накопитель. Этот интерфейс постоянно развивается — на сегодняшний день создано несколько модификаций.

Интерфейс IDE, широко используемый в запоминающих устройствах современных компьютеров, разрабатывался как интерфейс жесткого диска. Однако сейчас он используется для поддержки не только жестких дисков, но и многих других устройств, например, накопителей на магнитной ленте, CD/DVD-ROM, дисководов Zip.

SCSI и IDE — это интерфейсы системного уровня, в которых контроллер одного из первых двух типов выполнен в виде микросхемы (или комплекта микросхем) и встроен в диск. В интерфейсе SCSI между контроллером и системной шиной вводится еще один уровень организации данных и управления, а интерфейс IDE взаимодействует с системной шиной непосредственно.

Термин IDE в принципе мог бы относиться к любому жесткому диску со встроенным контроллером. Официальное название интерфейса IDE, признанного в качестве стандарта ANSI, — ATA (ATAttachment).

Поскольку в накопителе IDE контроллер встроенный, его можно подключать непосредственно к разъему на плате адаптера или на системной плате. Когда говорят о накопителях IDE, то обычно имеют в виду вариант ATA IDE, получивший наибольшее распространение. Однако существуют и другие разновидности накопителей IDE для других шин.

Существует три основные разновидности интерфейса IDE, рассчитанные на взаимодействие с тремя стандартными шинами:

- AT Attachment (ATA) IDE (16-разрядная шина ISA);
- XT IDE (8-разрядная шина ISA);
- MCA IDE (16-разрядная шина MC A).

Из этих трех разновидностей в настоящее время используется только ATA, а точнее версия ATA-2. Ее еще называют EIDE (Enhanced IDE), Fast-ATA, Ultra-ATA или Ultra-DMA.

Существуют следующие стандарты ATA:

- ATA-1 (1988 — 1994 гг.);
- ATA-2 (1996 г., также называется Fast-ATA, Fast-ATA-2 или EIDE);
- ATA-3 (1997 г.);
- ATA-4 (1998 г., также называется Ultra-ATA/33);
- ATA-5 (1999 г., также называется Ultra-ATA/66).

Все версии стандарта ATA обратно совместимы, т.е. устройства ATA-1 или ATA-2 будут прекрасно работать с интерфейсом.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что относится к интерфейсам ввода-вывода?
2. Как работает последовательный порт?
3. Какие достоинства и недостатки у параллельного порта?
4. Назовите основные характеристики параллельных портов в стандарте IEEE 12842.
5. Какие новые разъемы определены в стандарте IEEE 1284?
6. Для чего нужен стандартный параллельный порт?
7. Назовите основные характеристики двунаправленного параллельного порта.
8. Чем отличается порт EPP от порта ECP?
9. Назовите основные характеристики USB.
10. Назовите основные характеристики SCSI.
11. Назовите основные характеристики IDE.

СИСТЕМНЫЕ ПЛАТЫ

Системная плата является главным элементом любого современного компьютера и объединяет практически все устройства, входящие в его состав.

Системные платы отличаются друг от друга форм-факторами.

Форм-фактор системной платы — стандарт, определяющий размеры системной платы для персонального компьютера, места ее крепления к корпусу; расположение на ней интерфейсов шин, портов ввода-вывода, разъема центрального процессора (если он есть) и слотов для оперативной памяти, а также тип разъема для подключения блока питания.

Некоторые форм-факторы в историческом развитии приведены в табл. 9.1.

Рассмотрим более подробно семейство АТХ.

9.1. СЕМЕЙСТВО АТХ

АТХ. В июле 1995 г. компанией Intel официально объявлено о спецификации АТХ.

АТХ определяет следующие характеристики:

- геометрические размеры материнских плат;
- общие требования по положению разъемов и отверстий на корпусе;
- положение блока питания в корпусе;
- геометрические размеры блока питания;
- электрические характеристики блока питания;
- форму и положение ряда разъемов (преимущественно питания).

Системные платы АТХ появились на рынке примерно в середине 1996 г. В феврале 1997 г. появилась версия 2.01 спецификации

ATX, после чего было сделано еще несколько незначительных изменений. В мае 2000 г. выпускается редакция спецификации ATX версии 2.03. Компания Intel опубликовала подробную спецификацию ATX, тем самым открыв ее для сторонних производителей.

Рассмотрим некоторые особенности ATX.

Процессор и модули памяти расположены так, что они не мешают платам расширения, и их легко заменить новыми, не вынимая при этом ни одного из установленных адаптеров.

Процессор и модули памяти расположены рядом с источником питания и обдуваются одним вентилятором, что позволяет обойтись без специального вентилятора для процессора (правда, не настолько, чтобы отказаться от него совсем), который не всегда эффективен и часто подвержен поломкам. Есть также место и для пассивного теплоотвода.

На тыльной стороне системной платы есть область с разъемами ввода-вывода шириной 6,25 и высотой 1,75 дюйма. Это позволяет расположить внешние разъемы непосредственно на плате и исключает необходимость использования кабелей, соединяющих внутренние разъемы и заднюю панель корпуса.

Спецификация ATX содержит одноключевой разъем источника питания, который легко вставляется и который невозможно установить неправильно. Этот разъем имеет контакты для подвода к системной плате напряжения 3,3V. В спецификацию ATX были включены

Таблица 9.1

Форм-фактор	Спецификация		Размеры платы, мм
	Фирма	Год	
XT	IBM	1983	216×279
AT	IBM	1984	305×279/330
LPX	Western Digital	1987	229×279/330
Mini-LPX	Western Digital	1987	203/229×254/279
Baby-AT	IBM	1990	216×254/330
ATX	Intel	1995	305×244
eATX	Intel	1995	305×330
Mini-ATX	Intel	1996	284×208
Micro-ATX	Intel	1997	244×244
Flex-ATX	Intel	1997	229×190,5/244
BTX	Intel	2004	325×267
Pico-ITX	VIA	2007	100×72

два дополнительных разъема питания, получивших название вспомогательных силовых разъемов (3,3V и 5V), а также разъем ATX 12V, используемый в системах, потребляющих большее количество электроэнергии, чем предусмотрено оригинальной спецификацией.

Разъемы для накопителей на гибких и жестких дисках находятся рядом с накопителями. Поэтому можно уменьшить длину внутренних кабелей к накопителям.

Системная плата практически не закрывается отсеками для установки дисководов, что обеспечивает свободный доступ к различным компонентам системы.

Micro-ATX. В декабре 1997 г. компанией Intel был впервые представлен форм-фактор системной платы micro-ATX как вариант уменьшенной платы ATX, предназначенный для небольших и недорогих систем. Уменьшение форм-фактора стандартной платы ATX привело к уменьшению размеров корпуса, системной платы и блока питания, что снизило стоимость системы в целом.

Форм-фактор micro-ATX совместим с форм-фактором ATX, что позволяет использовать системную плату micro-ATX в полноразмерном корпусе ATX. Вставить полноразмерную плату ATX в корпус micro-ATX нельзя.

Основные различия системных плат форм-фактора micro-ATX с ATX:

- размер;
- уменьшенное число разъемов;
- уменьшенный блок питания (форм-фактора SFX).

Уменьшение количества разъемов не является проблемой для обычного пользователя домашнего или офисного компьютера, так как ряд системных компонентов, к числу которых относятся, например, звуковая и графическая платы, часто встраиваются в системную плату.

В системах micro-ATX, благодаря соответствию разъемов, можно использовать стандартный блок питания ATX, но специально для маломощных систем был разработан уменьшенный форм-фактор блока питания, получивший название SFX.

Совместимость системных плат форм-фактора micro-ATX с ATX обеспечивается следующими факторами:

- использованием одного и того же 20-контактного разъема питания;
- стандартным расположением разъемов ввода-вывода;
- одинаковым расположением крепежных винтов.

Сходство геометрических параметров позволяет установить системную плату micro-ATX как в корпус ATX, содержащий стандартный блок питания, так и в уменьшенный корпус micro-ATX, использующий меньший по размерам блок питания SFX.

Flex-ATX. В марте 1999 г. компания Intel опубликовала дополнение к спецификации micro-ATX, названное flex-ATX. В этом дополнении описывались системные платы еще меньшего размера, чем ATX, которые позволяют производителям создавать небольшие и недорогие системы.

Форм-фактор flex-ATX определяет системную плату, которая является наименьшей из семейства ATX. Форм-фактор flex-ATX поддерживает следующие разъемы для процессоров:

- Socket 7 или Socket A для процессоров AMD;
- Socket 370 версии PPGA и FCPGA для процессоров Intel Celeron и Pentium III;
- Socket 423 для Pentium 4.

Платы flex-ATX обратно совместимы со стандартной платой ATX, так как используют единое расположение монтажных отверстий, а также одинаковую спецификацию разъемов питания и ввода-вывода.

В 2003 г. был анонсирован новый стандарт — ВТХ, в частности направленный на повышение эффективности охлаждения системного блока компьютера. Эта замена связана с большим количеством теплоты, выделяемой компонентами компьютера, в первую очередь процессорами. В сентябре 2006 г. Intel отказалась от поддержки стандарта ВТХ, в частности из-за устойчивой тенденции снижения выделения теплоты от процессоров и других компонентов ПК.

По состоянию на 2011 г. форм-фактор ATX и его производные остается наиболее массовым и в ближайшее время его замена не планируется.

9.2. МИКРОСХЕМЫ СИСТЕМНОЙ ЛОГИКИ

Основа материнской платы — набор ключевых микросхем, также называемый набором системной логики или чипсетом. Тип чипсета, на котором построена материнская плата, целиком и полностью определяет тип и количество комплектующих устройств, из которых состоит компьютер, а также его потенциальные возможности.

Две любые платы с одинаковым набором микросхем функционально идентичны.

Набор микросхем системной логики включает в себя следующие основные компоненты:

- интерфейс шины процессора;
- контроллеры памяти;
- контроллеры шины;
- контроллеры ввода-вывода.

Набор микросхем соединяет процессор с различными компонентами компьютера. Процессор не может взаимодействовать с памятью, платами адаптера и различными устройствами без помощи наборов микросхем.

Набор микросхем определяет тип и быстродействие используемого процессора, рабочую частоту шины, скорость, тип и объем памяти, поэтому набор микросхем относится к числу наиболее важных компонентов системы.

Микросхемы системной логики компании Intel. Начиная с 1989 г., Intel стала создавать процессоры и наборы микросхем системной логики, что составляет примерно 90 % компонентов типичной системной платы. В 1993 г. Intel одновременно с первым процессором Pentium представила набор микросхем системной логики 430LX, а также полностью законченную системную плату. К 1994 г. Intel не только доминировала на рынке процессоров и наборов микросхем, но, по сути, монополизировала рынок системных плат. Сейчас Intel продолжает заниматься разработкой процессоров и созданием наборов микросхем системной логики и системных плат одновременно, т. е. представление и выпуск нового продукта происходят практически одновременно, что означает возможность незамедлительного использования новой системы.

При создании наборов микросхем Intel использует два различных типа архитектуры:

- North/South Bridge;
- hub-архитектура, которая используется во всех последних наборах микросхем системной логики серии 800.

В настоящее время господствующую позицию занимает семейство чипсетов Intel 965 Express, официально поддерживающее процессоры Core 2 Duo/Extreme. На смену чипсетам Intel 965 Express, возможно, придет семейство чипсетов Intel 3x (известное под кодовым обозначением Bearlake).

Серьезным конкурентом Intel является компания NVIDIA. Актуальной на сегодняшний день является 600-я серия чипсетов NVIDIA nForce, включающая в себя как решения топ-класса (nForce 680i SLI и 680i LT SLI), так и среднего (nForce 650i SLI и 650i Ultra).

Что касается других участников рынка чипсетов для процессоров Intel (компаний VIA и SiS), еще совсем недавно игравших на нем весьма заметную роль, на сегодняшний день они занимают достаточно скромное место.

Микросхемы системной логики компании AMD. Разработав процессоры Athlon/Duron, компания AMD разработала собственный набор микросхем и на его базе системные платы для процессоров.

Этот набор микросхем получил название AMD 750 (кодовое название Irongate) и поддерживает процессоры для разъемов Slot A. AMD 750 состоит из следующих микросхем:

- 751 — System Controller (компонент North Bridge);
- 756 — Peripheral Bus Controller (компонент South Bridge).

Кроме компании AMD созданием наборов микросхем и системных плат для процессоров AMD занимаются и другие компании.

Если на рынке чипсетов для процессоров Intel царит двоевластие, то с чипсетами для процессоров AMD все гораздо проще — господство продукции NVIDIA в настоящее время здесь неоспоримо.

Высший и средний классы чипсетов NVIDIA представлены как 600-й, так и 500-й серией nForce (nForce 680a SLI, 590 SLI и nForce 570 SLI, 570 LT SLI, 570 Ultra, 560, 550, 520 соответственно), а в нижнем, бюджетном классе, господствуют интегрированные чипсеты 6100/6150 и дискретные nForce 520 LE.

Компании VIA и SiS не претендуют на сколько-нибудь заметную роль на рынке.

Сегодня компания AMD после приобретения ATI получила в свое распоряжение достаточно серьезное подразделение, занимающееся разработкой системной логики, поэтому команда AMD прикладывает максимум усилий, чтобы выйти в лидеры.

И первым шагом к этой цели стал выпуск чипсетов с интегрированной графикой (видеоадро Radeon X1250 с аппаратной поддержкой DirectX 9.0) AMD 690G/690V, которые являются полным аналогом мобильного чипсета Radeon Xpress 1150. Уникальной особенностью AMD 690G является поддержка вывода видеосигнала через независимые выходы HDMI, DVI и VGA, тогда как упрощенный AMD 690V использует только аналоговый видеоинтерфейс VGA.

Архитектура North/South Bridge. North Bridge иногда называют контроллером PAC (PCI/AGP Controller). Это основной компонент системной платы. North Bridge — это схема, работающая на полной частоте системной платы (шине процессора).

North Bridge обеспечивает взаимосвязь между процессором по шине FSB, оперативной памятью, видеокартой (интерфейсы AGP или PCI Express) и South Bridge.

Некоторые North Bridge включают графическое ядро, использующее внутренний интерфейс AGP или PCI Express — такие чипсеты называются интегрированными. North Bridge в современных наборах микросхем является однокристалльной микросхемой; в ранних версиях North Bridge компоновалась из нескольких (до трех) отдельных микросхем.

South Bridge — это схема в наборе микросхем системной логики с более низким быстродействием, чем North Bridge. South Bridge всегда находился на отдельной микросхеме и может использоваться в различных наборах микросхем системной логики. South Bridge подключается к шине PCI. Кроме того, обычно она содержит две схемы, реализующие интерфейс контроллера жесткого диска IDE и интерфейс USB, а также схемы, реализующие функции памяти CMOS и часов.

В архитектуре North/South Bridge, кроме схем North Bridge и South Bridge, есть и третий компонент: микросхема Super I/O, которая может содержать все стандартные периферийные устройства, встроенные в системную плату: параллельный порт, два последовательных порта, контроллер гибких дисков, интерфейс клавиатура/мышь.

Микросхема Super I/O может содержать и дополнительные компоненты: CMOS RAM/Clock, контроллеры IDE, интерфейс игрового порта.

Системы, содержащие порты IEEE-1394 и SCSI, используют для портов этого типа отдельные микросхемы.

Hub-архитектура. В архитектуре North/South Bridge компоненты соединяются посредством шины PCI. В серии 800 набора микросхем соединение компонентов выполняется с помощью выделенного hub-интерфейса, скорость которого вдвое выше скорости шины PCI. Такое соединение привело к созданию hub-архитектуры, в которой компонент North Bridge получил название Memory Controller Hub (MCH), а компонент South Bridge — I/O Controller Hub (ICH).

Hub-архитектура, по отношению к традиционной конструкции North/South Bridge, обладает определенными преимуществами.

1. Увеличенная пропускная способность. Hub-интерфейс представляет собой 8-разрядный интерфейс 4X (четырёхтактный) с тактовой частотой 66 МГц ($4 \cdot 66 \cdot 1$ байт = 264 Мбайт/с), имеющий удвоенную по отношению к PCI (32-разрядная шина, работающая на частоте 33 МГц) пропускную способность ($33 \cdot 4$ байт = 132 Мбайт/с).

2. Уменьшенная загрузка PCI. Это улучшает эффективность остальных устройств, подсоединённых к шине PCI, при выполнении групповых операций.

3. Уменьшение монтажной схемы. Для соединения с системной платой hub-интерфейс требует 15 сигналов, а шина PCI для выполнения подобной операции требует не менее 64 сигналов, что приводит к повышению генерации электромагнитных помех, ухудшению сигнала, появлению «шума». Поскольку hub-интерфейс имеет 8-разрядный интерфейс, то он имеет меньшее число выводов, а это говорит о более упрощённой схеме маршрутизации платы, уменьшает размеры платы и её себестоимость.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что называется форм-фактором системной платы?
2. Что определяет спецификация ATX?
3. Какие существуют форм-факторы системной платы семейства ATX?
4. В чём различия форм-факторов системной платы семейства ATX?
5. Что называется чипсетом?
6. Какие основные компоненты входят в набор микросхем системной логики?
7. Какие типы архитектуры использует Intel при создании наборов микросхем?
8. Что включает в себя архитектура North/South Bridge?
9. Что включает в себя Hub-архитектура?
10. Какие наборы микросхем выпускают фирмы, не входящие в Intel?

III

РАЗДЕЛ

ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

Глава 10. Архитектура вычислительных систем

Глава 11. Параллельные вычислительные системы

АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

10.1. ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

Основополагающими принципами ЭВМ фон-неймановской архитектуры являются следующие:

- принцип программного управления выполнением программы;
- принцип хранимой в памяти программы.

Эти принципы использовали счетчик команд, т. е. адрес следующей выполняемой команды вычислялся, исходя из выполняемой. Поэтому счетчик команд является тормозом, который ограничивает поток команд, поступающих на исполнение, их последовательным анализом.

Альтернативной архитектурой вычислительной системы является не-фон-неймановская архитектура, допускающая одновременный анализ более одной команды. Счетчик команд при этом не нужен. Порядок выполнения команд определяется наличием исходной информации для выполнения каждой из них. Если несколько команд готовы к выполнению, то принципиально возможно их назначение для выполнения таким же количеством свободных процессоров или ЭВМ. Такие вычислительные системы управляют потоком данных. Можно говорить о параллельной работе нескольких процессоров или ЭВМ. Параллельная архитектура предусматривает построение многопроцессорных систем и сетей, объединяющих множество отдельных процессоров или ЭВМ.

Изложим классический принцип работы вычислительной системы с параллельной архитектурой. В памяти отводится место под команды следующей структуры:

{код операции; операнд 1;...; операнд n; адрес результата 1;...; адрес результата m}

Адреса результатов являются адресами процессоров или ЭВМ, в которые передаются результаты выполнения операции. Эти результаты в качестве операндов могут поступать и в текст других команд. Команда не готова к выполнению, если в ее тексте отсут-

ствуется хотя бы один операнд. После заполнения всех операндов команда попадает в сеть в виде информационного пакета (токена), содержащего код операции и другую необходимую информацию. Токен поступает по сети на одно из свободных исполнительных устройств, где операция выполняется. По окончании выполнения операции в сеть выдается результирующий пакет, содержащий результат вычислений и адреса назначения. Таким образом, создается возможность активизации новых ячеек. После выдачи токена в сеть операнды в тексте команды очищаются, что обеспечивает повторное выполнение команды в цикле, если это необходимо.

Принципы параллельной обработки информации широко используются в вычислительных системах.

Вычислительная система (ВС) — взаимосвязанная совокупность средств вычислительной техники, состоящей из следующих компонентов:

- процессоры (не менее двух);
- система управления;
- память;
- периферийные устройства;
- программное обеспечение.

В качестве элементов ВС выступают отдельные ЭВМ, процессоры и периферийное оборудование. В зависимости от использования, состава каждой составляющей существуют различные архитектуры вычислительных систем.

Архитектура ВС — совокупность характеристик и параметров, определяющих функционально-логическую и структурную организацию системы.

В основу построения ВС положены следующие принципы:

- модульность;
- унификация и стандартизация;
- аппаратная, программная и информационная совместимость;
- иерархия в организации управления процессами;
- настройка на разные режимы;
- гибкость систем при изменении настроек;
- сервис для пользователей при выполнении вычислений.

При классификации вычислительных систем используют разные признаки:

- по назначению ВС делятся на системы универсальные (для решения разнообразных задач) и специализированные (для решения узкого класса задач);
- по типам и числу ЭВМ или процессоров — на многомашинные и многопроцессорные;
- по методам управления элементами системы — на централизованные, децентрализованные, со смешанным управлением.

Рассмотрим многомашинную вычислительную систему (ММС), состоящую из двух ЭВМ.

Возможны два варианта их использования:

- обе машины решают одну и ту же задачу и периодически сверяют результаты решения. Тем самым обеспечивается режим повышенной достоверности, уменьшается вероятность появления ошибок в результатах вычислений;
- обе машины работают параллельно, но обрабатывают собственные потоки заданий. Возможность обмена информацией между машинами сохраняется.

Основные сложности этих ММС заключается в организации связи между ЭВМ ВС и организации обмена информацией между ЭВМ ВС.

Каждая из ЭВМ сохраняет возможность автономной работы и управляется собственной операционной системой (ОС). Одна из этих ЭВМ может быть главной, а другая подключаемая ЭВМ комплекса рассматривается как специальное периферийное оборудование.

Многопроцессорные вычислительные системы (МПС) основаны на объединенной работе нескольких процессоров. В МПС в качестве общего ресурса используется общая оперативная память. Параллельная работа процессоров и использование ООП обеспечивается под управлением единой общей операционной системы.

При большом количестве процессоров в МПС возможно обращение к одним и тем же областям памяти и возникновение конфликтных ситуаций. Решение этой проблемы обеспечивается аппаратно-программными средствами. Процедуры взаимодействия очень сильно усложняют структуру ОС МПС. МПС эффективны при небольшом числе процессоров (до 10). В отечественных системах «Эльбрус» обеспечивалась возможность работы до 10 процессоров, 32 модулей памяти, 4 процессоров ввода-вывода и 16 процессоров связи. Все связи в системе обеспечивались коммутаторами.

Классификация архитектур вычислительных систем нужна для того, чтобы понять особенности работы той или иной архитектуры, но она не является достаточно детальной, чтобы на нее можно было опираться при создании вычислительных систем, поэтому следует вводить классификацию, которая связана с различными архитектурами ЭВМ и с используемым оборудованием.

Попытки систематизации всего множества архитектур начались с конца 1960-х гг. и продолжаются по сегодняшний день.

10.2. КЛАССИФИКАЦИЯ ПО ПОТОКАМ

М. Флинн (США) в 1966 г. предложил чрезвычайно удобный подход к классификации архитектур вычислительных систем. Основным определяющим архитектурным параметром он выбрал взаимодействие потока команд и потока данных (операндов и результатов).

В основу этой классификации заложено два возможных вида параллелизма:

- независимость потоков команд, существующих в системе;
- независимость данных, обрабатываемых в каждом потоке.

Согласно данной классификации имеются четыре основные архитектуры ВС:

- ОКОД — один поток команд — один поток данных (SISD — Single Instruction, Single Data);
- ОКМД — один поток команд — много потоков данных (SIMD — Single Instruction — Multiple Data);
- МКОД — много потоков команд — один поток данных (MISD — Multiple Instruction — Single Data);
- МКМД — много потоков команд — много потоков данных (MIMD — Multiple Instruction — Multiple Data).

Архитектура ОКОД. При классической архитектуре в ЭВМ обработка команд и данных происходит последовательно. Команды поступают одна за другой (за исключением точек ветвления программы), и для них из ОЗУ или регистров так же последовательно поступают операнды. Одной команде (операции) соответствует один необходимый ей набор операндов.

Архитектура ОКОД показана на рис. 10.1.

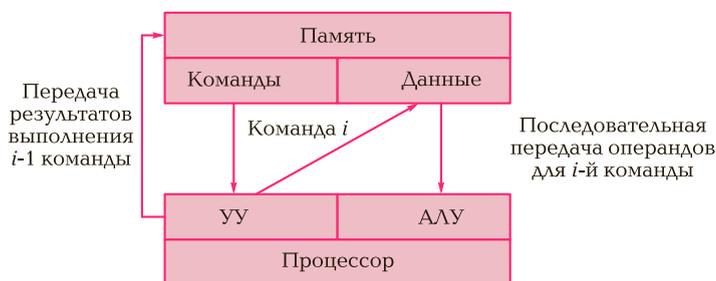


Рис. 10.1. Архитектура ВС типа ОКОД (SISD)

Архитектура ОКОД охватывает все однопроцессорные и одноплатные варианты систем, т. е. с одним вычислителем. Здесь параллелизм вычислений обеспечивается путем совмещения выполнения операций отдельными блоками АЛУ, а также параллельной работой устройств ввода-вывода информации и процессора.

Примерами компьютеров с архитектурой SISD могут служить большинство рабочих станций Compaq, Hewlett-Packard и Sun Microsystems.

Архитектура ОКМД. Эти системы обычно имеют большое количество процессоров, от 1 024 до 16 384, которые могут выполнять одну и ту же инструкцию относительно разных данных в жесткой конфигурации.

Архитектура ОКМД охватывает вычислительные системы, в которых одной командой обрабатывается набор данных и вырабатывается множество результатов. Это векторные и матричные системы, в которых по одной команде выполняется одна и та же операция над всеми элементами массива (вектора или матрицы), распределенными между процессорами.

Архитектура ОКМД показана на рис. 10.2.

Под эту схему хорошо подходят задачи обработки массивов (матриц или векторов), задачи решения систем линейных и нелинейных, алгебраических и дифференциальных уравнений, задачи теории поля и др. В структурах данной архитектуры желательно обеспечивать соединения между процессорами, соответствующие реализуемым математическим зависимостям. Как правило, эти связи напоминают матрицу, в которой каждый процессорный элемент связан с соседними.

Отечественные векторные ВС — ПС-2000, ПС-2100. Допускают организацию матричной обработки. Зарубежные ВС — ILLIAC-1V (США).

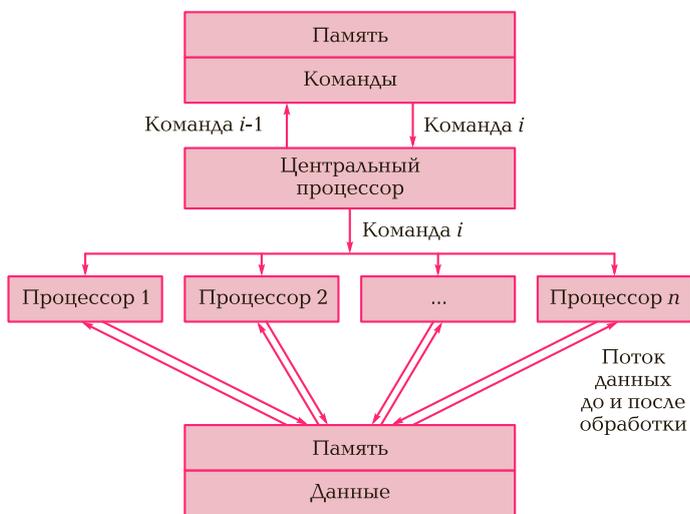


Рис. 10.2. Архитектура ВС типа ОКМД (SIMD)

Архитектура МКОД. Архитектура МКОД предполагает построение своеобразного процессорного конвейера, в котором результаты обработки передаются от одного процессора к другому по цепочке. Такой конвейер называют векторным.

Архитектура МКОД показана на рис. 10.3.

Существуют циклические задачи, для решения которых можно использовать ВС с архитектурой МКОД. С этой целью задача, ре-

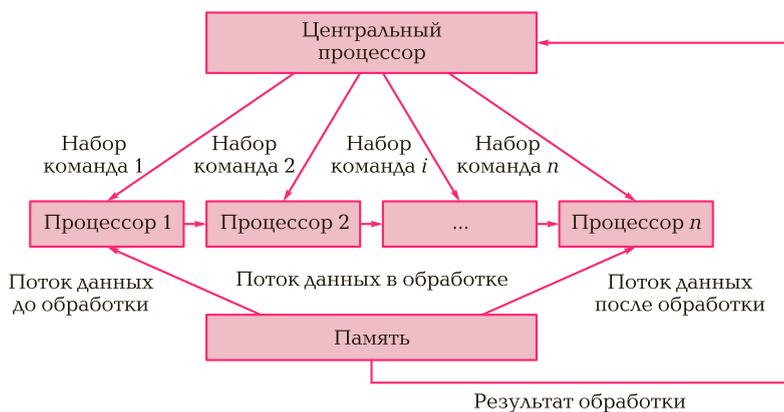


Рис. 10.3. Архитектура ВС типа МКОД (MIMD)

шаемая циклически, «разрезается» на последовательные этапы, закрепляемые за отдельными процессорами, и запускается конвейер многократного выполнения цикла, составляющего задачу.

Теоретически в ВС с архитектурой МКОД множество инструкций должно выполняться над единственным потоком данных. До сих пор ни одной реальной машины, попадающей в данный класс, создано не было. В качестве аналога работы такой системы, по-видимому, можно рассматривать работу банка. С любого терминала можно подать команду и что-либо сделать с имеющимся банком данных. Поскольку база данных одна, а команд много, мы имеем дело с множественным потоком команд и одиночным потоком данных.

Архитектура МКМД. Архитектура МКМД предполагает, что все процессоры системы работают по своим программам с собственным потоком команд. В простейшем случае они могут быть автономны и независимы.

Такая схема использования ВС часто применяется во многих крупных вычислительных центрах для увеличения пропускной способности центра.

Архитектура МКМД соответствует более полному и независимому распараллеливанию. К этому типу относятся, например все вычислительные комплексы семейства «Эльбрус».

Большое разнообразие попадающих в данный класс систем делает классификацию Флинна не полностью адекватной. Это заставляет использовать другой подход к классификации, иначе описывающий классы компьютерных систем.

10.3. КЛАССИФИКАЦИЯ ПО СПОСОБУ ОБРАБОТКИ ПОТОКОВ

Основная идея этого подхода состоит в том, что поток команд может быть обработан двумя способами:

- одним конвейерным устройством обработки, работающем в режиме разделения времени для отдельных потоков (векторные компьютеры);
- каждый поток обрабатывается своим собственным устройством (параллельные компьютеры).

В основе векторных компьютеров лежит концепция конвейеризации, при которой арифметическое устройство делится на отдель-



Рис. 10.4. Схематический вид SMP-архитектуры

ные части, каждая из которых выполняет свою подзадачу. В основе параллельного компьютера лежит идея использования для решения одной задачи нескольких процессоров, работающих сообща, причем процессоры могут быть как скалярными, так и векторными.

SMP-архитектура. SMP (symmetric multiprocessing) — симметричная многопроцессорная архитектура. Главной особенностью ВС с архитектурой SMP является наличие общей физической памяти, доступной всем процессорам (рис. 10.4).

Память имеет одну и ту же адресацию ячеек памяти для всех вычислительных устройств, которые при обращении к ней имеют равные права. Поэтому SMP-архитектура называется симметричной. Последнее обстоятельство позволяет очень эффективно обмениваться данными с другими вычислительными устройствами. Передача информации в SMP-системах происходит по высокоскоростным системным шинам (SGI PowerPath, Sun Gigaplane, DEC TurboLaser), к слотам которых подключаются высокоскоростные функциональные блоки (процессоры и др.), а для подсоединения к устройствам ввода-вывода используются более медленные шины (PCI, VME64).

Наиболее известными SMP-системами являются SMP-серверы и рабочие станции на базе процессоров Intel. Вся система работает под управлением единой ОС, которая в процессе работы автоматически распределяет процессы по процессорам, но иногда возможна и явная привязка.

Основные достоинства SMP-систем:

- простота и универсальность для программирования. Обычно используется модель параллельных ветвей, когда все процессоры работают независимо друг от друга. Однако можно реализовать и модели с межпроцессорным обменом;
- применение общей памяти увеличивает скорость обмена между процессорами;

- пользователь имеет доступ сразу ко всему объему памяти;
- для SMP-систем существуют эффективные средства автоматического распараллеливания;
- простота эксплуатации. Как правило, SMP-системы используют систему кондиционирования, основанную на воздушном охлаждении, что облегчает их техническое обслуживание;
- невысокая цена.

Недостатки SMP-систем:

- конфликты при одновременном обращении нескольких процессоров к одним и тем же областям общей физической памяти. Это зависит от скорости связи и от количества вычислительных элементов. В настоящее время конфликты могут происходить при наличии 8—24 процессоров;
- системная шина имеет ограниченную (хотя и высокую) пропускную способность и ограниченное число слотов. Все это очевидно препятствует повышению производительности при увеличении числа процессоров и числа подключаемых пользователей. В реальных системах можно задействовать не более 32 процессоров;

MPP-архитектура. MPP (massive parallel processing) — это массивно-параллельная архитектура.

MPP состоит из модулей, содержащих процессор и память, а также устройства ввода-вывода. Такие модули представляют собой полнофункциональные компьютеры. Каждый модуль соединен с другими посредством системы обмена, состоящей из коммуникационных процессоров (роутеров) (рис. 10.5). Доступ к памяти из данного модуля имеют только процессоры из этого же модуля. Пользователь может определить логический номер процессора, к

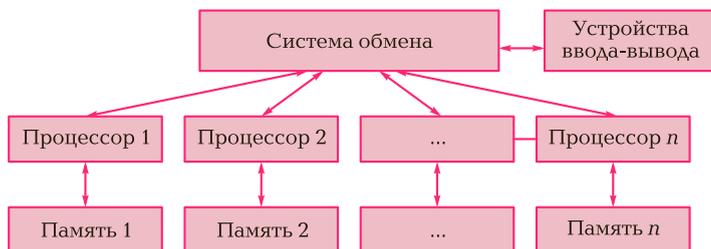


Рис. 10.5. Схематический вид MPP-архитектуры

которому он подключен, и организовать обмен сообщениями с другими процессорами.

Операционная система на машинах MPP-архитектуры устанавливается в двух вариантах:

- на управляющей машине устанавливается полноценная операционная система, а на каждом отдельном модуле урезанный вариант операционной системы, обеспечивающий работу только данного модуля;
- на каждом отдельном модуле устанавливается полноценная UNIX-подобная операционная система.

MPP-архитектура позволяет исключить конфликты в SMP-архитектуре, которые возникают при одновременном обращении нескольких процессоров к одним и тем же областям общей физической памяти.

Почти все рекорды по производительности на сегодня устанавливаются на машинах с MPP-архитектурой, состоящих из нескольких тысяч процессоров (ASCI Blue Pacific).

Недостатки машин MPP-архитектуры:

- снижение скорости межпроцессорного обмена;
- потребность в специальной технике программирования для реализации обмена сообщениями между процессорами;
- использование процессором только памяти своего модуля;
- высокая цена программного обеспечения.

К ВС с MPP-архитектурой относятся, например, суперкомпьютеры CRAY T3E-1200, MBC-1000, IBM RS/6000 SP.

Архитектура NUMA. Достоинства SMP-архитектуры и MPP-архитектуры реализованы в гибридной архитектуре NUMA (nonuniform memory access) — неоднородный доступ к памяти.

В архитектуре NUMA память организована следующим образом:

- память физически распределена по отдельным модулям;
- память логически представляет собой единое адресное пространство.

ВС с архитектурой NUMA построена из однородных базовых модулей, состоящих из небольшого числа процессоров и блока памяти. Модули объединены с помощью высокоскоростного коммутатора. В процессе работы ВС аппаратно поддерживается доступ к памяти других модулей, при этом доступ в своей блоке памяти осуществляется в несколько раз быстрее, чем в «чужой». Таким образом, архитектура NUMA является разновидностью MPP-

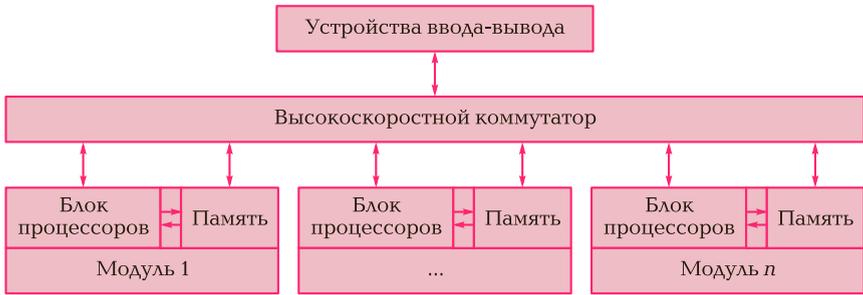


Рис. 10.6. Схематический вид архитектуры NUMA

архитектуры, где в качестве отдельных вычислительных элементов служат блоки с SMP-архитектурой (рис. 10.6).

К ВС с архитектурой NUMA относятся, например, системы серии Exemplar и системы типа Origin. Такая же архитектура используется в проекте «Эльбрус-3» и «Эльбрус-3М».

В вычислительных системах с архитектурой NUMA обычно вся система работает, как и в SMP под управлением единой операционной системы, но существуют системы, работающие под управлением разных ОС.

PVP-архитектура. PVP (Parallel Vector Process) — параллельная архитектура с векторными процессорами.

Векторные компьютеры манипулируют массивами сходных данных подобно тому, как скалярные машины обрабатывают отдельные элементы таких массивов. Это делается за счет использования специально сконструированных векторных центральных процессоров. При работе в векторном режиме векторные процессоры обрабатывают данные практически параллельно, что делает их в несколько раз более быстрыми, чем при работе в скалярном режиме.

Примерами систем подобного типа являются, например компьютеры Hitachi S3600.

Основным признаком PVP-систем является наличие специальных векторно-конвейерных процессоров. Как правило, несколько таких процессоров (1—16) работают одновременно с общей памятью (аналогично SMP) в рамках многопроцессорных конфигураций. Несколько узлов могут быть объединены с помощью коммутатора (аналогично MPP). Поскольку передача данных в векторном формате осуществляется намного быстрее, чем в скалярном (максимальная скорость может составлять 64 Гбайт/с, что на два порядка быстрее, чем в скалярных машинах), то проблема взаимодействия между потоками данных при распараллеливании становится не-

существенной. Так как стоимость векторных процессоров высока, то эти машины общедоступными быть не могут.

К PVP-архитектуре относятся, например следующие ВС:

- CRAY X1, SMP-архитектура;
- Fujitsu-VPP5000, MPP-архитектура;
- NEC SX-6, NUMA-архитектура.

Кластеры. Кластер — это комплекс, состоящий из двух или более компьютеров (узлов), объединяемых при помощи сетевых технологий на базе шинной архитектуры или коммутатора и представляющих перед пользователями в качестве единого информационно-вычислительного ресурса.

Узел может быть, например, сервер, рабочая станция или обычный персональный компьютер.

На каждом узле работает своя операционная система. В случае сбоя какого-либо узла другой узел кластера может взять на себя нагрузку неисправного узла, и пользователи не заметят прерывания в доступе. Такие системы являются самыми дешевыми, поскольку собираются на базе стандартных комплектующих элементов: процессоров, коммутаторов, дисков, внешних устройств.

Способы построения кластеров могут быть различными. Существует деление на классы:

- класс I. ВС строится целиком из стандартных компонентов, что определяет низкие цены и простое обслуживание. Аппаратные компоненты доступны из различных источников;
- класс II. ВС строится из эксклюзивных или не слишком широко распространенных компонентов, поэтому можно достичь очень хорошей производительности, но при более высокой стоимости.

Кластеры могут существовать в разных конфигурациях. Наиболее распространенными типами кластеров являются системы высокой надежности, системы для высокопроизводительных вычислений и многопоточные системы. Эти границы между типами кластеров условны, и возможны варианты, когда в большом кластере имеются блоки, выполняющие все перечисленные функции.

Системы для высокопроизводительных вычислений предназначены для параллельных расчетов.

Эти кластеры обычно собраны из большого числа компьютеров. При этом может возникать много проблем:

- инсталляция, эксплуатация и одновременное управление большим числом компьютеров;

- технические требования параллельного и высокопроизводительного доступа к одному и тому же системному файлу;
- межпроцессорная связь между узлами;
- координация работы в параллельном режиме.

Эти проблемы решаются при обеспечении единого образа операционной системы для всего кластера, но это возможно лишь для не слишком больших систем.

Многопоточные системы используются для обеспечения единого интерфейса к ряду ресурсов, которые могут со временем произвольно наращиваться или сокращаться. Типичным примером может служить группа web-серверов.

При построении больших кластеров возникает проблема межпроцессорной связи между узлами. Архитектура кластерной системы (способ соединения процессоров друг с другом) в большей степени определяет ее производительность, чем тип используемых в ней процессоров. Критическим параметром, влияющим на величину производительности такой системы, является расстояние между процессорами, т. е. количество связей между процессорами, отделяющих самый ближний процессор от самого дальнего. Теория показывает, что если в кластере максимальное расстояние между процессорами больше 4, то такая система не может работать эффективно.

Существуют разные архитектуры кластерной системы:

- соединение в виде плоской решетки (рис. 10.7);
- соединения в виде трехмерного куба (рис. 10.8);

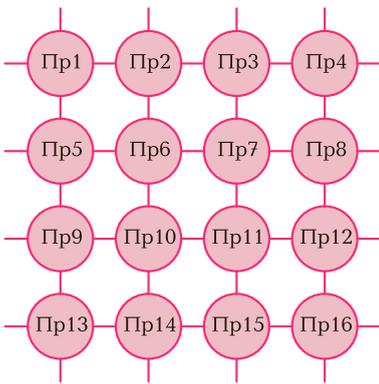


Рис. 10.7. Схема соединения процессоров в виде плоской решетки

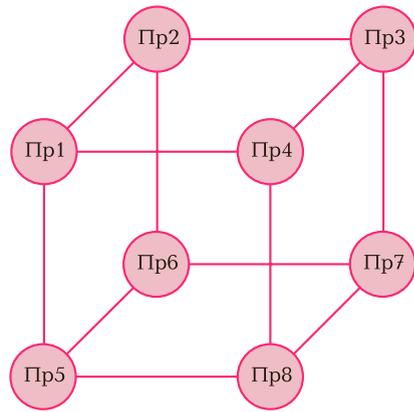


Рис. 10.8. Схема соединения процессоров в виде трехмерного куба

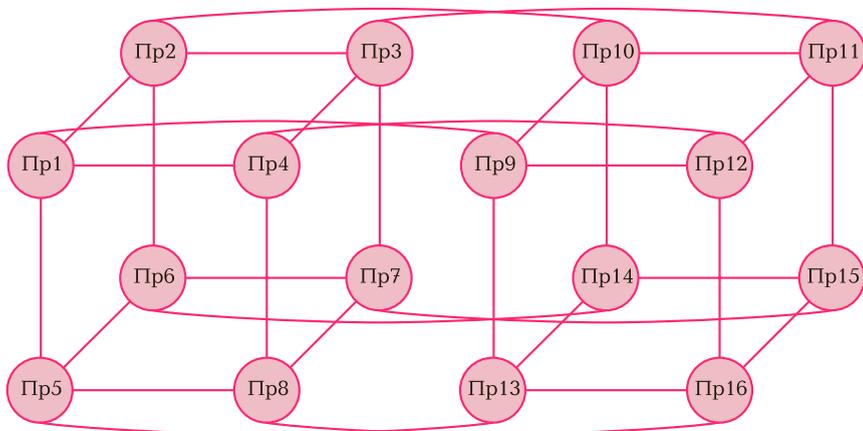


Рис. 10.9. Схема соединения процессоров в виде 4-мерного гиперкуба

- соединения в виде четырехмерного гиперкуба (рис. 10.9);
- соединения в виде «толстого дерева» (fat-tree) (рис. 10.10).

При соединении 16 процессоров друг с другом в виде плоской решетки расстояние между процессорами равно 6, что нецелесообразно. Для получения более компактной конфигурации необходимо построить узловую систему в виде куба, если число процессоров равно 8, или гиперкуба, если число процессоров больше 8. Размерность гиперкуба будет определяться в зависимости от числа процессоров, которые необходимо соединить. Так, для соединения 16 процессоров потребуется четырехмерный гиперкуб. Используются и другие топологии сетей связи: трехмерный тор, «кольцо», «звезда» и др.

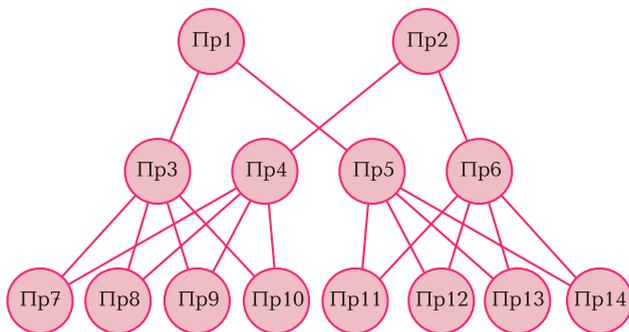


Рис. 10.10. Схема соединения процессоров в виде fat-tree

Наиболее эффективной является архитектура с топологией «толстого дерева» (fat-tree), где процессоры локализованы в листьях дерева, в то время как внутренние узлы дерева скомпонованы во внутреннюю сеть. Поддеревья могут общаться между собой, не затрагивая более высоких уровней сети.

Поскольку способ соединения процессоров друг с другом больше влияет на производительность кластера, чем тип используемых в ней процессоров, то может оказаться более целесообразным создать систему из большего числа дешевых компьютеров, чем из меньшего числа дорогих. В кластерах, как правило, используются операционные системы, стандартные для рабочих станций, чаще всего свободно распространяемые (Linux, FreeBSD) вместе со специальными средствами поддержки параллельного программирования. Умеренная цена подобных систем оборачивается большими накладными расходами на взаимодействие параллельных процессов между собой.

10.4. ОЦЕНКА ПРОИЗВОДИТЕЛЬНОСТИ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

Основу для сравнения различных видов ВС между собой дают стандартные методики измерения производительности.

Единицей измерения производительности ВС является время: ВС, выполняющая тот же объем работы за меньшее время, является более быстрой. Время выполнения любой программы измеряется в секундах. Часто производительность измеряется как скорость появления некоторого числа событий в секунду, так что меньшее время подразумевает большую производительность.

Для измерения времени работы процессора на данной программе используется специальный параметр — время процессора (CPU time), которое не включает время ожидания ввода-вывода или время выполнения другой программы.

Время процессора делится:

- на пользовательское время процессора — время, потраченное процессором непосредственно на выполнение программы пользователя;
- системное время процессора — время процессора, затраченное операционной системой на выполнение заданий, затребованных программой.

Поэтому при измерениях производительности процессора часто используется сумма пользовательского и системного времени процессора.

В большинстве современных процессоров скорость протекания процессов взаимодействия внутренних функциональных устройств задается единой системой синхросигналов, вырабатываемых некоторым генератором тактовых импульсов, как правило, работающим с постоянной скоростью. Таким образом, время ЦП для некоторой программы может быть выражено двумя способами: количеством тактов для данной программы, умноженным на длительность такта, либо количеством тактов для данной программы, деленным на частоту.

Важной характеристикой, часто публикуемой в отчетах по процессорам, является среднее количество тактов на одну команду. При известном количестве выполняемых команд в программе этот параметр позволяет быстро оценить время процессора для данной программы. Таким образом, производительность ЦП зависит от трех параметров: времени такта, среднего количества тактов на команду, число выполняемых команд.

Принято несколько единиц измерения:

- MIPS (миллион команд в секунду) — скорость операций в единицу времени, при этом более быстрые машины будут иметь более высокий рейтинг MIPS;
- MFLOPS (миллион элементарных арифметических операций в секунду, выполненных над числами с плавающей точкой) используется при измерении производительности для тех компьютеров, в которых используется арифметика с плавающей точкой.

Оценка производительности осуществляется специальными программами (пакетом программ):

- LINPACK — пакет фортран-программ для решения систем линейных алгебраических уравнений;
- набор тестов CINT92, измеряющий производительность процессора при обработке целых чисел. Состоит из шести программ, написанных на языке Си и выбранных из разных прикладных областей: теория цепей, интерпретатор языка Лисп, разработка логических схем, упаковка текстовых файлов, электронные таблицы и компиляция программ;
- набор тестов CFP92, измеряющий производительность процессора при обработке чисел с плавающей точкой. Состоит из

14 программ, также выбранных из разных прикладных областей: разработка аналоговых схем, моделирование методом Монте-Карло, квантовая химия, оптика, робототехника, квантовая физика, астрофизика, прогноз погоды и другие научные и инженерные задачи. Две программы из этого набора написаны на языке Си, а остальные 12 — на Фортране. В пяти программах используется одинарная, а в остальных — двойная точность.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какие отличия альтернативной архитектуры вычислительной системы от фон-неймановской архитектуры?
2. На каком принципе основана работа параллельной архитектуры вычислительных систем?
3. Из каких основных компонентов может состоять вычислительная система?
4. Назовите основные принципы построения ВС.
5. По каким признакам классифицируют ВС?
6. Какие отличия у многомашинной вычислительной системы от многопроцессорной вычислительной системы?
7. Как классифицируются ВС по взаимодействиям потока команд и потока данных?
8. Назовите особенности архитектуры ОКОД.
9. Назовите особенности архитектуры ОКМД.
10. Назовите особенности архитектуры МКОД.
11. Назовите особенности архитектуры МКМД.
12. Как классифицируются ВС по способу обработки потоков?
13. Назовите особенности архитектуры SMP-архитектуры.
14. Назовите особенности MPP-архитектуры.
15. Назовите особенности архитектуры NUMA.
16. Назовите особенности PVP-архитектуры.
17. Как устроен кластер?
18. Какие возможны варианты архитектуры кластерной системы?
19. В каких единицах измеряется производительность компьютера?
20. Что такое время процессора?
21. С помощью каких программ оценивается производительность?

ПАРАЛЛЕЛЬНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

11.1. МНОГОПРОГРАММНАЯ РАБОТА ЭВМ

Если ЭВМ применяется одним пользователем для выполнения только одной программы, то это будет крайне неэффективное использование. Поэтому для того, чтобы повысить эффективность работы ЭВМ, применяют многопрограммный (мультипрограммный) режим работы.

Мультипрограммный режим работы ЭВМ — это такой способ организации работы ЭВМ, когда в ее памяти одновременно содержатся несколько работающих программ, использующих необходимые для них ресурсы. При этом должна обеспечиваться взаимная защита программ и данных, относящихся к разным задачам, а также возможность перехода от выполнения одной задачи к другой (переключение задач).

Управлять всеми процессами должна специальная ОС, позволяющая ЭВМ работать в мультипрограммном режиме. Операционная система разработана специально для управления ресурсами ЭВМ.

К ресурсам ЭВМ относятся:

- ресурсы аппаратной части (процессор, память, устройства ввода-вывода и т. д.);
- информационные ресурсы (программы и данные);
- человеческие ресурсы (системные и прикладные программисты, обслуживающий персонал).

ОС, реализуя мультипрограммный режим, должна распределять ресурсы системы между параллельно выполняемыми программами, чтобы обеспечить увеличение пропускной способности компьютера с учетом ограничений на ресурсы и требований по срочности выполнения отдельных программ.

Показателем работы ЭВМ является ее производительность, куда входят следующие параметры:

- пропускная способность — количество задач, выполненных в единицу времени;

- время ответа — время между передачей пользователем задания на обработку и получением им результата;
- коэффициент готовности — готовность ЭВМ к работе. Бездействие (ошибки аппаратных и программных ресурсов) понижают коэффициент.

В зависимости от решаемых задач и условий их выполнения используют различные режимы работы. Основные режимы работы многопрограммной ЭВМ следующие: пакетный режим, режим разделения времени, режим реального времени.

Пакетный режим. Пакетный режим — это такой режим работы, при котором ЭВМ обрабатывает предварительно сформированный пакет задач без вмешательства пользователя в процесс обработки.

Задача этого режима: минимизация времени решения всего пакета задач за счет эффективной загрузки оборудования ЭВМ.

Пакетный режим эффективен для высокопроизводительных ЭВМ. Показателем служит пропускная способность ЭВМ — число задач, выполненных в единицу времени.

Чтобы оценить выигрыш при многопрограммной работе по сравнению с однопрограммным использованием ЭВМ, рассчитывается коэффициент увеличения пропускной способности:

$$K = \frac{t_1}{t_n},$$

где K — коэффициент увеличения пропускной способности; t_1 — время выполнения пакета задач при однопрограммном режиме; t_n — время выполнения пакета задач при многопрограммном режиме.

Пакет формируется на основе приоритетов задач, основывающихся на представлениях разработчиков о важности учета тех или иных аспектов функционирования ЭВМ и свойств каждой задачи входного пакета.

При использовании пакетного режима можно выделить следующие особенности:

- существенно возрастает пропускная способность ЭВМ по сравнению с последовательным решением задач пакета;
- пользователь отстранен от непосредственного доступа к ЭВМ;
- результаты работы пользователь получает после выполнения всего пакета одновременно для всех задач пакета;
- увеличивается время отладки программ.

Режим разделения времени. Если время работы ЭВМ разбить по какому-либо правилу (например, количество выполненных команд),

и в каждый такой момент по очереди подключать к ЭВМ одного пользователя из нескольких работающих, то такой мультипрограммный режим работы называется режимом разделения времени.

Этот режим используется для обслуживания конечного числа пользователей с приемлемым для каждого пользователя временем ответа на их запросы.

К основным свойствам режима разделения времени относятся:

- многотерминальная многопользовательская система;
- возможность обращения любого пользователя со своего терминала к любым ресурсам ЭВМ;
- у пользователя создается впечатление, что он работает на ЭВМ один.

Терминалы могут быть в двух состояниях:

- активном — терминал включен в обслуживание (за ним работает пользователь);
- пассивном — терминал не включен в обслуживание.

После обслуживания всех терминалов последовательность выделения времени повторяется.

Режим реального времени. Рассмотрим какое-либо устройство, работа которого управляется мультипрограммной ЭВМ. Это устройство имеет несколько датчиков, данные с которых могут приходить в любое время. ЭВМ обязано обработать эти данные и передать команды на соответствующие исполнительные устройства. При этом ЭВМ должно обеспечить выполнение задания за время, не превышающее максимально допустимого для данного задания, учитывая приоритеты выполняемых задач. Говорят, что такие устройства имеют системы автоматического управления объектом. В этом случае ЭВМ работает в режиме реального времени (рис. 11.1).

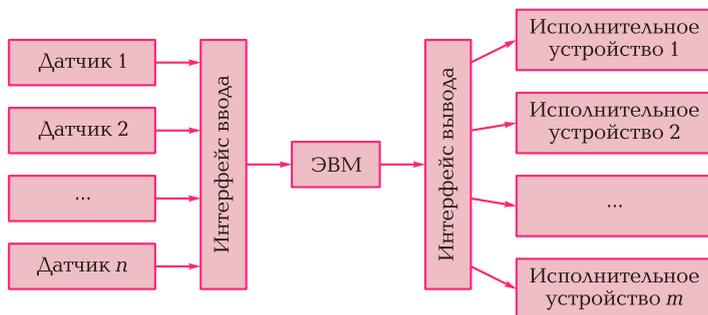


Рис. 11.1. Работа ЭВМ в режиме реального времени

Режим реального времени имеет много общего с режимом разделения времени:

- много терминалов — много датчиков;
- много терминалов — много исполнительных устройств.

Особое внимание при построении систем реального времени уделяется вопросам обеспечения надежности функционирования системы.

Защита памяти. В мультипрограммном режиме работы ЭВМ несколько независимых программ, работающих одновременно, могут использовать одни и те же области памяти. При этом могут возникать недопустимые случаи:

- несанкционированный доступ к данным;
- повреждение программ и данных;
- преднамеренное разрушение целостности системы;
- неразрешенное взаимодействие пользователей друг с другом;
- использование информации в памяти не в соответствии с ее функциональным назначением.

Для того чтобы предотвратить эти случаи или ограничить их возникновение, память защищают разными способами: от записи, от записи и считывания, проверкой на соответствие функционального назначения.

Защита от записи запрещает разрушение одних программ и данных другими, если своя или чужая программа хочет записать новую информацию или изменить существующую. При этом допускается обращение всех программ к защищенной области памяти для считывания данных.

Защита от записи и считывания запрещает другим программам любое обращение к защищенной области памяти, как на запись, так и на считывание. Защита от записи и считывания помогает в отладке программы.

Проверка на соответствие функционального назначения необходима при отладке программ для выявления попыток использования данных вместо команд или команд вместо данных в собственной программе.

Если нарушается защита памяти, исполнение программы приостанавливается и вырабатывается запрос прерывания по нарушению защиты памяти. Для защиты определенной области памяти можно применить следующие методы: защиту отдельных ячеек, метод граничных регистров, метод ключей защиты.

Защита отдельных ячеек памяти применяется в ЭВМ при отладке новых программ без нарушения работы, находящихся в па-

мяти рабочих программ. Для этого в каждой ячейке выделенной области памяти добавляется специальный «разряд защиты». Установка этого разряда в «1» запрещает производить запись в данную ячейку, что обеспечивает сохранение рабочих программ. Недостаток такого подхода — большая избыточность в кодировании информации из-за излишне мелкого уровня защищаемого объекта.

Чтобы обойти этот недостаток, применяется метод граничных регистров, который заключается в том, что определяются два граничных регистра, указывающих верхнюю и нижнюю границы области памяти, куда программа имеет право доступа. Модификация этого метода заключается в том, что один регистр используется для указания адреса начала защищаемой области, а другой содержит длину этой области.

У метода граничных регистров имеется существенный недостаток в том, что он поддерживает работу лишь с непрерывными областями памяти.

Метод ключей защиты позволяет обойти этот недостаток путем организации областей памяти в виде отдельных модулей, не представляющих собой единый массив.

В этом случае память логически делится на одинаковые блоки, и для каждого блока памяти ставится в соответствие код, называемый ключом защиты памяти. Каждой работающей программе присваивается код ключа программы. Если ключи защиты памяти и программы совпадают, то доступ программы к данному блоку памяти для чтения и записи разрешен. Для программ операционной системы и блокам памяти, к которым имеют доступ все программы, присваивается код, равный 0.

В ключе защиты памяти имеется специальный разряд, определяющий защиту от записи и других операций. Коды ключей защиты памяти хранятся в специальной памяти ключей защиты, более быстродействующей, чем оперативная память.

11.2. МНОГОМАШИННЫЕ И МНОГОПРОЦЕССОРНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

Увеличение быстродействия ЭВМ приблизилось к физическим пределам. Время переключения электронных схем достигло долей наносекунды, а скорость распространения сигналов в линиях, связывающих элементы и узлы машины, ограничена значением

30 см/нс (скоростью света). Поэтому дальнейшее уменьшение времени переключения электронных схем не позволит существенно повысить производительность ЭВМ. В этих условиях требование повышения быстродействия ЭВМ может быть выполнено только путем распространения принципа параллелизма и создания многомашинных и многопроцессорных вычислительных систем. Такие системы позволяют производить распараллеливание во времени выполнения программы или параллельное выполнение нескольких программ.

Появление дешевых и небольших по размерам процессоров облегчило построение и расширило область применения многопроцессорных и многомашинных ВС разного назначения.

Различие понятий многомашинной и многопроцессорной ВС показано на рис. 11.2, 11.3. Многомашинная ВС содержит несколько ЭВМ, каждая из которых имеет свою ОП и работает под управлением своей операционной системы, а также средства обмена информацией между машинами. Реализация обмена информацией происходит, в конечном счете, путем взаимодействия операционных систем машин между собой. Это ухудшает динамические характеристики процессов межмашинного обмена данными. Применение многомашинных систем позволяет повысить надежность вычислительных комплексов. При отказе работы одной машины обработку данных может продолжать другая машина комплекса.

В многопроцессорной ВС процессоры являются рядовыми элементами вычислительной системы, которые подобно другим элементам, таким как модули памяти, каналы, периферийные устройства, входят в состав системы в нужном количестве.

Вычислительная система называется многопроцессорной, если она содержит несколько процессоров, работающих с общей опера-

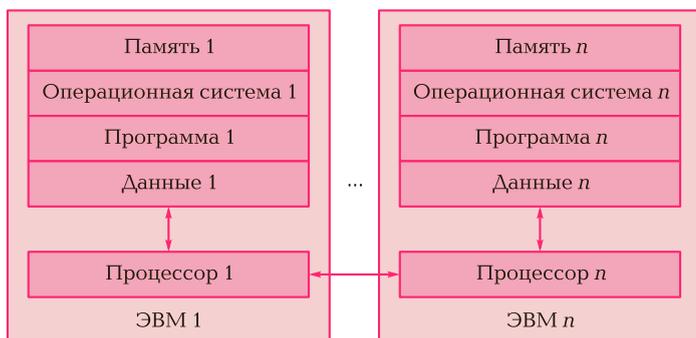


Рис. 11.2. Многомашинная архитектура ЭВМ

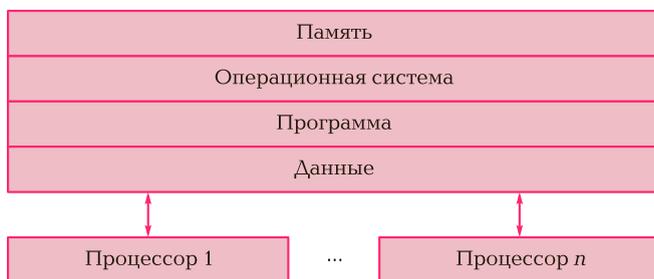


Рис. 11.3. Многопроцессорная архитектура ЭВМ

тивной памятью, и управляется одной общей операционной системой. Часто в этих системах организуется и общая внешняя память. В такой вычислительной системе все ее элементы равнодоступны. Так, все модули оперативной памяти и внешняя память доступны всем процессорам и каналам ввода-вывода.

Преимущества многопроцессорной ВС над многомашинной ВС:

- более быстрый обмен информацией между процессорами;
- более высокая производительность;
- более быстрая реакция на ситуации, возникающие внутри системы и в ее внешней среде;
- более высокая надежность.

Недостатки многопроцессорной ВС:

- проблемы организации распараллеливания вычислительного процесса для эффективной загрузки процессоров системы;
- проблемы преодоления конфликтов при попытках нескольких процессоров использовать один и тот же ресурс системы и уменьшение влияния конфликтов на производительность системы;
- сложность разработки специальной операционной системы.

При построении ВС необходимо учитывать перечисленные достоинства и недостатки многопроцессорных вычислительных систем, а также тот факт, что построение многомашинных систем из серийно выпускаемых ЭВМ с их стандартными операционными системами значительно проще. Необходимо учитывать цель и задачи создания той или иной вычислительной системы.

По типу вычислительных машин и процессоров вычислительные системы делятся на однородные и неоднородные ВС.

Однородные системы содержат однотипные ЭВМ или процессоры. Неоднородные многомашинные ВС состоят из ЭВМ различного типа, а в неоднородных многопроцессорных ВС используются различные специализированные процессоры, например, процессоры для операций с плавающей запятой, для обработки десятичных чисел, процессор, реализующий функции операционной системы, процессор для матричных задач и др.

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какая работа ЭВМ называется многопрограммной?
2. Какими показателями характеризуется работа ЭВМ?
3. Назовите основные характеристики пакетного режима.
4. В чем заключается режим разделения времени?
5. В чем заключается режим реального времени?
6. Что может произойти, если несколько независимых программ, работающих одновременно, используют общую память?
7. Какие существуют способы защиты записи?
8. Какие существуют методы защиты определенной области памяти?
9. В чем заключается различие многомашинной от многопроцессорной ВС?
10. Как делятся ВС по типу вычислительных машин и процессоров?

Список литературы

Базилевский Ю. Я. Универсальная электронная вычислительная машина «Стрела». «Приборостроение», 1957, № 3.

Запольский А. П. Персональные компьютеры Единой Системы ЭВМ / А. П. Запольский, В. Я. Пыхтин, А. Н. Чистяков, В. Б. Шкляр. — М.: Финансы и статистика, 1988.

Каган Б. М. Электронные вычислительные машины и системы / Б. М. Каган. — М.: Энергоатомиздат, 1991.

Калабеков Б. А. Цифровые устройства и микропроцессорные системы / Б. А. Калабеков. — М.: Телеком, 2000.

Калугин Е. Типы памяти // «Подводная лодка», январь 2000.

Лебедев С. А. Общее описание БЭСМ и методика выполнения операций / С. А. Лебедев, В. А. Мельников. — М., 1959.

Потемкин И. С. Функциональные узлы цифровой автоматики / И. С. Потемкин. — М.: Энергоатомиздат, 1988.

Савельев А. Я. Прикладная теория цифровых автоматов / А. Я. Савельев. — М.: Высшая школа, 1983.

Скотт Мюллер. Модернизация и ремонт ПК. Издательский дом «Вильямс» Москва • Санкт-Петербург • Киев. 2001.

Интернет-ресурсы:

<http://bordon.ya1.ru/>

<http://www.computer-museum.ru>

<http://www.technograd.com/>

<http://www.themacspin.com/>

<http://www.t-platforms.ru/>

<http://www.gaw.ru/>

Оглавление

РАЗДЕЛ I. АРХИТЕКТУРА И ПРИНЦИПЫ ПОСТРОЕНИЯ ЭВМ.....	4
Глава 1. Краткая история развития ЭВМ	5
1.1. Краткая история развития механических вычислительных машин	5
1.2. Появление электромеханических цифровых вычислительных машин	8
1.3. Принципы фон Неймана	9
1.4. Машина Тьюринга	11
1.5. Краткая история развития вычислительных машин в СССР	12
1.6. Отход от принципов фон Неймана	18
1.7. Классификация ЭВМ.....	23
Глава 2. Представление информации в ЭВМ.....	40
2.1. Системы счисления	40
2.2. Перевод чисел из одной системы счисления в другую	42
2.3. Арифметические действия.....	46
2.4. Логические операции.....	50
2.5. Единицы количества информации.....	55
2.6. Коды чисел.....	57
2.7. Формы представления чисел в ЭВМ.....	63
Глава 3. Базовые элементы ЭВМ	68
3.1. Логические элементы.....	68
3.2. Базовые схемы	72
3.3. Триггеры	73
3.4. Регистры.....	84
3.5. Счетчики	87
3.6. Сумматоры.....	90
3.7. Шифраторы и дешифраторы	93
3.8. Мультиплексоры	98
3.9. Компараторы кодов	99
Глава 4. Структура вычислительной машины	101
4.1. Обзор структурной схемы	101
4.2. Центральная часть компьютера	102
4.3. Периферийная часть компьютера	111
4.4. Архитектура системы команд.....	112

Глава 5. Память	114
5.1. Виды памяти и принцип работы.....	114
5.2. Основные характеристики.....	116
5.3. Модификации памяти типа DRAM.....	122
5.4. Модули памяти.....	128
5.5. Логическое распределение памяти.....	134
5.6. Модификации памяти типа SRAM.....	139
5.7. Энергонезависимая память.....	140
5.8. Иерархия памяти.....	142
5.9. Защита памяти.....	143
Глава 6. Центральный процессор	145
6.1. Законы Мура.....	145
6.2. Основные характеристики процессоров.....	147
6.3. Режимы работы процессора.....	158
6.4. Корпуса процессоров.....	160
6.5. Разъемы процессоров.....	162
6.6. Третье поколение процессоров: P3 (386).....	164
6.7. Четвертое поколение процессоров: P4 (486).....	166
6.8. Пятое поколение процессоров: P5 (586).....	167
6.9. Шестое поколение процессоров: P6 (686).....	171
6.10. Седьмое поколение процессоров: P7 (786).....	178
6.11. Многоядерные процессоры.....	179
Глава 7. Устройство управления и шины	183
7.1. Шины.....	183
7.2. Системные ресурсы.....	186
Глава 8. Ввод-вывод	189
8.1. Последовательные порты.....	189
8.2. Параллельные порты.....	190
8.3. Порты USB и IEEE-1394.....	191
8.4. Порты SCSI.....	193
8.5. Порты IDE.....	194
Глава 9. Системные платы	196
9.1. Семейство ATX.....	196
9.2. Микросхемы системной логики.....	199
РАЗДЕЛ II. ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ	204
Глава 10. Архитектура вычислительных систем	205
10.1. Вычислительные системы.....	205
10.2. Классификация по потокам.....	208
10.3. Классификация по способу обработки потоков.....	211
10.4. Оценка производительности вычислительных систем.....	219

Глава 11. Параллельные вычислительные системы	222
11.1. Многопрограммная работа ЭВМ	222
11.2. Многомашинные и многопроцессорные вычислительные системы	226
Список литературы	230

Учебное издание

Сенкевич Алексей Валентинович

Архитектура ЭВМ и вычислительные системы

Учебник

Технический редактор *О. Н. Крайнова*

Компьютерная верстка: *Л. А. Смирнова*

Корректоры *А. П. Сизова, И. А. Ермакова*

Изд. № 101113136. Подписано в печать 28.10.2013. Формат 60×90/16.

Гарнитура «Балтика». Бумага офсетная. Печать офсетная. Усл. печ. л. 15,0.

Тираж 2 500 экз. Заказ №

ООО «Издательский центр «Академия». www.academia-moscow.ru

129085, Москва, пр-т Мира, 101В, стр. 1.

Тел./факс: (495) 648-0507, 616-00-29.

Санитарно-эпидемиологическое заключение № РОСС RU. АЕ51. Н 16476 от 05.04.2013.

Отпечатано в ОАО «Можайский полиграфический комбинат».

143200, г. Можайск, ул. Мира, 93.

www.oaompk.ru, www.oaompk.rf тел.: (495) 745-84-28, (49638) 20-685.